



前言

本文旨在说明 KF32 系列的硬件设计参考注意事项。

本应用笔记应用将以 KF32A151 为例进行介绍如何进行硬件设计。应用笔记使用的 KF32A151 数据手册与 KF32A 系列用户手册可以从 ChipON 官方网站 www.chipon-ic.com 下载。

Github: <https://github.com/ChipON-IC>

Gitee: <https://gitee.com/chipon-kungfu>

目录

前言	1
目录.....	错误! 未定义书签。
1. 单片机最小系统.....	3
1.1 电源设计.....	3
1.2 模数/数模转换器的参考电源/地设计.....	3
1.3 VREG 引脚设计.....	4
1.4 外部晶振振荡器电路设计.....	4
1.5 复位电路设计.....	5
1.6 下载电路设计.....	5
2. 上电时引脚状态及使用注意事项.....	6
2.1 上电引脚状态.....	6
2.2 特殊引脚注意事项.....	6
3. PWM 引脚电路设计.....	7
3.1 捕捉模式.....	7
3.2 比较模式.....	7
3.3 PWM 模式.....	7
4. AD 电路设计.....	7
5. 休眠模式唤醒引脚设计.....	8
6. 触摸引脚使用设计.....	8
7. 版本历史.....	8

1. 单片机最小系统

KF32 系列单片机为通用性单片机，其最小系统由电源、单片机、晶振电路（非必须）、复位电路及下载电路组成。

1.1 电源设计

KF32 系列供电电源主要有两类：数字电源组 VDD、VSS 与模拟电源组 VDDA、VSSA。顾名思义，数字电源部分分配给数字电路使用，模拟电源部分分配给模拟电路使用。用户需要根据引脚定义连接对应的电气信号。供电电压范围应在数据手册规定范围内。

在一组电源对引脚附近最好接入一组“大电容+小电容”的组合。常见组合为 4.7 μ F/1 μ F 和 100nF，其中，100nF 需要更靠近引脚。有些较大封装的 MCU 常常有多组电源，如果用户能保证电源稳定性，可以适当取掉一些大电容。

注意：设计时需要保证数字电源和模拟电源同时上电。

1.2 模数/数模转换器的参考电源/地设计

KF32 系列的 ADC、DAC 和 OP 的参考电源/地为 VREF+，VREF-。在使用以上外设功能时，VREF- 引脚必须接地（有些小封装产品无 VREF- 引脚，已经默认其在内部接地）。当使用外部输入电压作为参考时，VREF+ 为外部参考电压引脚，且电压输入范围不得大于 VDD 电压。当使用内部参考电压模块，VREF+/VREF- 引脚将被占用，内部的参考电压将从 VREF+ 输出，需要在 VREF+，VREF- 并联 2.2 μ F 电容作为去耦作用。

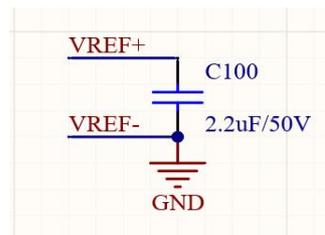


图 1：模拟部件使用内部参考

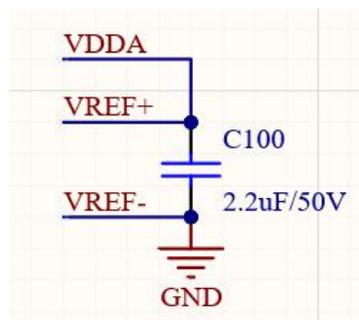


图 2：模拟部件使用外部输入（VDDA）作为参考

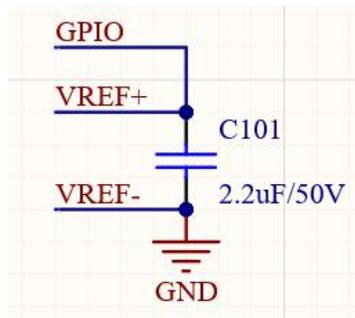


图 3：模拟部件使用 VDD 作为参考并兼容内部参考

注意：在使用外部参考电压时，禁止使能内部参考电压模块。使用第三种硬件接法，使用 VDD 参考时会带来一定偏差。

1.3 VREG 引脚设计

VREG 为内核电源输出引脚，需要串联一个去耦电容到地，电容的容值为 2.2uF/4.7uF。该电容的 PCB 布局需要靠近芯片引脚，为保证良好的 ESR 设计，封装大小至少为 0603。

在有些大封装产品中存在两个 VREG 引脚，只需要一个引脚接去耦电容就可以，建议接靠近 PA 端口的 VREG 引脚。

1.4 外部晶振振荡器电路设计

KF32 允许外接高频晶振振荡器和低频晶振器。接入振荡器频率范围详见对应型号数据手册的电气特性章节。

外部高速晶振引脚有两组：PD14/PD15 和 PD9/PD10（有些小封装产品只有一组）。任意选择一组均可使用，通过软件选择，软件选择位位于 PM_CAL1 的 HSESEL 位。

外部低速晶振引脚有两组：PD11/PD12 和 PH8/PH9（有些小封装产品只有一组）。任意选择一组均可使用，通过软件选择，软件选择位位于 PM_CAL1 的 LSESEL 位。

如果外部输入为有源晶振或者频率输入，只需要接 OSC_IN 或者 OSC32_IN 引脚，OSC_OUT 或 OSC32_OUT 引脚可以悬空处理。

晶振在 PCB 的布局应靠近 MCU 且不能放置在板边，避免板级振动影响晶振。考虑 EMI 问题，晶振下部不建议走线。可以在晶振上并联一个 1M 的电阻，加快起振时间。

16MHz

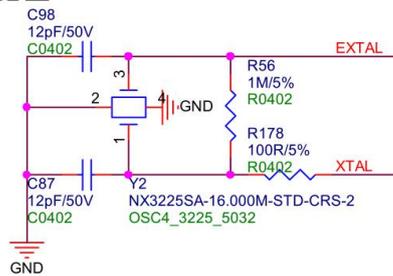


图 4：外部晶振电路

1.5 复位电路设计

复位引脚（PH7）上电后内部带有 40K 的弱上拉，需要外接复位电路让复位引脚更稳定。KF32 的复位是低电平有效，所以需要有一个上拉电阻（常见 4.7K/10K），并联一个 100nF 电容。复位引脚走线不宜过长。

如果 VDD 十分不稳定，可以在复位脚并联二极管到 VDD，加快给复位电容放电，避免 VDD 来回上下电，导致复位引脚电压不稳定。

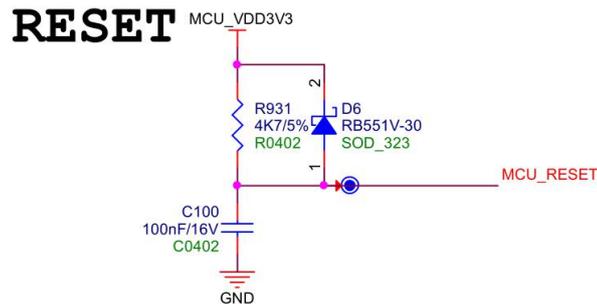


图 5：外部复位电路

1.6 下载电路设计

KF32 有两种编程下载模式：ISP 和 DPI 下载模式。MCU 下载模式的选择在 IDE 的信息与配置视图中，更改模式配置后需要点击生效并编译才能生效。

ISP 下载，即串口 ISP 模式，通过芯片内置的 ROM 代码进行在线系统编程。在上电时 MCU 会判断 PB3 的引脚有低电平使能信号就会进入下载模式（PB3 默认上拉使能），MCU 会通过串口（PA0、PA1）与下载设备进行数据交互，并进行 FLASH 烧录的动作。

注意：ISP 下载模式无法进行调试。



图 6：ISP 下载接口示意图

DPI 下载，即调试下载模式。通过 KF32DP 编程器对芯片进行调试或编程，该模式为常用的下载模式。在某些低功耗模式下，或者需要带电强制下载时，可以加入复位引脚，将复位引脚接到编程器的 MODE 引脚。在硬件设计时，复位引脚常常不能走线较长，在调试阶段可以串电阻后接到调试接口，调试完毕后取掉。



图 7：DPI 下载接口示意图

2. 上电时引脚状态及使用注意事项

KF32 系列在上电后除个别引脚由于上电时有特殊功能，其他状态均默认为模拟高阻状态。上电时候由于 ROM 代码控制，有下载功能的引脚将会保持高电平一段时间（不超过 9ms）。

IO 的输入引脚电平禁止大于 VDD。在 MCU 未上电时，若外部 IO 存在电压，该电压将会对 MCU 灌入电压，使得 VDD 存在电压，该电压的输出能力会使 MCU 进入假跑状态，设计中应当避免此情况的发生。

2.1 上电引脚状态

PH7：复位引脚。默认内部有上拉

PB3：ISP 下载模式使能引脚，默认内部开启上拉功能

PA0、PA1：上电过程由于 ROM 代码影响，PA0，PA1 会被短暂映射为串口功能，串口空闲为高电平，即该过程中会保持为高电平直至运行代码

PC6：作为下载口，在上电过程由于 ROM 代码影响，PC6 会短暂输出高电平

2.2 特殊引脚注意事项

PA5\PA6：该引脚存在 30pF 的寄生电容，若使用为触摸，需要注意

PB9：此引脚 LCD 功能不能使用，不建议处理快边沿信号

PD6\PD11\PD12\PH7\PH8\PH9：作为输出，source 能力为 5mA

3. PWM 引脚电路设计

KF32 的 CPP/ECCP 模块为捕捉/比较/PWM 模块（E 为增强型）。模块将会占用对应定时器的资源，如 CCP1 将会使用定时器 1 的资源。每一个 CCP 模块有四个通道，如 CPP1 有 CCP1CH1、CCP1CH2、CCP1CH3、CCP1CH4。

(E)CCPxCH1、(E)CCPxCH2、(E)CCPxCH3、(E)CCPxCH4 可作为 PWM 输出、捕捉输入、比较输出以及可供主从模式中触发输入 TRGI 或者触发输出 TRGO 选择。在选择引脚用于某种功能后，其输入输出方向由硬件自动配置。（初始情况下都为输出）

**注意：ECCP 的捕捉模式和比较模式仅在 ECCPxCHyH 上有效。（x=5, 9）
(y=1, 2, 3, 4,)**

3.1 捕捉模式

捕捉模式可以用于任意通道上，可以软件配置边沿触发类型。需要注意的，在使用 PWM 测量模式时，输入信号只能接到通道 1 上。此时虽然硬件只接了通道 1，但也会使用通道 2 的资源。如果使用的是 ECCP 模块，ECCPx 模块可在 ECCPxCH1H、ECCPxCH2H、ECCPxCH3H、ECCPxCH4H 这 4 个通道上发生捕捉。

3.2 比较模式

CCP 模块：在比较模式，比较寄存器 CCPx_Ry 的值将不断与 Tx 寄存器的值相比较，当两者匹配时，可以配置任意通道进行逻辑输出。

ECCP 模块：ECCPxCH1H、ECCPxCH2H、ECCPxCH3H、ECCPxCH4H 这 4 个通道均可设为比较模式。比较模式时，通道 1/2/3 以 Tx 为时基，通道 4 以 Tz 为时基。（若使用 ECCP5 模块，x 为定时器 5，z 为定时器 6）

3.3 PWM 模式

CCP 模块：四通道输出的通用 PWM 模块，可分别使能或关闭 PWMx 模块的各个通道，各个通道的周期一致，由定时器的周期寄存器 PPX 控制，占空比可以分开独立控制。

ECCP 模块：ECCP 的 PWM 模式为增强型 PWM 模式。共有 4 个通道，可在 8 个不同的引脚输出 PWM 信号。具体功能请查看用户手册。

4. AD 电路设计

KF32 系列至多有三个 ADC 模块及 42 个 ADC 通道。每一个通道都可以映射到不同的

AD 模块上。每一个通道均可正常进行模数转换。

AD 的参考电压来源于 VREF+/VREF-。在使用 AD 功能时，VREF- 必须接地（有些小封装无此引脚，内部默认接地处理）。若参考电压来源于外部，则由 VREF+ 输入。若参考电压为内部参考源，则会占用 VREF+ 引脚（如果软件配置为使用内部 2V 作为参考，则 VREF+ 引脚上为 2V）。

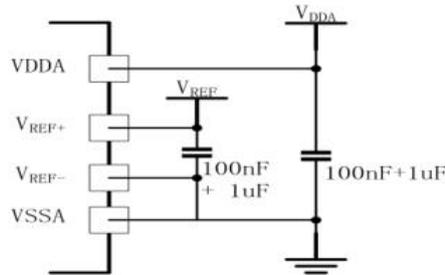


图 8：ADC 参考电源输入示意图

注意：在使用外部参考电压时，禁止使能内部参考电压模块。

5. 休眠模式唤醒引脚设计

KF32 系列存在至多 5 个 WKUP 外部唤醒引脚，分别为：PC6、PC7、PC8、PD4 及 PH14。WKUP 引脚可以在 STOP0、STOP1、STANDBY 及 SHUTDOWN 模式下唤醒。在休眠时 MCU 可以软件选择保持电平。

WKUP 支持上升沿或下降沿唤醒。在使用上升沿唤醒时需要接入下拉电阻保持电平稳定，同理，下降沿唤醒需要上拉电阻。

注意：在 STOP1、STANDBY、SHUTDOWN 模式，唤醒后是芯片复位运行。PC6 在启动时会有短暂高电平（详见第 2 节上电时引脚状态及使用注意事项）。若使能了 PC6 引脚的 WKUP 功能且为上升沿唤醒，则 PC6 对应标志位将会有效，可以在软件中添加电平判断。

6. 触摸引脚使用设计

请查看 AN32006 触摸设计指南。

7. 版本历史

文档版本历史

日期	版本	变更
2021 年 6 月 21 日	V1.0	初始版本。

