



复旦微电子

# ***FM3316/3313/3312*** ***低功耗 MCU 芯片***

技术手册

---

2018.10



本资料是为了让用户根据用途选择合适的上海复旦微电子集团股份有限公司（以下简称复旦微电子）的产品而提供的参考资料，不转让属于复旦微电子或者第三者所有的知识产权以及其他权利的许可。

在使用本资料所记载的信息最终做出有关信息和产品是否适用的判断前，请您务必将所有信息作为一个整体系统来进行评价。

采购方对于选择与使用本文描述的复旦微电子的产品和服务全权负责，复旦微电子不承担采购方选择与使用本文描述的产品和服务的责任。除非以书面形式明确地认可，复旦微电子的产品不推荐、不授权、不担保用于包括军事、航空、航天、救生及生命维持系统在内的，由于失效或故障可能导致人身伤亡、严重的财产或环境损失的产品或系统中。

未经复旦微电子的许可，不得翻印或者复制全部或部分本资料的内容。

今后日常的产品更新会在适当的时候发布，恕不另行通知。在购买本资料所记载的产品时，请预先向复旦微电子在当地的销售办事处确认最新信息，并请您通过各种方式关注复旦微电子公布的信息，包括复旦微电子的网站(<http://www.fmsm.com/>)。

如果您需要了解有关本资料所记载的信息或产品的详情，请与上海复旦微电子集团股份有限公司在当地的销售办事处联系。

## 商标

上海复旦微电子集团股份有限公司的公司名称、徽标以及“复旦”徽标均为上海复旦微电子集团股份有限公司及其分公司在中国的商标或注册商标。

上海复旦微电子集团股份有限公司在中国发布，版权所有。

# 章节列表

章节列表 .....	3
表目录 .....	12
图目录 .....	13
<b>1 产品综述 .....</b>	<b>14</b>
1.1 概述 .....	14
1.2 结构框图 .....	15
1.3 性能指标 .....	16
1.3.1 极限参数 .....	16
1.3.2 电参数 .....	16
1.4 引脚和封装定义 .....	20
1.4.1 封装图 .....	20
1.4.2 引脚功能定义 .....	23
1.5 焊接安装说明 .....	26
<b>2 寄存器 .....</b>	<b>29</b>
2.1 概述 .....	29
2.2 外部扩展寄存器 .....	29
2.3 CPU 内部寄存器 .....	38
2.3.1 CPU 架构 .....	38
2.3.2 寄存器文件 .....	39
2.3.3 字节、字和双字寄存器 .....	41
2.3.4 专用寄存器 .....	41
2.3.5 累加器 A 和寄存器 B .....	43
2.3.6 扩展数据指针 DPX .....	43
2.3.7 扩展堆栈指针 SPX .....	43
2.3.8 SFR .....	43
2.3.9 部分 SFR 详细功能介绍 .....	44
<b>3 电源管理 .....</b>	<b>50</b>
3.1 概述 .....	50
3.2 功耗模式 .....	50
3.2.1 LP Run 模式 .....	50
3.2.2 SLEEP 模式 .....	50
3.2.3 DEEPSLEEP 模式 .....	51
3.2.4 STOP 模式 .....	51
3.2.5 唤醒源 .....	51
3.3 寄存器 .....	51
3.3.1 内核功耗控制寄存器 (SFR) .....	51
3.3.2 低功耗控制寄存器 .....	52
3.3.3 RAM 低功耗控制寄存器 .....	52
3.3.4 引脚唤醒源标志寄存器 .....	53
3.3.5 LPRUN 时钟错误标志 .....	53
3.3.6 LPRUN 时钟错误中断使能 .....	54
3.3.7 唤醒等待时间配置寄存器 .....	54
<b>4 存储器 .....</b>	<b>55</b>
4.1 概述 .....	55
4.2 全局总线地址分配 .....	55

4.3	程序存储空间 .....	56
4.3.1	NVR .....	56
4.3.2	用户程序数据存储区 .....	56
4.3.3	Bootloader 区 .....	56
4.4	FLASH 访问权限控制 .....	56
4.4.1	用户代码保护 (User Code Protection) .....	57
4.4.2	Bootloader 代码保护 (Boot Cluster Protection) .....	57
4.4.3	用户选项字节 (User Option Bytes) .....	57
4.5	数据存储空间 .....	57
4.5.1	RAM .....	57
4.6	FLASH 存储器编程方法 .....	58
4.6.1	编程器程序下载 (In Circuit Programming – ICP) .....	58
4.6.2	在应用编程 (In Application Programming – IAP) .....	58
4.7	寄存器 .....	59
4.7.1	Flash 擦除控制寄存器 .....	59
4.7.2	Flash 编程控制寄存器 .....	60
4.7.3	FlashKey 寄存器 .....	60
4.7.4	Flash 擦写中断使能寄存器 .....	60
4.7.5	Flash 擦写中断标志寄存器 .....	60
4.7.6	RAM 校验错误标志寄存器 .....	61
4.7.7	RAM 校验错误中断使能寄存器 .....	61
5	复位 .....	62
5.1	概述 .....	62
5.2	模块框图 .....	62
5.3	上下电复位 (BOR+PDR) .....	62
5.4	看门狗 (WDT) 复位 .....	63
5.4.1	WDT 操作 .....	63
5.4.2	概述 .....	63
5.4.3	低功耗模式下的 WDT .....	63
5.5	软件复位(SOFTRST) .....	64
5.6	TEST_N 引脚复位 .....	64
5.7	非法地址访问复位 .....	64
5.8	EMC 复位 .....	64
5.9	寄存器 .....	64
5.9.1	PDR 配置寄存器 (SFR) .....	64
5.9.2	BOR 配置寄存器 (SFR) .....	65
5.9.3	软件复位寄存器 .....	65
5.9.4	复位配置寄存器 .....	65
5.9.5	复位标志寄存器 .....	66
5.9.6	WDT 清除寄存器 .....	66
5.9.7	WDT 配置寄存器 .....	66
5.9.8	WDT 计数寄存器 0 .....	67
5.9.9	WDT 计数寄存器 1 .....	67
5.9.10	WDT 计数寄存器 2 .....	67
6	微控制器 .....	68
6.1	概述 .....	68
6.2	CPU 中断系统 .....	68
6.2.1	中断源 .....	68
6.2.2	中断相关的寄存器 .....	70
6.2.3	中断优先级及屏蔽 .....	71
6.3	CPU 节电模式 .....	73
6.3.1	IDLE 模式 .....	73

6.3.2	POWER DOWN 模式.....	73
6.4	CPU 内部定时器.....	74
6.4.1	T/CO 和 T/C1.....	74
6.4.2	T/C2.....	76
<b>7</b>	<b>时钟与振荡器.....</b>	<b>79</b>
7.1	概述.....	79
7.2	模块框图.....	79
7.3	高频 RC 振荡器(RCHF).....	80
7.4	低功耗 RC 振荡器(RCLP).....	80
7.5	低频晶体振荡电路(XTLF).....	80
7.5.1	概述.....	80
7.5.2	工作方式.....	80
7.5.3	停振检测.....	80
7.6	寄存器.....	80
7.6.1	停振检测中断使能寄存器.....	81
7.6.2	停振检测中断标志寄存器.....	81
7.6.3	高频时钟分频配置寄存器.....	81
7.6.4	系统时钟选择寄存器.....	82
7.6.5	低速时钟选择寄存器.....	82
7.6.6	时钟源控制寄存器.....	83
7.6.7	RCHF 调校寄存器.....	83
7.6.8	XTLF 电流控制寄存器.....	84
7.6.9	RCLP 频率控制寄存器.....	84
7.6.10	外设时钟控制寄存器 0.....	85
7.6.11	外设时钟控制寄存器 1.....	85
7.6.12	外设时钟控制寄存器 2.....	86
7.6.13	PLL 控制寄存器高位.....	87
7.6.14	PLL 控制寄存器低位.....	87
7.6.15	Flash 取指等待寄存器.....	87
<b>8</b>	<b>电源电压检测 (SVD).....</b>	<b>89</b>
8.1	概述.....	89
8.2	模块框图.....	89
8.3	工作原理.....	89
8.4	寄存器.....	90
8.4.1	SVD 控制寄存器.....	90
8.4.2	SVD 状态寄存器.....	91
8.4.3	SVD 低功耗配置寄存器.....	91
<b>9</b>	<b>I<sup>2</sup>C.....</b>	<b>93</b>
9.1	概述.....	93
9.2	结构框图.....	93
9.3	接口时序.....	94
9.3.1	接口时序图.....	94
9.3.2	接口时序描述.....	95
9.4	I <sup>2</sup> C 工作流程.....	96
9.4.1	数据发送流程.....	96
9.4.2	数据接收流程.....	96
9.4.3	数据双向数据读写流程.....	97
9.5	I <sup>2</sup> C 配置.....	97
9.5.1	IO 配置.....	97
9.5.2	波特率配置.....	97
9.5.3	数据发送配置.....	98

9.5.4	数据接收配置.....	98
9.5.5	SCL 固定电平设置流程.....	98
9.5.6	状态机说明.....	98
9.6	寄存器.....	98
9.6.1	I2C 控制寄存器.....	99
9.6.2	I2C 状态寄存器.....	99
9.6.3	波特率设置寄存器.....	100
9.6.4	收发缓冲寄存器.....	101
9.6.5	中断寄存器.....	101
9.6.6	波特率设置高位寄存器.....	101
9.6.7	主状态机寄存器.....	102
9.6.8	错误标志寄存器.....	102
<b>10</b>	<b>UART.....</b>	<b>103</b>
10.1	概述.....	103
10.2	结构框图.....	104
10.3	接口时序.....	104
10.4	工作流程.....	105
10.4.1	数据发送流程.....	105
10.4.2	数据接收流程.....	106
10.5	波特率发生.....	107
10.5.1	波特率发生.....	107
10.5.2	波特率自适应.....	108
10.5.3	红外调制载波频率.....	108
10.6	寄存器.....	108
10.6.1	中断控制.....	109
10.6.2	红外调制配置寄存器.....	110
10.6.3	UART 状态控制.....	111
10.6.4	接收/发送缓冲寄存器.....	113
10.6.5	波特率发生寄存器.....	114
10.6.6	收发缓冲区控制寄存器.....	115
<b>11</b>	<b>SPI.....</b>	<b>119</b>
11.1	概述.....	119
11.2	结构框图.....	119
11.3	接口时序.....	120
11.3.1	CPHA=0.....	120
11.3.2	CPHA=1.....	120
11.3.3	从器件 SSN.....	121
11.4	SPI 配置.....	121
11.4.1	I/O 配置.....	121
11.4.2	数据传输配置.....	122
11.4.3	写冲突错.....	122
11.4.4	溢出条件.....	123
11.5	寄存器.....	123
11.5.1	SPI 控制寄存器 1.....	123
11.5.2	SPI 控制寄存器 2.....	124
11.5.3	SPI 控制寄存器 3.....	125
11.5.4	SPI 控制寄存器 4.....	126
11.5.5	SPIE 寄存器.....	126
11.5.6	SPSR(status) 状态寄存器.....	126
11.5.7	TXBUF 寄存器.....	127
11.5.8	RXBUF 寄存器.....	127

<b>12</b>	<b>智能卡接口 (7816)</b> .....	<b>129</b>
12.1	概述 .....	129
12.2	结构框图 .....	129
12.3	接口时序 .....	130
12.4	通信流程 .....	130
12.4.1	数据接收 .....	130
12.4.2	数据发送 .....	131
12.5	寄存器 .....	132
12.5.1	7816 通道0 控制寄存器 .....	133
12.5.2	7816 通道1 控制寄存器 .....	133
12.5.3	7816 帧格式控制寄存器0 .....	134
12.5.4	7816 帧格式控制寄存器1 .....	135
12.5.5	7816 EGT 配置寄存器 .....	135
12.5.6	7816 工作时钟分频寄存器 .....	135
12.5.7	7816 波特率分频寄存器高位 .....	136
12.5.8	7816 波特率分频寄存器低位 .....	136
12.5.9	7816 数据接收缓存 .....	136
12.5.10	7816 数据发送缓存 .....	137
12.5.11	7816 中断使能 .....	137
12.5.12	7816 主状态中断标志 .....	137
12.5.13	7816 错误中断标志 .....	138
12.5.14	7816 次状态中断标志 .....	138
<b>13</b>	<b>DMA</b> .....	<b>140</b>
13.1	概述 .....	140
13.2	工作原理 .....	140
13.3	工作流程 .....	141
13.4	通道仲裁 .....	143
13.4.1	通道优先级 .....	143
13.5	寄存器 .....	143
13.5.1	DMA 全局控制寄存器 .....	143
13.5.2	通道0 控制寄存器 .....	144
13.5.3	通道0 传输长度寄存器 .....	144
13.5.4	通道0 RAM 指针寄存器 .....	145
13.5.5	通道1 控制寄存器 .....	145
13.5.6	通道1 传输长度寄存器 .....	146
13.5.7	通道1 RAM 指针寄存器 .....	146
13.5.8	通道2 控制寄存器 .....	147
13.5.9	通道2 传输长度寄存器 .....	147
13.5.10	通道2 源端指针寄存器 .....	147
13.5.11	通道2 目标端指针寄存器 .....	148
13.5.12	通道0 状态寄存器 .....	149
13.5.13	通道0 中断使能寄存器 .....	149
13.5.14	通道1 状态寄存器 .....	149
13.5.15	通道1 中断使能寄存器 .....	149
13.5.16	通道2 状态寄存器 .....	150
13.5.17	通道2 中断使能寄存器 .....	150
<b>14</b>	<b>CRC</b> .....	<b>151</b>
14.1	概述 .....	151
14.2	CRC 算法说明 .....	151
14.3	软件配置过程 .....	152
14.4	GOLDEN 数据 .....	152

14.5	FLASH 数据完整性校验.....	153
14.6	寄存器.....	153
14.6.1	CRC 数据寄存器低位.....	153
14.6.2	CRC 数据寄存器高位.....	154
14.6.3	CRC 控制状态寄存器.....	154
14.6.4	CRC 运算寄存器低位.....	155
14.6.5	CRC 运算寄存器高位.....	155
14.6.6	CRC 异或输出寄存器低位.....	155
14.6.7	CRC 异或输出寄存器高位.....	156
14.6.8	CRC FLASH 校验控制寄存器.....	156
<b>15</b>	<b>通用定时器组 (TIMER ARRAY) .....</b>	<b>157</b>
15.1	功能描述.....	157
15.2	ET1/ET2 模块.....	157
15.2.1	概述.....	157
15.2.2	计数模式.....	157
15.2.3	捕捉模式.....	158
15.2.4	结构框图.....	158
15.2.5	功能说明.....	161
15.2.6	寄存器.....	164
15.3	ET3/ET4 模块.....	174
15.3.1	概述.....	174
15.3.2	结构框图.....	175
15.3.3	功能说明.....	175
15.3.4	寄存器.....	176
15.4	可编程计数阵列 PCA.....	180
15.4.1	概述.....	180
15.4.2	结构框图.....	180
15.4.3	功能说明.....	180
15.4.4	寄存器.....	186
<b>16</b>	<b>低功耗定时器 (LPTIMER) .....</b>	<b>191</b>
16.1	概述.....	191
16.2	结构框图.....	191
16.3	工作模式.....	191
16.3.1	带波形输出的普通定时器.....	191
16.3.2	Trigger 脉冲触发计数.....	192
16.3.3	外部异步脉冲计数.....	192
16.3.4	Timeout 模式.....	192
16.3.5	计数模式.....	192
16.3.6	无时钟外部脉冲计数.....	192
16.3.7	外部触发的超时唤醒.....	192
16.4	软件工作流程.....	193
16.5	寄存器.....	193
16.5.1	配置寄存器 0.....	193
16.5.2	配置寄存器 1.....	194
16.5.3	计数器寄存器低位.....	194
16.5.4	计数器寄存器高位.....	195
16.5.5	比较寄存器低位.....	195
16.5.6	比较寄存器高位.....	195
16.5.7	目标值寄存器低位.....	195
16.5.8	目标值寄存器高位.....	196
16.5.9	中断使能寄存器.....	196



16.5.10	中断标志寄存器.....	196
16.5.11	控制寄存器.....	197
<b>17</b>	<b>实时时钟(RTC).....</b>	<b>198</b>
17.1	概述.....	198
17.2	实时时钟工作原理.....	198
17.2.1	时基计数器 (LTBC).....	198
17.2.2	BCD 时间.....	199
17.2.3	RTC 使能与停止.....	200
17.2.4	RTC 时间设置.....	200
17.2.5	RTC 时间读取.....	200
17.3	寄存器.....	201
17.3.1	RTC 写使能寄存器 RTCWE.....	202
17.3.2	中断使能寄存器 RTCIE1.....	202
17.3.3	中断标志寄存器 RTCIF1.....	202
17.3.4	中断使能寄存器 RTCIE2.....	203
17.3.5	中断标志寄存器 RTCIF2.....	203
17.3.6	BCD 秒寄存器 BCDSEC.....	203
17.3.7	BCD 分寄存器 BCDMIN.....	204
17.3.8	BCD 小时寄存器 BCDHOUR.....	204
17.3.9	BCD 时间天寄存器 BCDDATE.....	204
17.3.10	BCD 时间星期寄存器 BCDWEEK.....	205
17.3.11	BCD 时间月寄存器 BCDMONTH.....	205
17.3.12	BCD 时间年寄存器 BCDYEAR.....	205
17.3.13	闹钟秒寄存器 ALARMSEC.....	205
17.3.14	闹钟分寄存器 ALARMMIN.....	206
17.3.15	闹钟小时寄存器 ALARMHOUR.....	206
17.3.16	时钟信号输出控制寄存器 FSEL.....	206
17.3.17	LTBC 数值调整寄存器 ADJUST.....	207
17.3.18	LTBC 数值调整寄存器 ADJUST1.....	207
17.3.19	LTBC 数值调整方向寄存器 ADSIGN.....	207
17.3.20	LTBC 虚拟调校使能寄存器 PRLSEN.....	207
17.3.21	秒内计数值只读寄存器 SECCNT.....	208
<b>18</b>	<b>LCD 显示.....</b>	<b>209</b>
18.1	概述.....	209
18.2	结构框图.....	209
18.3	工作原理.....	210
18.3.1	扫描时钟.....	210
18.3.2	LCD Type A 扫描波形.....	212
18.3.3	LCD Type B 扫描波形.....	213
18.3.4	片内 buffer 驱动模式.....	213
18.3.5	片外电容驱动模式.....	214
18.3.6	显示闪烁功能.....	215
18.3.7	偏置电压调整.....	215
18.4	LCD 显示引脚输出.....	215
18.5	寄存器.....	215
18.5.1	显示控制寄存器.....	216
18.5.2	显示测试控制寄存器.....	217
18.5.3	显示频率控制寄存器.....	217
18.5.4	闪烁显示点亮时间寄存器.....	218
18.5.5	闪烁显示熄灭时间寄存器.....	218
18.5.6	显示中断使能寄存器.....	219

18.5.7	显示中断标志寄存器.....	219
18.5.8	LCD 显示设置寄存器.....	219
18.5.9	LCD 驱动模式控制寄存器.....	220
18.5.10	显示数据寄存器.....	220
18.5.11	LCD 显示灰度设置寄存器.....	222
18.5.12	LCD 输出使能控制寄存器 1.....	223
18.5.13	LCD 输出使能控制寄存器 2.....	223
18.5.14	LCD 输出使能控制寄存器 3.....	224
18.5.15	LCD 输出使能控制寄存器 4.....	224
<b>19</b>	<b>ADC 与温度传感器.....</b>	<b>225</b>
19.1	概述.....	225
19.2	工作时序.....	225
19.3	测量电源电压.....	225
19.4	测量外部通道输入.....	226
19.5	温度传感器.....	226
19.5.1	温度调校.....	226
19.6	寄存器.....	227
19.6.1	ADC 控制寄存器.....	227
19.6.2	ADC 计数值修调寄存器高位.....	227
19.6.3	ADC 计数值修调寄存器低位.....	228
19.6.4	ADC 转换结果寄存器高位.....	228
19.6.5	ADC 转换结果寄存器低位.....	228
19.6.6	ADC 中断标志寄存器.....	228
19.6.7	ADC 通道控制寄存器.....	229
<b>20</b>	<b>I/O 端口.....</b>	<b>230</b>
20.1	概述.....	230
20.2	模块框图.....	230
20.3	IO 端口功能定义.....	230
20.4	测试引脚.....	231
20.5	NWKUPx 引脚功能说明.....	231
20.6	引脚中断说明.....	231
20.7	快速 IO (80251 P 口).....	234
20.8	寄存器.....	234
20.8.1	PortX Push-Pull enable.....	235
20.8.2	PortX Pull-up Config.....	236
20.8.3	PortX Open-drain config.....	236
20.8.4	PortX functional config1/2.....	237
20.8.5	Alternate Function Select A.....	237
20.8.6	Alternate Function Select B.....	238
20.8.7	Alternate Function Select C.....	238
20.8.8	Alternate Function Select D.....	239
20.8.9	Alternate Function Select E.....	239
20.8.10	Alternate Function Select F.....	240
20.8.11	Alternate Function Select G.....	240
20.8.12	PortX Output Data Register.....	240
20.8.13	PortX Input Data Register.....	241
20.8.14	GPIO EXTI Select 0.....	241
20.8.15	GPIO EXTI Select 1.....	241
20.8.16	GPIO EXTI Select 2.....	242
20.8.17	PIO EXTI Select 3.....	242
20.8.18	GPIO EXTIL Edge Select 0.....	243
20.8.19	GPIO EXTIL Edge Select 1.....	244
20.8.20	GPIO EXTIH Edge Select 0.....	244

20.8.21	GPIO EXTIH Edge Select 1 .....	245
20.8.22	GPIO EXTILIF .....	245
20.8.23	GPIO EXTIHIF .....	246
20.8.24	FOUT0 select.....	246
20.8.25	FOUT1 select.....	247
20.8.26	PortX Output Status Register.....	247
20.8.27	PortH0 Output Status Register .....	247
<b>21</b>	<b>专用编程接口.....</b>	<b>249</b>
21.1	概述 .....	249
21.2	编程器使用 .....	249
<b>22</b>	<b>封装规格 .....</b>	<b>250</b>
22.1	LQFP64 (10*10) .....	250
22.2	QFN32 (5*5) .....	252
22.3	SOP16 .....	253
	<b>版本列表 .....</b>	<b>254</b>
	上海复旦微电子集团股份有限公司销售及 服务网点.....	255

# 表目录

表 1-1 极限参数.....	16
表 1-2 电源参数.....	16
表 1-3 电流参数.....	17
表 1-4 复位参数.....	18
表 1-5 I/O 参数.....	18
表 1-6 FLASH 参数.....	18
表 1-7 内部 RC 振荡器参数.....	18
表 1-8 外部晶体振荡器参数.....	19
表 1-9 ADC 参数.....	19
表 1-10 FM3316 温度传感器参数.....	19
表 1-11 FM3316 引脚列表.....	24
表 1-12 FM3313 引脚列表.....	25
表 1-13 FM3312 引脚列表.....	26
表 2-1 外部扩展寄存器.....	38
表 2-2 寄存器 BANK 选择.....	40
表 2-3 寄存器文件中的专用寄存器和其对应的 SFR.....	43
表 2-4 SFR.....	44
表 2-5 SFR PSW (S:0D0H) 寄存器说明.....	45
表 2-6 SFR PSW1 (S:0D1H) 寄存器说明.....	45
表 2-7 SFR PCON (S:087H) 寄存器说明.....	45
表 2-8 SFR IE (S:0A8H) 寄存器说明.....	45
表 2-9 SFR IPH (S:0B7H) 寄存器说明.....	46
表 2-10 SFR IPL (S:0B8H) 寄存器说明.....	46
表 2-11 中断优先级说明.....	46
表 2-12 SFR AIE (S:0E8H) 寄存器说明.....	46
表 2-13 SFR AIF (S:0C0H) 寄存器说明.....	47
表 2-14 SFR AIPH (S:0F7H) 寄存器说明.....	47
表 2-15 SFR AIPL (S:0F8H) 寄存器说明.....	47
表 2-16 附加中断优先级说明.....	47
表 2-17 SFR TCON (S:088H) 寄存器说明.....	48
表 2-18 SFR TMOD (S:089H) 寄存器说明.....	48
表 2-19 SFR T2CON (S:0C8H) 寄存器说明.....	49
表 2-20 SFR T2MOD (S:0C9H) 寄存器说明.....	49
表 6-1 中断入口及优先级.....	72
表 9-1 I <sup>2</sup> C 接口时序要求.....	95
表 9-2 常用时钟频率下波特率计算.....	97
表 10-1 UART 工作方式.....	105
表 10-2 常用时钟频率下波特率计算.....	108
表 22-1 LQFP64 封装尺寸.....	251
表 22-2 QFN32 封装尺寸.....	252
表 22-3 SOP16 封装尺寸.....	253

# 图目录

图 1-1 芯片整体功能框图.....	15
图 1-2FM3316 封装图.....	20
图 1-3FM3313 封装图.....	21
图 2-1CPU 的寻址空间.....	39
图 2-2 寄存器文件.....	40
图 2-3 位于 0~7 的寄存器文件.....	41
图 2-4 寄存器文件中的专用寄存器及其对应的 SFR.....	42
图 4-1 系统地址分配图.....	55
图 5-1 芯片复位源框图.....	62
图 5-2 上下电复位示意图.....	63
图 7-1 芯片时钟框图.....	79
图 8-1 低压检测电路框图.....	89
图 8-2 电源检测电路间歇工作模式.....	90
图 9-1I <sup>2</sup> C 结构框图.....	93
图 9-2I <sup>2</sup> C 总线时序.....	94
图 9-3 数据有效时序.....	94
图 9-4 起始 (START) 与停止 (STOP) 命令定义.....	94
图 9-5 输出应答 (ACK).....	95
图 9-6 型的主机向从机发送数据流图.....	96
图 9-7 典型的主机从从机读取数据流图.....	96
图 9-8 典型的双向数据读写流图.....	97
图 10-1UART 结构框图.....	104
图 10-2 UART 接口时序.....	105
图 10-3 UART 异步发送工作模式.....	106
图 10-4 红外调制极性.....	108
图 11-1 SPI 结构框图.....	119
图 11-2 SPI 数据/时钟时序图 (CPHA=0).....	120
图 11-3 SPI 数据/时钟时序图 (CPHA=1).....	120
图 11-4 SPI SSN 时序图 (CPHA=0).....	121
图 11-5 SPI SSN 时序图 (CPHA=1).....	121
图 11-6 SPI MASTER/SPI SLAVE 互连.....	122
图 12-17816 结构框图.....	129
图 15-1 位计数器 CNTL 框图.....	158
图 15-2 高位计数器 CNTH 框图.....	159
图 18-1 LCD 显示控制模块结构框图.....	210
图 18-2 LCD 驱动波形(1/4 DUTY, 1/3 BIAS, TYPE B).....	213
图 18-3LCD 片内电阻 BUFFER 型驱动电路.....	214
图 18-4 LCD 片外电容驱动电路.....	214
图 19-1ADC 转换时序.....	225
图 19-2 温度传感器转换曲线.....	226
图 20-1 I/O 端口原理图.....	230
图 22-1LQFP64 封装尺寸图.....	250
图 22-2 QFN32 封装尺寸图.....	252
图 22-3SOP16 封装尺寸图.....	253

# 1 产品综述

## 1.1 概述

FM3316/3313/3312是低功耗MCU芯片，具有16位增强型8xC251处理器内核、64KBFLASH程序存储器、4KBRAM，集成LCD、RTC、温度传感器、ADC以及UART、I2C、SPI、7816等通用外设接口，适用于各类电池供电类低功耗产品。

FM3316/3313/3312的主要特性如下：

- 工作电压范围：1.8~5.5V
- 工作温度范围：-40℃~+85℃
- 典型工作电流
  - 全速运行功耗优于150uA/MHz
  - 32KHz下低速运行功耗：10uA
  - Sleep模式下带LCD显示：<5uA@3V
  - Stop模式，RTC走时+RAM保持+CPU内核状态保持：1uA@3V
  - Stop模式，RAM保持+CPU内核状态保持：0.6uA@3V
- 低功耗模式快速唤醒，典型唤醒时间20us
- 增强型8xC251指令集兼容CPU内核，休眠模式下保存内核状态
- Bird JTAG调试接口
- FLASH程序存储器
  - 最大64K bytes程序空间
  - 擦写周期100,000次
  - 数据保存时间>10年（10,000次擦写后，85℃）
  - 支持在线升级
- 4KbytesRAM，带校验位，休眠模式下可保存所有内容
- 16个可配置外部引脚中断
- 所有引脚在休眠模式下保持状态
- 上电复位、下电复位
- 电源电压检测电路
- 11-bit ADC，可用于电压和温度检测，温度传感器精度优于+/-2℃
- 硬件看门狗定时器
- 串口通信
  - 最大支持4路UART，300~115200bps
  - 最大支持1路7816
  - 最大支持1路SPI，最高波特率8Mbps，主从模式
  - 最大支持1路I2C主机，400K
  - 双通道外设DMA
  - 可编程CRC校验模块
- 定时器组
  - 8bit通用定时器\*2，16bit通用定时器\*2
  - 1个可编程计数器阵列，含1个16bit定时器和5个比较/捕捉模块
  - 1个16bit低功耗定时器，可在休眠模式下工作
  - 3个16bit 8051兼容定时器
- LCD驱动控制电路
  - 最大支持4COM×26SEG / 6COM×24SEG
  - 1/3 bias
  - 支持片内电阻和片外电容两种模式
  - 支持休眠显示

- 低功耗实时时钟日历 (RTC)，带有数字调校功能，调校精度 $\pm 0.119\text{ppm}$
- 片上可配置高速RC振荡器，可配置频率输出8/16/24MHz，出厂调校误差 $\pm 0.5\%$ ，全温区变化范围 $\pm 2\%$
- 低功耗32KHz晶体振荡器，带有停振检测电路（不支持FM3312）
- 片上低速RC振荡器，32KHz
- PLL，最高输出频率16.384MHz
- 软件可配置的低压检测电路

## 1.2 结构框图

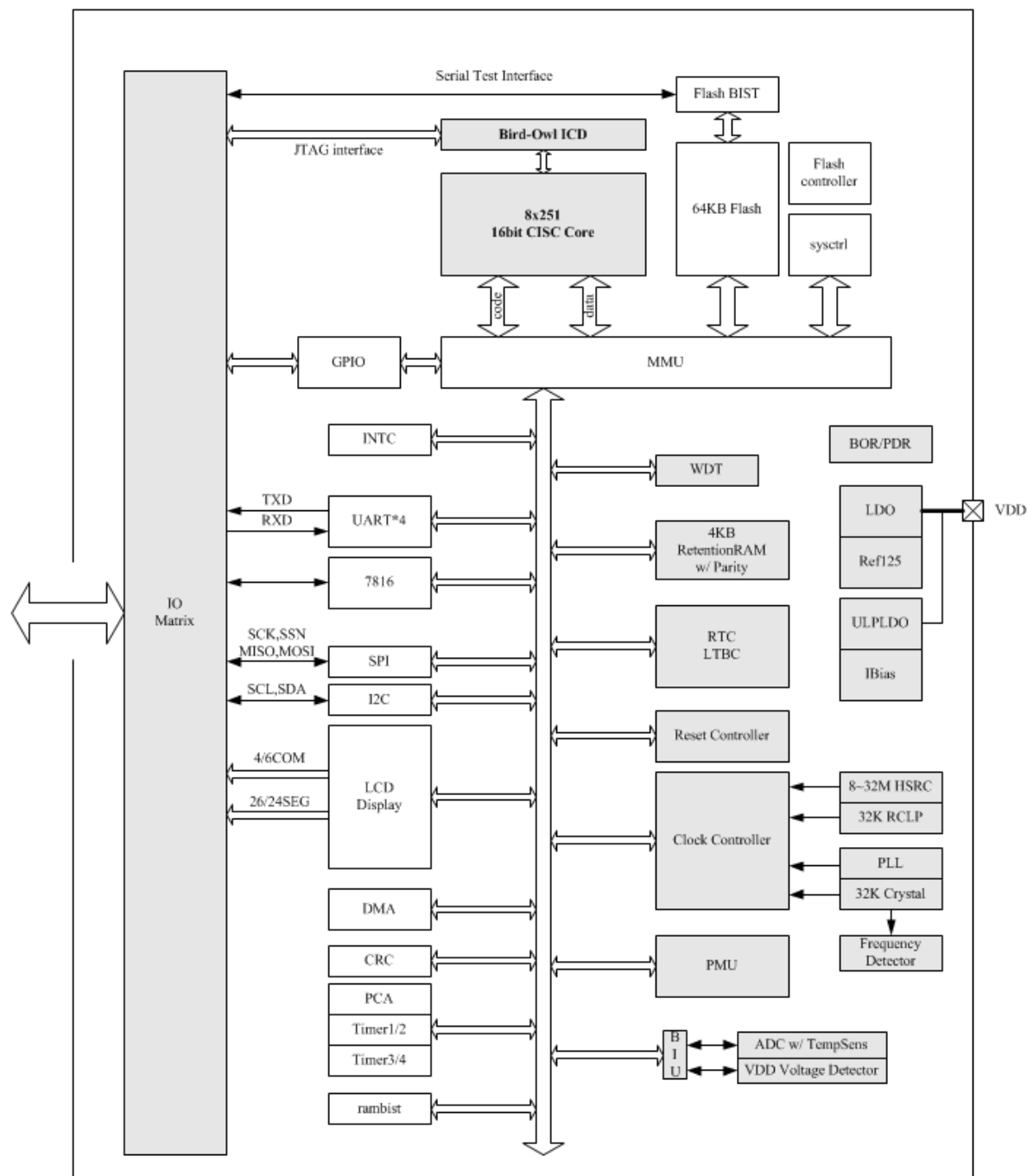


图 1-1 芯片整体功能框图

## 1.3 性能指标

### 1.3.1 极限参数

符号	参数说明	数值	单位
V <sub>DD</sub>	电源电压	-0.3 ~ 5.5	V
V <sub>PIN</sub>	管脚电压	V <sub>SS</sub> -0.3 ~ V <sub>DD</sub>	V
T <sub>A</sub>	工作温度	-40 ~ 85	°C
T <sub>STG</sub>	存储温度	-55 ~ 150	°C
HBM	ESD HBM 模式 TA=25°C 测试标准符合 JEDEC JS-001	+/-4000	V
CDM	ESD CDM 模式 TA=25°C 测试标准符合 JEDEC JS-002	+/-500	V
LU	IO Latchup -(0.5V <sub>DD</sub> ) < V <sub>I</sub> < (1.5V <sub>DD</sub> ) TA=25°C 测试标准符合 JESD78E	+/-200	mA
IV <sub>DD</sub>	V <sub>DD</sub> 能够灌入的最大电流	60	mA
IV <sub>SS</sub>	V <sub>SS</sub> 能够抽取的最大电流	60	mA

表 1-1 极限参数

### 1.3.2 电参数

#### 1.3.2.1 电源

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
V <sub>DD</sub>	主电源电压		1.8		5.5	V
V <sub>RTC</sub>	实时时钟保持电压		1.2			V
V <sub>RAM</sub>	RAM 数据保持电压	T=25°C	1.0			V

表 1-2 电源参数

#### 1.3.2.2 供电电流

以下指标默认 V<sub>DD</sub>=3.0V, T=25°C

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
I <sub>static</sub>	静态模式电流	静态模式; BOR、RCHF、LVD、LCD 显示关闭, 所有时钟停止, RTC 停止, CPU 和 2KB RAM 数据保持;	-	0.5	0.8	μA
I <sub>stop</sub>	Stop 模式电流	STOP 模式; BOR、RCHF、LVD、LCD 显示关闭, 32K 晶振运行, RTC 走时, CPU 和 2KB RAM 数据保持;	-	1	1.3	μA
I <sub>dpsleep</sub>	深度 Sleep 模式电流	DeepSleep 模式; BOR、RCHF、LVD、LCD 显示关闭, 32K 晶振运行, RTC 走时, CPU、 RAM、外设数据保持;	-	1.5	3	μA
I <sub>sleepLCD</sub>	Sleep+LCD 显	Sleep 模式;	-	6	10	μA



符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
	示模式	BOR、RCHF、LVD 关闭 LCD 显示开启 32K 晶振运行, RTC 走时, CPU、RAM、外设数据保持;				
$I_{LPRUN}$	LPRUN 模式 电流	LPRUN 模式; BOR、RCHF、LVD、LCD 关闭 32K 晶振运行, CPU 以 32KHz 运行, 从 Flash 取指	-	10	20	$\mu A$
$I_{VDD3}$	正常模式 $V_{DD}$ 电流 3	正常工作模式, $f_{mclk}=8MHz(RCHF)$ , 从 Flash 中执行代码	-	1.2	2	mA

表 1-3 电流参数

## 1.3.2.3 复位

符号	参数说明	测试条件	参数值			单位	
			最小值	典型值	最大值		
$V_{POR}$	上电复位电压			1.8		V	
$V_{BOR}$	下电复位电压			1.7		V	
$V_{PDR}$	低功耗下电复位电压		1.2	1.5	1.65	V	
$V_{SVD}$	电压监测阈值电平	LVD_SEL[3:0]=0000	Fall	1.791	1.8	1.809	V
			Rise	1.881	1.89	1.899	V
		LVD_SEL[3:0]=0001	Fall	2.020	2.03	2.040	V
			Rise	2.119	2.13	2.141	V
		LVD_SEL[3:0]=0010	Fall	2.249	2.26	2.271	V
			Rise	2.358	2.37	2.382	V
		LVD_SEL[3:0]=0011	Fall	2.478	2.49	2.502	V
			Rise	2.597	2.61	2.623	V
		LVD_SEL[3:0]=0100	Fall	2.706	2.72	2.734	V
			Rise	2.836	2.85	2.864	V
		LVD_SEL[3:0]=0101	Fall	2.935	2.95	2.965	V
			Rise	3.085	3.1	3.116	V
		LVD_SEL[3:0]=0110	Fall	3.164	3.18	3.196	V
			Rise	3.323	3.34	3.357	V
		LVD_SEL[3:0]=0111	Fall	3.393	3.41	3.427	V
			Rise	3.562	3.58	3.598	V
		LVD_SEL[3:0]=1000	Fall	3.622	3.64	3.658	V
			Rise	3.801	3.82	3.839	V
		LVD_SEL[3:0]=1001	Fall	3.851	3.87	3.889	V
			Rise	4.040	4.06	4.080	V
LVD_SEL[3:0]=1010	Fall	4.080	4.1	4.121	V		
	Rise	4.279	4.3	4.322	V		
LVD_SEL[3:0]=1011	Fall	4.308	4.33	4.352	V		
	Rise	4.527	4.55	4.573	V		
LVD_SEL[3:0]=1100	Fall	4.537	4.56	4.583	V		
	Rise	4.766	4.79	4.814	V		
LVD_SEL[3:0]=1101	Fall	4.766	4.79	4.814	V		
	Rise	5.005	5.03	5.055	V		

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
		LVD_SEL[3:0]=1110		Fall	RFU		V
				Rise	RFU		

表 1-4 复位参数

## 1.3.2.4 I/O

符号	参数说明	测试条件		参数值			单位
				最小值	典型值	最大值	
$V_{IL}$	输入低电平			0		$0.3V_{DD}$	V
$V_{IH}$	输入高电平			$0.7V_{DD}$		$V_{DD}$	V
$V_{TL}$	施密特输入低电平	$V_{DD}=5V$		1.9		2.5	V
$V_{TH}$	施密特输入高电平	$V_{DD}=5V$		2.5		3.2	V
$I_{IL}$	输入低漏电	$V_{IL}=0V$		-1		1	$\mu A$
$I_{IH}$	输入高漏电	$V_{IH}=3V$		-1		1	$\mu A$
$V_{OL}$	输出低电平	$V_{DD}=5V$ $I_{SINK}=10mA$	PG7		0.14	0.3	V
			其他		0.4	0.8	V
$V_{OH}$	输出高电平	$V_{DD}=5V$ $I_{SOURCE}=10mA$	PH0		4.8	4.98	V
			其他		4.3	4.8	V
$R_{PU}$	弱上拉电阻	$V_{DD}=5V$		40	100	150	K $\Omega$
$R_{IN}$	GPIO 输入阻抗	引脚配置为 GPIO			10		M $\Omega$

表 1-5 I/O 参数

## 1.3.2.5 Flash

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
	Flash size			64K		bytes
$T_{PROG}$	Byte Program Time		6		7.5	$\mu s$
$T_{ERASE}$	Sector/Block Erase		4		5	ms
	Chip Erase		20		40	ms
$N_{ED}$	Sector Endurance		100,000			Erase/Write cycles
$T_{DR}$	Data Retention (after 10K cycling)	$T=85^{\circ}C$	10			yrs

表 1-6 Flash 参数

## 1.3.2.6 内部 RC 振荡器

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
$f_{RCHF}$	RCHF 振荡频率		8		24	MHz
$f_{RCLP}$	RCLP 振荡频率		30	32	34	KHz

表 1-7 内部 RC 振荡器参数

## 1.3.2.7 外部晶体振荡器

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
$f_{XTLF}$	XTLF 振荡频率	外接 32768Hz 晶体		32768		Hz
$T_{start}$	XTLF 起振时间	外接 32768Hz 晶体 $C_{load}=20pF$		1	3	s

表 1-8 外部晶体振荡器参数

## 1.3.2.8 ADC

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
Reso	分辨率			11		bits
DNL	差分非线性			$\pm 1$		LSB
INL	积分非线性		-2	$\pm 4$	+5	LSB
Offset	失调误差		-12	$\pm 2$	-8	LSB
$V_{IN}$	输入电压幅度	$VDD=5V$	0		4.92	V
		$VDD<4.92V$	0		VDD	
	ADC 时钟频率			0.5	1	MHz
	转换时间				2048	Clocks
	转换速率 (Throughput Rate)				500	SPS

表 1-9 ADC 参数

## 1.3.2.9 温度传感器

符号	参数说明	测试条件	参数值			单位
			最小值	典型值	最大值	
Reso	分辨率			$\pm 0.25$		$^{\circ}C$
Slope			4.8	5.08	5.5	LSB/ $^{\circ}C$

表 1-10 FM3316 温度传感器参数

## 1.4 引脚和封装定义

### 1.4.1 封装图

#### 1.4.1.1 FM3316

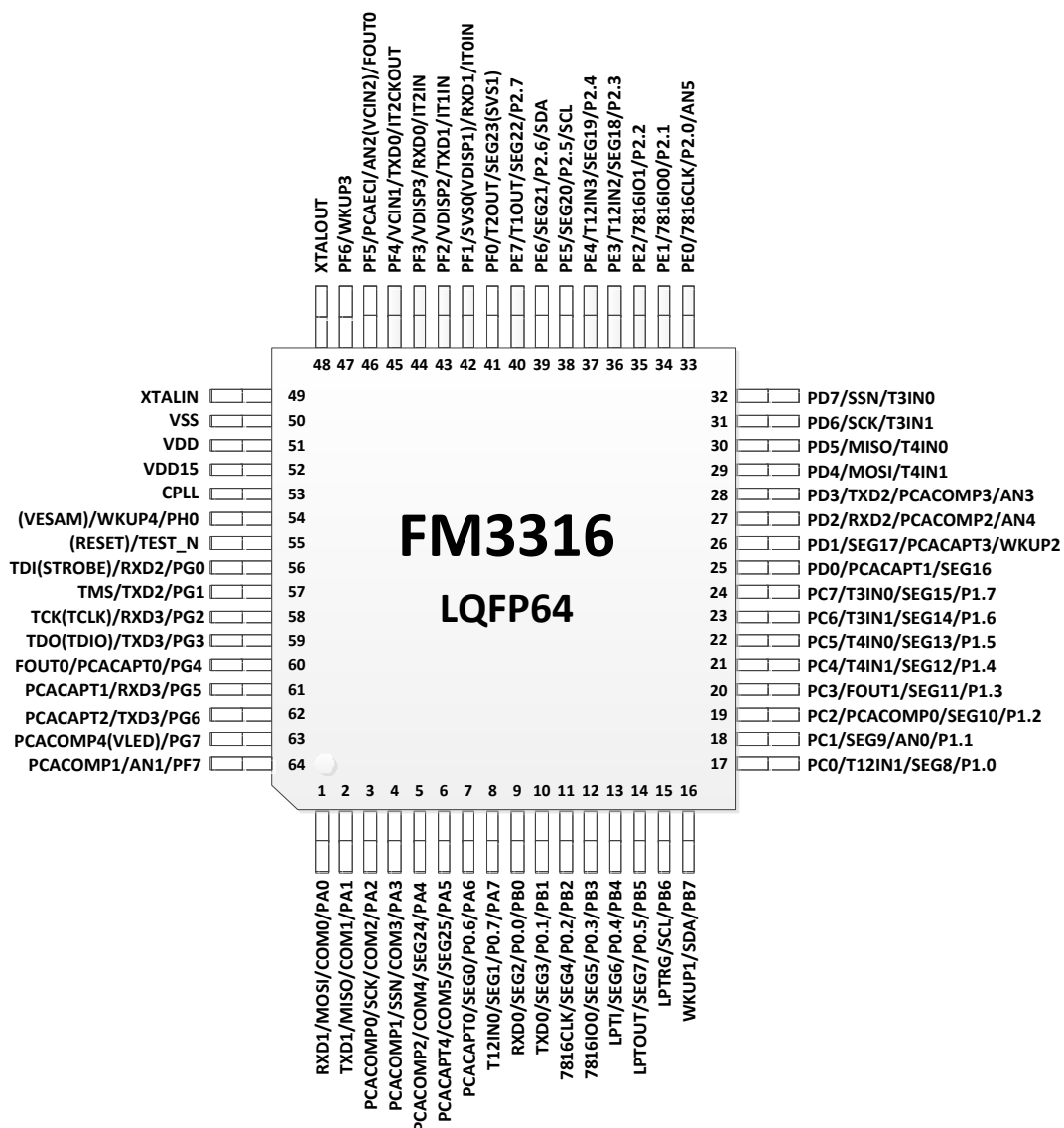
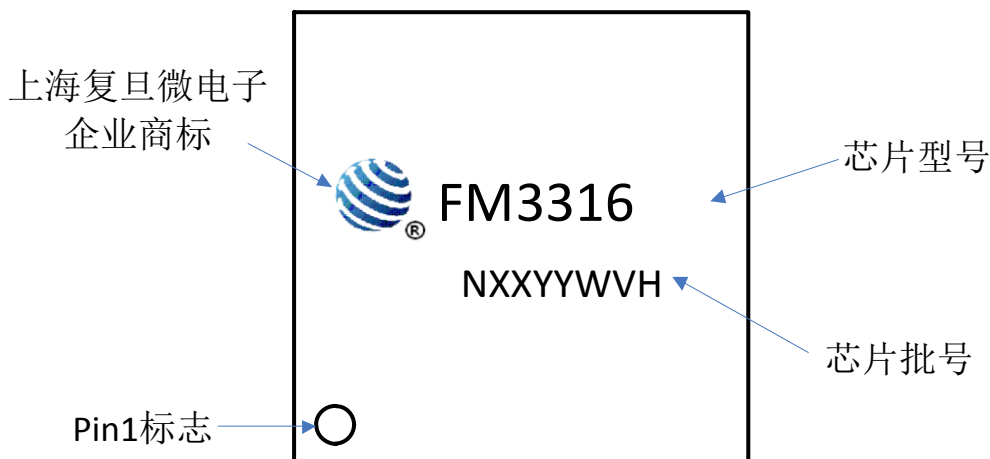


图 1-2FM3316 封装图



### 1.4.1.2 FM3313

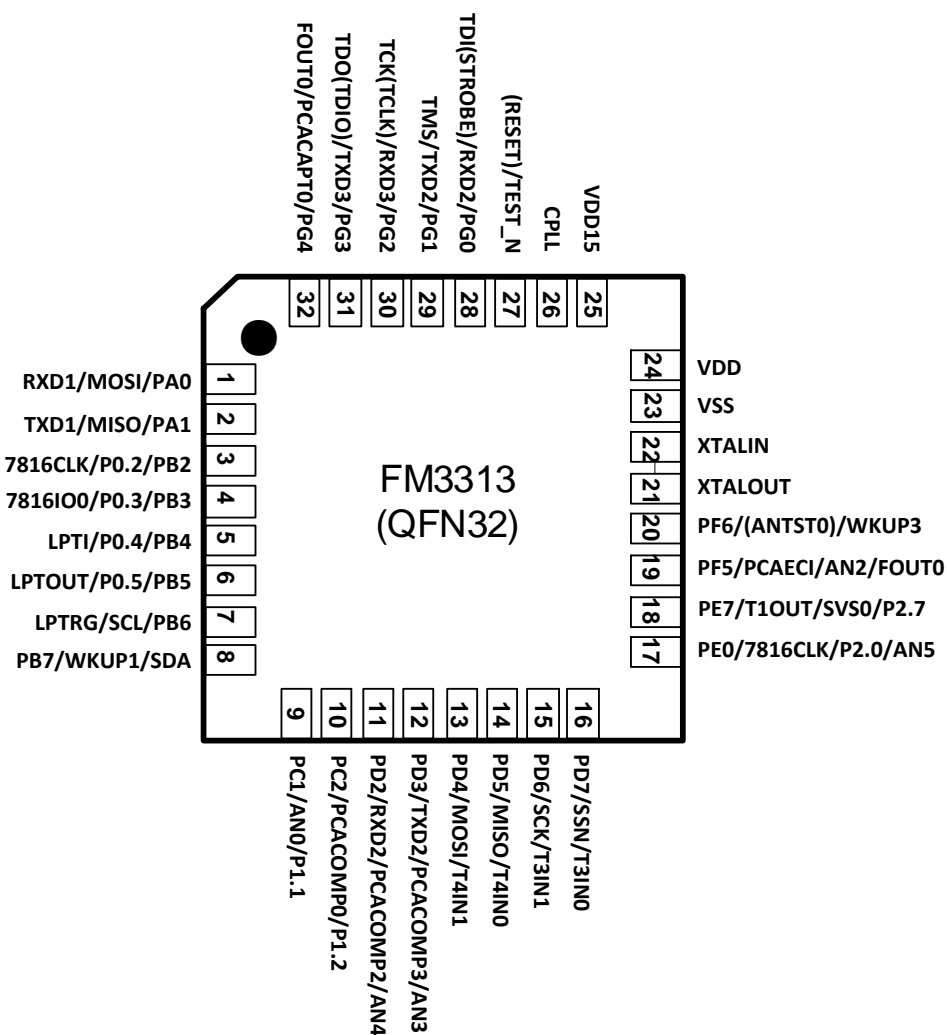
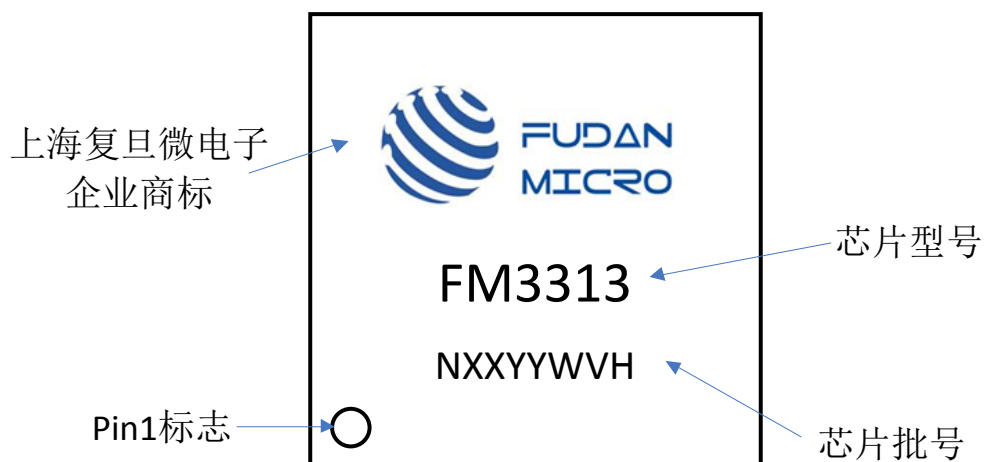


图 1-3FM3313 封装图

器件 marking 示例:



### 1.4.1.3 FM3312



图 1-4 FM3312 封装图

器件 marking 示例:



## 1.4.2 引脚功能定义

## 1.4.2.1 FM3316

Package No.	Primary Func	Alternate Func1	Alternate Func2	Analog Func	Open Drain	Input Filter
1	PA0	MOSI	RXD1	COM0	-	-
2	PA1	MISO	TXD1	COM1	-	-
3	PA2	SCK	PCACOMP0	COM2	-	-
4	PA3	SSN	PCACOMP1	COM3	-	-
5	PA4	-	PCACOMP2	COM4/SEG2 4	-	-
6	PA5	-	PCACAPT4	COM5/SEG2 5	-	-
7	PA6	P0.6	PCACAPT0	SEG0	-	-
8	PA7	P0.7	ET12IN0	SEG1	-	-
9	PB0	P0.0	RXD0	SEG2	-	-
10	PB1	P0.1	TXD0	SEG3	-	-
11	PB2	P0.2	7816CLK	SEG4	-	-
12	PB3	P0.3	7816IO0	SEG5	-	-
13	PB4	P0.4	LPTI	SEG6	OD	-
14	PB5	P0.5	LPTOUT	SEG7	OD	-
15	PB6	SCL	LPTRG	-	OD	RC
16	PB7	SDA	NWKUP1	-	OD	RC
17	PC0	P1.0	ET12IN1	SEG8	-	-
18	PC1	P1.1		SEG9 (ANO)	-	-
19	PC2	P1.2	PCACOMP0	SEG10	-	-
20	PC3	P1.3	FOUT1	SEG11	-	-
21	PC4	P1.4	ET4IN1	SEG12	-	-
22	PC5	P1.5	ET4IN0	SEG13	-	-
23	PC6	P1.6	ET3IN1	SEG14	-	-
24	PC7	P1.7	ET3IN0	SEG15	-	-
25	PD0	-	PCACAPT1	SEG16	-	-
26	PD1	PCACAPT3	NWKUP2	SEG17	-	RC
27	PD2	RXD2	PCACOMP2	AN4	-	-
28	PD3	TXD2	PCACOMP3	AN3	-	-
29	PD4	MOSI	ET4IN1	-	-	-
30	PD5	MISO	ET4IN0	-	-	-
31	PD6	SCK	ET3IN1	-	-	-
32	PD7	SSN	ET3IN0	-	-	-
33	PE0	P2.0	7816CLK	AN5	-	-
34	PE1	P2.1	7816IO0	-	OD	-
35	PE2	P2.2	7816IO1	-	OD	-
36	PE3	P2.3	ET12IN2	SEG18	-	-
37	PE4	P2.4	ET12IN3	SEG19	-	-
38	PE5	P2.5	SCL	SEG20	-	-
39	PE6	P2.6	SDA	SEG21	-	-
40	PE7	P2.7	ET1OUT	SEG22	-	-
41	PF0	-	ET2OUT	SEG23 (SVS1)	-	-

Package No.	Primary Func	Alternate Func1	Alternate Func2	Analog Func	Open Drain	Input Filter
42	PF1	RXD1	IT0IN	VDISP1 (SVS0)	-	-
43	PF2	TXD1	IT1IN	VDISP2	-	-
44	PF3	RXD0	IT2IN	VDISP3	-	-
45	PF4	TXD0	IT2CKOUT	VCIN1	-	-
46	PF5	FOUT0	PCAECI	VCIN2 (AN2)	-	-
47	PF6	-	NWKUP3	-	-	RC
48	XTALIN	-	-	-	-	-
49	XTALOUT	-	-	-	-	-
50	VSS	-	-	-	-	-
51	VDD	-	-	-	-	-
52	VDD15	-	-	-	-	-
53	CPLL	-	-	-	-	-
54	PH0	-	NWKUP4	-	-	RC
55	TEST_N	-	-	-	-	-
56	PG0 (TDI)	RXD2	-	-	-	-
57	PG1 (TMS)	TXD2	-	-	-	-
58	PG2 (TCK)	RXD3	-	-	-	-
59	PG3 (TDO)	TXD3	-	-	-	-
60	PG4	FOUT0	PCACAPT0	-	-	-
61	PG5	RXD3	PCACAPT1	-	-	-
62	PG6	TXD3	PCACAPT2	-	-	-
63	PG7	-	PCACOMP4	EXVREF	-	-
64	PF7	PCACOMP1	-	AN1	-	-

表 1-11FM3316 引脚列表

注:

- 【1】 VDD15 引脚外接稳压电容，容值范围 0.1~2.2uF，典型值 0.47uF，靠近引脚布置
- 【2】 CPLL 外接 2.2nF 电容，靠近引脚布置
- 【3】 主电源引脚 VDD 上建议并联 10uF+0.1uF 稳压电容
- 【4】 XTALIN 和 XTALOUT 为 32768Hz 晶体引脚，并联负载电容，典型值 20pF，无需外接反馈电阻；如果不需要使用 32768Hz 晶振，建议将 XTALIN 接地，XTALOUT 浮空
- 【5】 RC 表示引脚内建模拟滤波，典型滤波长度 100ns 左右
- 【6】 OD 表示支持开漏输出
- 【7】 ANx 表示 ADC 输入通道
- 【8】 SVS 表示外部电源电压监控输入
- 【9】 PH0 默认为输入，其余 PAX~PGX 均默认三态

#### 1.4.2.2 FM3313

Package No.	Primary Func	Alternate Func1	Alternate Func2	Analog Func	Open Drain	Input Filter
1	PA0	MOSI	RXD1	COM0	-	-
2	PA1	MISO	TXD1	COM1	-	-
3	PB2	P0.2	7816CLK	SEG4	-	-



Package No.	Primary Func	Alternate Func1	Alternate Func2	Analog Func	Open Drain	Input Filter
4	PB3	P0.3	7816IO0	SEG5	-	-
5	PB4	P0.4	LPTI	SEG6	OD	-
6	PB5	P0.5	LPTOUT	SEG7	OD	-
7	PB6	SCL	LPTRG	-	OD	RC
8	PB7	SDA	NWKUP1	-	OD	RC
9	PC1	P1.1		SEG9 (AN0)	-	-
10	PC2	P1.2	PCACOMP0	SEG10	-	-
11	PD2	RXD2	PCACOMP2	AN4	-	-
12	PD3	TXD2	PCACOMP3	AN3	-	-
13	PD4	MOSI	ET4IN1	-	-	-
14	PD5	MISO	ET4IN0	-	-	-
15	PD6	SCK	ET3IN1	-	-	-
16	PD7	SSN	ET3IN0	-	-	-
17	PE0	P2.0	7816CLK	AN5	-	-
18	PE7	P2.7	T1OUT	SEG22	-	-
19	PF5	FOUT0	PCAECI	VCIN2 (AN2)	-	-
20	PF6	-	NWKUP3	-	-	RC
21	XTALOUT	-	-	-	-	-
22	XTALIN	-	-	-	-	-
23	VSS	-	-	-	-	-
24	VDD	-	-	-	-	-
25	VDD15	-	-	-	-	-
26	CPLL	-	-	-	-	-
27	TEST_N	-	-	-	-	-
28	PG0 (TDI)	RXD2	-	-	-	-
29	PG1 (TMS)	TXD2	-	-	-	-
30	PG2 (TCK)	RXD3	-	-	-	-
31	PG3 (TDO)	TXD3	-	-	-	-
32	PG4	FOUT0	PCACAPT0	-	-	-

表 1-12 FM3313 引脚列表

注:

- 【1】 VDD15 引脚外接稳压电容，容值范围 0.1~2.2uF，典型值 0.47uF，靠近引脚布置
- 【2】 CPLL 外接 2.2nF 电容，靠近引脚布置
- 【3】 主电源引脚 VDD 上建议并联 10uF+0.1uF 稳压电容
- 【4】 XTALIN 和 XTALOUT 为 32768Hz 晶体引脚，并联负载电容，典型值 20pF，无需外接反馈电阻；如果不需要使用 32768Hz 晶振，建议将 XTALIN 接地，XTALOUT 浮空
- 【5】 RC 表示引脚内建模拟滤波，典型滤波长度 100ns 左右
- 【6】 OD 表示支持开漏输出
- 【7】 ANx 表示 ADC 输入通道
- 【8】 PAX~PGx 均默认三态

## 1.4.2.3 FM3312

Package No.	Primary Func	Alternate Func1	Alternate Func2	Analog Func	Open Drain	Input Filter
1	PG0	RXD2	-	-	-	-
	(TDI)					
2	PG1	TXD2	-	-	-	-
	(TMS)					
3	PG2	RXD3	-	-	-	-
	(TCK)					
4	PG3	TXD3	-	-	-	-
	(TDO)					
5	PF7	PCACOMP1	-	AN1	-	-
6	PB4	P0.4	LPTI	SEG6	OD	-
7	PC1	P1.1		SEG9 (AN0)	-	-
8	PD1	PCACAPT3	NWKUP2	SEG17	-	RC
9	PD2	RXD2	PCACOMP2	AN4	-	-
10	PD3	TXD2	PCACOMP3	AN3	-	-
11	PE0	P2.0	7816CLK	AN5	-	-
12	PF5	FOUT0	PCAECI	VCIN2	-	-
				(AN2)		
13	VSS	-	-	-	-	-
14	VDD	-	-	-	-	-
15	VDD15	-	-	-	-	-
16	TEST_N	-	-	-	-	-

表 1-13 FM3312 引脚列表

注:

- 【1】 VDD15 引脚外接稳压电容，容值范围 0.1~2.2uF，典型值 0.47uF，靠近引脚布置
- 【2】 主电源引脚 VDD 上建议并联 10uF+0.1uF 稳压电容
- 【3】 RC 表示引脚内建模拟滤波，典型滤波长度 100ns 左右
- 【4】 OD 表示支持开漏输出
- 【5】 ANx 表示 ADC 输入通道
- 【6】 PAX~PGx 均默认三态

## 1.5 焊接安装说明

复旦微电子芯片采用无铅工艺封装。回流焊工艺参数建议遵循JEDEC标准进行设定。根据JEDEC标准J-STD-020，无铅工艺回流焊时的峰值温度设定建议如下表。用户可根据芯片不同厚度和体积的规格，在下表中选择合适的回流焊峰值温度。

封装厚度	塑封体体积 mm <sup>3</sup> <350	塑封体体积 mm <sup>3</sup> 350 - 2000	塑封体体积 mm <sup>3</sup> >2000
<1.6mm	260°C	260°C	260°C
1.6~2.5 mm	260°C	250°C	245°C
>2.5mm	250°C	245°C	245°C

下表给出了各种封装形式的回流焊峰值温度：

封装类型	塑封体厚度 mm	塑封体体积 mm <sup>3</sup>	回流焊峰值温度
LQFP100	1.4	274.4	260°C
LQFP80	1.4	201.6	260°C
LQFP64	1.4	140	260°C

焊接曲线设定请参考JEDEC标准J-STD-020，无铅工艺回流焊温度曲线设定的说明进行设置。

Profile Feature	Pb-Free Assembly
<b>Preheat/Soak</b>	
Temperature Min ( $T_{smin}$ )	150 °C
Temperature Max ( $T_{smax}$ )	200 °C
Time ( $t_s$ ) from ( $T_{smin}$ to $T_{smax}$ )	60-120 seconds
Ramp-up rate ( $T_L$ to $T_p$ )	3 °C/second max.
Liquidous temperature ( $T_L$ )	217 °C
Time ( $t_L$ ) maintained above $T_L$	60-150 seconds
Peak package body temperature ( $T_p$ )	For users $T_p$ must not exceed the Classification temp in Table 4-2. For suppliers $T_p$ must equal or exceed the Classification temp in Table 4-2.
Time ( $t_p$ )* within 5 °C of the specified classification temperature ( $T_c$ ), see Figure 5-1.	30* seconds
Ramp-down rate ( $T_p$ to $T_L$ )	6 °C/second max.
Time 25 °C to peak temperature	8 minutes max.

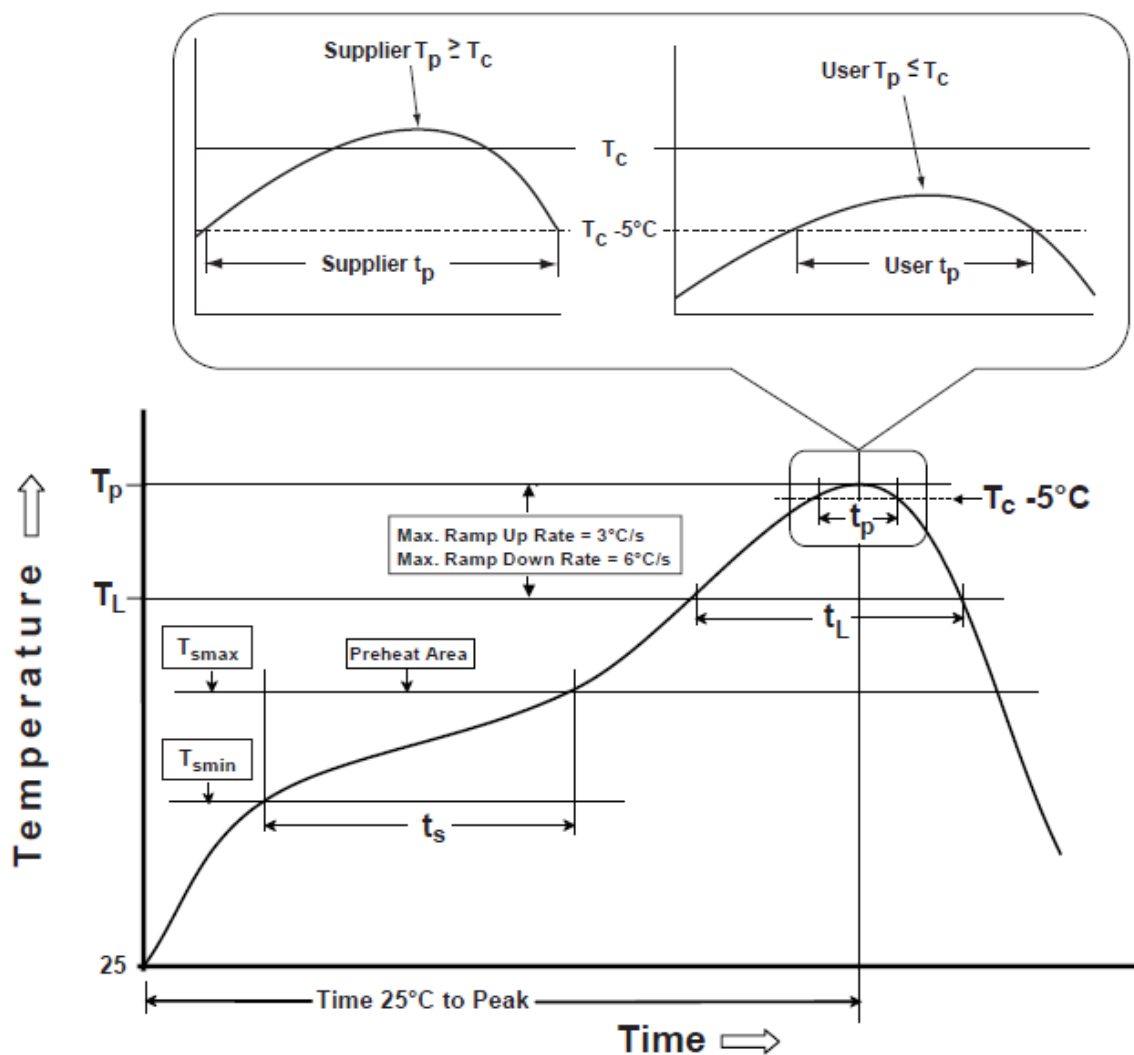


图 1-7 JEDEC 标准的耐热回流温度曲线

特别声明:

- 芯片在上板焊接之前, 请观察湿度卡是否变色以确认湿敏包装是否完好。如无特别说明, 芯片封装为MSL3等级, 请在包装打开置于非干燥环境一周内, 进行焊接操作
- 如无特殊指定, 回流焊次数请勿超过3次

## 2 寄存器

### 2.1 概述

FM3316/3313/3312 的寄存器包括外部扩展寄存器和 80251 内核的内部特殊功能寄存器（SFR）。SFR 由内核进行访问；外部寄存器用于控制芯片的各功能模块，如 RTC、Timer、ADC 等，CPU 和内部控制电路都有相应的访问权。

本手册对寄存器的详细说明中，软件访问权限及复位值描述，采用如下格式：

名称	PMU_CFG							
地址	01:0020H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PMOD		VrefOFF	CVS	RFU		XTOFF_B	XTOFF
位权限	R/W/Dy-00		R/W-0	R/W-0			R-1	R/W-0

其中，名称一栏表示本地址对应的寄存器总称，地址一栏为该寄存器具体分配的总线地址，位名一栏说明了该地址下寄存器各功能位的名称。位权限一栏，描述了对应各功能位的软件访问权限和其默认值：

R - 可读

W - 可写

Dy - 硬件自动改写

在权限描述字符 R、W、Dy 及其组合后面的数字，表示了该功能位的默认值。

### 2.2 外部扩展寄存器

外部扩展寄存器的地址空间是 01:0000H~01:03FFH，地址分配见表 2-1 外部扩展寄存器

注[1]：RFU，未实现寄存器位，后文同

注[2]：‘h’/‘b’，数值位宽及进制表述，如 8’hAA 表示 8 位 16 进制数 AA、3’b111 表示 3 位二进制数 111，后文同

注[3]：PAD，即芯片引脚，后文同

所示。各寄存器的具体定义参见相关功能模块章节。

地址	寄存器名	复位值	功能说明
<b>MDC</b>			
01:0000	AUTH	8’h3C <sup>[2]</sup>	芯片模式配置
01:0001	RDN0	8’hFF	冗余扇区 0 映射
01:0002	RDN1	8’hFF	冗余扇区 1 映射
01:0003	WTCFG	8’h00	唤醒等待配置
01:0004	STA	8’h00	模式状态
<b>PMU</b>			
01:0020	PMU_CFG	8’h00	PMU 配置控制
01:0021	RAMLPCFG	8’h00	RAM 低功耗配置

地址	寄存器名	复位值	功能说明
01:0022	PMU_WKSRC	8'h00	引脚唤醒中断
01:0023	LPRUNERR	8'h00	低功耗运行时钟错误中断
01:0024	LPRUNERRIE	8'h00	低功耗运行时钟错误中断使能寄存器
01:0030	PMU_PDCTRL	?	? (.h 有)
<b>RCC</b>			
01:0040	HSDIVSEL	8'h00	高速时钟分频配置寄存器
01:0041	MCLKSEL	8'h00	主时钟选择寄存器
01:0042	LCDCLKSEL	8'h02	LCD,LPTIM 时钟选择寄存器
01:0043	CKSRC_CTRL	8'h03	时钟源控制寄存器
01:0044	RCHFADJ	8'h40	RCHF 调校寄存器
01:0045	XTLF_IPWRB	8'h00	XTLF 电流控制寄存器
01:0046	RCLP_TRIM	8'h08	RCLP 频率控制寄存器
01:0047	PERICLK_CTRL0	8'h04	外设时钟控制寄存器 0
01:0048	PERICLK_CTRL1	8'h00	外设时钟控制寄存器 1
01:0049	PERICLK_CTRL2	8'h00	ADC 时钟选择
01:004A	PLLDH	8'h01	PLL 分频比配置高位
01:004B	PLLDL	8'hF3	PLL 分频比配置低位
01:004C	SOFTRST	8'h01	软复位
01:004D	RSTCFG	8'h00	EMC 及总线地址错误复位使能
01:004E	RSTFLAG	8'h00	复位源标志寄存器
01:004F	FLSWAIT	8'h00	Flash 取指等待寄存器 (.h 没有)
<b>LCD</b>			
01:0060	DISPCTRL	8'h00	LCD 显示控制寄存器
01:0061	LCDTEST	8'h00	LCD 测试寄存器
01:0062	LCDDF	8'h00	LCD 显示分频寄存器
01:0063	TON	8'h00	闪烁点亮时间寄存器
01:0064	TOFF	8'h00	闪烁熄灭时间寄存器
01:0065	DISPIE	8'h00	显示中断使能寄存器
01:0066	DISPIF	8'h00	显示中断标志寄存器
01:0067	LCDSET	8'h00	显示配置寄存器
01:0068	ENMODE	8'h02	显示使能模式寄存器
01:0069	DISPDATA0	8'h00	LCD 显示数据缓存寄存器
01:006A	DISPDATA1	8'h00	
01:006B	DISPDATA2	8'h00	
01:006C	DISPDATA3	8'h00	
01:006D	DISPDATA4	8'h00	
01:006E	DISPDATA5	8'h00	
01:006F	DISPDATA6	8'h00	
01:0070	DISPDATA7	8'h00	
01:0071	DISPDATA8	8'h00	
01:0072	DISPDATA9	8'h00	
01:0073	DISPDATA10	8'h00	
01:0074	DISPDATA11	8'h00	
01:0075	DISPDATA12	8'h00	
01:0076	DISPDATA13	8'h00	
01:0077	DISPDATA14	8'h00	
01:0078	DISPDATA15	8'h00	

地址	寄存器名	复位值	功能说明	
01:0079	DISPDATA16	8'h00	灰度调节寄存器	
01:007A	DISPDATA17	8'h00		
01:007B	LCDBIAS	8'h0E		
01:007C	COMSEG_EN1	8'h00		显示通道使能寄存器
01:007D	COMSEG_EN2	8'h00		
01:007E	COMSEG_EN3	8'h00		
01:007F	COMSEG_EN4	8'h00		
<b>LPTIM</b>				
01:0080	LPTCFG0	8'h10	LPTIMER 配置寄存器 0	
01:0081	LPTCFG1	8'h00	LPTIMER 配置寄存器 1	
01:0082	LPTCNTL	8'h00	LPTIMER 计数寄存器低位	
01:0083	LPTCNTH	8'h00	LPTIMER 计数寄存器高位	
01:0084	LPTCMLP	8'h00	LPTIMER 比较寄存器低位	
01:0085	LPTCMPH	8'h00	LPTIMER 比较寄存器高位	
01:0086	TARGETL	8'h00	LPTIMER 目标值寄存器低位	
01:0087	TARGETH	8'h00	LPTIMER 目标值寄存器高位	
01:0088	LPTIMIE	8'h00	LPTIMER 中断使能寄存器	
01:0089	LPTIMIF	8'h00	LPTIMER 中断标志寄存器	
01:008A	LPTCTRL	8'h00	LPTIMER 控制寄存器	
<b>RTC</b>				
01:00A0	RTCWE	8'h00	RTC 时间写保护	
01:00A1	RTCIE1	8'h00	RTC 中断使能 1	
01:00A2	RTCIF1	8'h00	RTC 中断标志 1	
01:00A3	RTCIE2	8'h00	RTC 中断使能 2	
01:00A4	RTCIF2	8'h00	RTC 中断标志 2	
01:00A5	BCDSEC	8'hXX	BCD 秒	
01:00A6	BCDMIN	8'hXX	BCD 分	
01:00A7	BCD HOUR	8'hXX	BCD 小时	
01:00A8	BCDDATE	8'hXX	BCD 日期	
01:00A9	BCDWEEK	8'hXX	BCD 周天数	
01:00AA	BCDMONTH	8'hXX	BCD 月	
01:00AB	BCDYEAR	8'hXX	BCD 年	
01:00AC	ALARMSEC	8'h00	闹钟秒	
01:00AD	ALARM MIN	8'h00	闹钟分	
01:00AE	ALARM HOUR	8'h00	闹钟小时	
01:00AF	FSEL	8'h00	时钟信号输出控制	
01:00B0	ADJUST	8'hXX	LTBC 时间调校值低位	
01:00B1	ADJUST1	8'hXX	LTBC 时间调校值高位	
01:00B2	ADSIGN	8'hXX	LTBC 时间调校符号位	
01:00B3	PRLSEN	8'h00	精确 1s 虚拟调校控制	
<b>WDT</b>				
01:00C0	WDTSERV	8'h00	看门狗清除寄存器	
01:00C1	WDTCFG	8'h00	看门狗配置寄存器	
01:00C2	WDTCNT0	8'h00	看门狗计数值寄存器 0	
01:00C3	WDTCNT1	8'h00	看门狗计数值寄存器 1	
01:00C4	WDTCNT2	8'h00	看门狗计数值寄存器 2	
<b>Flash Controller</b>				

地址	寄存器名	复位值	功能说明	
01:00E0	ERCSR	8'h00	Flash 擦除控制寄存器	
01:00E1	PRCSR	8'h00	Flash 编程控制寄存器	
01:00E3	FLSKEY	8'h00	FlashKey 寄存器	
01:00E4	FLSIE	8'h00	Flash 擦写中断使能寄存器	
01:00E6	EPFLAG	8'h00	Flash 擦写中断标志寄存器	
<b>Pad<sup>[3]</sup> Controller</b>				
01:0100	PAPPEN	8'h00	GPIOx 输出驱动使能	
01:0101	PBPPEN	8'h00		
01:0102	PCPPEN	8'h00		
01:0103	PDPPEN	8'h00		
01:0104	PEPPEN	8'h00		
01:0105	PFPPEN	8'h00		
01:0106	PGPPEN	8'h00		
01:0107	PH0PPEN	8'h00	GPIOx 上拉使能寄存器	
01:0108	PAPUEN	8'h00		
01:0109	PBPUEEN	8'h00		
01:010A	PCPUEN	8'h00		
01:010B	PDPUEN	8'h00		
01:010C	PEPUEN	8'h00		
01:010D	PFPUEN	8'h00		
01:010E	PGPUEN	8'h00	GPIOB 开漏使能寄存器	
01:010F	PH0PUEN	8'h00		
01:0110	PBODEN	8'h00		
01:0111	PEODEN	8'h00		
01:0112	PAFCR1	8'h00		GPIOE 开漏使能寄存器
01:0113	PBFCR1	8'h00		
01:0114	PCFCR1	8'h00		
01:0115	PDFCR1	8'h00		
01:0116	PEFCR1	8'h00		
01:0117	PFFCR1	8'h00		
01:0118	PGFCR1	8'h00		
01:0119	PHFCR1	8'h00	GPIOx 功能选择寄存器 1	
01:011A	PAFCR2	8'h00		
01:011B	PBFCR2	8'h00		
01:011C	PCFCR2	8'h00		
01:011D	PDFCR2	8'h00		
01:011E	PEFCR2	8'h00		
01:011F	PFFCR2	8'h00		
01:0120	PGFCR2	8'h00	GPIOx 功能选择寄存器 2	
01:0121	PHFCR2	8'h00		
01:0122	PADATA	8'h00		GPIOx 输出数据寄存器
01:0123	PBDATA	8'h00		
01:0124	PCDATA	8'h00		
01:0125	PDDATA	8'h00		
01:0126	PEDATA	8'h00		
01:0127	PFDATA	8'h00		
01:0128	PGDATA	8'h00		



地址	寄存器名	复位值	功能说明
01:0129	PH0DATA	8'h00	GPIOx 数据输入寄存器
01:012A	PADIN	8'h00	
01:012B	PBDIN	8'h00	
01:012C	PCDIN	8'h00	
01:012D	PDDIN	8'h00	
01:012E	PEDIN	8'h00	
01:012F	PFDIN	8'h00	
01:0130	PGDIN	8'h00	
01:0131	PH0DIN	8'h00	
01:0132	AFSELA	8'h00	
01:0133	AFSELB	8'h00	
01:0134	AFSELC	8'h00	
01:0135	AFSELD	8'h00	
01:0136	AFSELE	8'h00	
01:0137	AFSELF	8'h00	
01:0138	AFSELG	8'h00	
01:0139	GPIO_EXTI_SEL0	8'h00	GPIO 外部中断选择
01:013A	GPIO_EXTI_SEL1	8'h00	
01:013B	GPIO_EXTI_SEL2	8'h00	
01:013C	GPIO_EXTI_SEL3	8'h00	
01:013D	GPIO_EXTIL_ES0	8'hFF	GPIO 外部中断边沿选择
01:013E	GPIO_EXTIL_ES1	8'hFF	
01:013F	GPIO_EXTIH_ES0	8'hFF	
01:0140	GPIO_EXTIH_ES1	8'hFF	
01:0141	EXTILIF	8'h00	GPIO 外部中断标志寄存器
01:0142	EXTIHIF	8'h00	GPIO 外部中断标志寄存器
01:0143	FOUT0_SEL	8'h00	测试频率输出选择寄存器 0
01:0144	FOUT1_SEL	8'h00	测试频率输出选择寄存器 1
01:0145	PAOS	8'h00	GPIOx 输出状态寄存器
01:0146	PBOS	8'h00	
01:0147	PCOS	8'h00	
01:0148	PDOS	8'h00	
01:0149	PEOS	8'h00	
01:014A	PFOS	8'h00	
01:014B	PGOS	8'h00	
01:014C	PH0OS	8'h00	
<b>CRC</b>			
01:0200	CRC_DRL	8'hFF	CRC 数据寄存器低位
01:0201	CRC_DRH	8'hFF	CRC 数据寄存器高位
01:0202	CRC_CR	8'h02	CRC 控制状态寄存器
01:0203	CRC_CAL0	8'hFF	CRC 运算寄存器低位
01:0204	CRC_CAL1	8'hFF	CRC 运算寄存器高位
01:0205	CRC_XOR0	8'h00	CRC 异或输出寄存器低位
01:0206	CRC_XOR1	8'h00	CRC 异或输出寄存器高位
01:0207	CRC_FLSCRC	8'h00	CRC Flash 校验寄存器
<b>DMA</b>			
01:0220	GCTRL	8'h00	DMA 全局控制寄存器

地址	寄存器名	复位值	功能说明
01:0221	CH0_CTRL	8'h00	通道 0 控制寄存器
01:0222	CH0_LEN	8'h00	通道 0 传输数据长度
01:0223	CH0_ADDRH	8'h00	通道 0 源存储器地址高位
01:0224	CH0_ADDRL	8'h00	通道 0 源存储器地址低位
01:0225	CH1_CTRL	8'h00	通道 1 控制寄存器
01:0226	CH1_LEN	8'h00	通道 1 传输数据长度
01:0227	CH1_ADDRH	8'h00	通道 1 目标存储器地址高位
01:0228	CH1_ADDRL	8'h00	通道 1 目标存储器地址低位
01:0229	CH2_CTRL	8'h00	通道 2 控制寄存器
01:022A	CH2_LEN	8'h00	通道 2 传输数据长度
01:022B	CH2_SADDRH	8'h00	通道 2 源存储器地址高位
01:022C	CH2_SADDRL	8'h00	通道 2 源存储器地址低位
01:022D	CH2_DADDRH	8'h00	通道 1 目标存储器地址高位
01:022E	CH2_DADDRL	8'h00	通道 1 目标存储器地址低位
01:022F	CH0STA	8'h00	通道 0 状态寄存器
01:0230	CH0IE	8'h00	通道 0 中断使能寄存器
01:0231	CH1STA	8'h00	通道 1 状态寄存器
01:0232	CH1IE	8'h00	通道 1 中断使能寄存器
01:0233	CH2STA	8'h00	通道 2 状态寄存器
01:0234	CH2IE	8'h00	通道 2 中断使能寄存器
<b>7816</b>			
01:0240	U7816CTRL0	8'h00	通道 0 控制寄存器
01:0241	U7816CTRL1	8'h00	通道 1 控制寄存器
01:0242	U7816FRMCTRL0	8'h06	帧格式控制寄存器 0
01:0243	U7816FRMCTRL1	8'h00	帧格式控制寄存器 1
01:0244	U7816EGTCTRL	8'h00	EGT 配置寄存器
01:0245	U7816CLKDIV	8'h03	工作时钟分频控制寄存器
01:0246	U7816PREDIVH	8'h0B	预分频寄存器
01:0247	U7816PREDIVL	8'h0B	预分频寄存器
01:0248	U7816RXBUF	8'h00	数据接收缓冲寄存器
01:0249	U7816TXBUF	8'h00	数据发送缓冲寄存器
01:024A	U7816INTEN	8'h00	中断使能寄存器
01:024B	U7816PRIMARYSTATUS	8'h02	主状态寄存器
01:024C	U7816ERRSTATUS	8'h00	错误信息寄存器
01:024D	U7816SECONDSTATUS	8'h00	次状态寄存器
<b>I2C</b>			
01:0260	SSPCON	8'h60	SSP 控制寄存器
01:0261	SSPSTAT	8'h00	SSP 状态寄存器
01:0262	SSPBRG	8'h13	波特率设置寄存器
01:0263	SSPBUF	8'h00	收发缓冲寄存器
01:0264	SSPIR	8'h00	中断寄存器
01:0265	SSPBRGH	8'h00	波特率设置高位寄存器
01:0266	SSPFSM	8'h00	主状态机编码寄存器
01:0267	SSPERR	8'h00	错误标志寄存器
<b>SPI</b>			
01:0280	SPCR1	8'h24	SPCR1 控制寄存器
01:0281	SPCR2	8'h40	SPCR2 控制寄存器

地址	寄存器名	复位值	功能说明
01:0282	SPCR3	8'h06	SPCR3 控制寄存器
01:0283	SPCR4	8'h00	SPCR4 控制寄存器
01:0284	SPIIE	8'h00	中断使能寄存器
01:0285	SPSR	8'h02	状态寄存器
01:0286	TXBUF	8'h00	发送数据缓冲寄存器
01:0287	RXBUF	8'h00	接收数据缓冲寄存器
<b>UART</b>			
01:02A0	UARTIE	8'h00	中断使能寄存器
01:02A1	UARTIF	8'h00	中断标志寄存器
01:02A2	TZBRGH	8'h00	红外调制配置高位寄存器
01:02A3	TZBRGL	8'hD2	红外调制配置低位寄存器
01:02A4	RXSTA0	8'h00	UART0 接收状态控制寄存器
01:02A5	RXSTA1	8'h00	UART1 接收状态控制寄存器
01:02A6	RXSTA2	8'h00	UART2 接收状态控制寄存器
01:02A7	RXSTA3	8'h00	UART3 接收状态控制寄存器
01:02A8	TXSTA0	8'h02	UART0 发送状态控制寄存器
01:02A9	TXSTA1	8'h02	UART1 发送状态控制寄存器
01:02AA	TXSTA2	8'h02	UART2 发送状态控制寄存器
01:02AB	TXSTA3	8'h02	UART3 发送状态控制寄存器
01:02AC	RXREG0	8'h00	UART0 接收数据缓冲寄存器
01:02AD	RXREG1	8'h00	UART1 接收数据缓冲寄存器
01:02AE	RXREG2	8'h00	UART2 接收数据缓冲寄存器
01:02AF	RXREG3	8'h00	UART3 接收数据缓冲寄存器
01:02B0	TXREG0	8'h00	UART0 发送数据缓冲寄存器
01:02B1	TXREG1	8'h00	UART1 发送数据缓冲寄存器
01:02B2	TXREG2	8'h00	UART2 发送数据缓冲寄存器
01:02B3	TXREG3	8'h00	UART3 发送数据缓冲寄存器
01:02B4	SPBRGH0	8'h03	UART0 波特率产生器高位寄存器
01:02B5	SPBRGH1	8'h03	UART1 波特率产生器高位寄存器
01:02B6	SPBRGH2	8'h03	UART2 波特率产生器高位寄存器
01:02B7	SPBRGH3	8'h03	UART3 波特率产生器高位寄存器
01:02B8	SPBRGL0	8'h41	UART0 波特率产生器低位寄存器
01:02B9	SPBRGL1	8'h41	UART1 波特率产生器低位寄存器
01:02BA	SPBRGL2	8'h41	UART2 波特率产生器低位寄存器
01:02BB	SPBRGL3	8'h41	UART3 波特率产生器低位寄存器
01:02BC	TXFIFOSTA0	8'h00	UART0 发送 BUF 状态控制寄存器
01:02BD	TXFIFOSTA1	8'h00	UART1 发送 BUF 状态控制寄存器
01:02BE	TXFIFOSTA2	8'h00	UART2 发送 BUF 状态控制寄存器
01:02BF	TXFIFOSTA3	8'h00	UART3 发送 BUF 状态控制寄存器
01:02C0	RXFIFOSTA0	8'h40	UART0 接收 BUF 状态控制寄存器
01:02C1	RXFIFOSTA1	8'h40	UART1 接收 BUF 状态控制寄存器
01:02C2	RXFIFOSTA2	8'h40	UART2 接收 BUF 状态控制寄存器
01:02C3	RXFIFOSTA3	8'h40	UART3 接收 BUF 状态控制寄存器
01:02C4	RTXCON0	8'h00	UART0 接收发送取反控制寄存器
01:02C5	RTXCON1	8'h00	UART1 接收发送取反控制寄存器
01:02C6	RTXCON2	8'h00	UART2 接收发送取反控制寄存器
01:02C7	RTXCON3	8'h00	UART3 接收发送取反控制寄存器

地址	寄存器名	复位值	功能说明
<b>RAMBIST</b>			
01:02E0	RAMBISTCTL	?	? (.h 有) RAMBIST 控制寄存器
01:02E1	RAMBISTSTA	?	? (.h 有) RAMBIST 状态寄存器
01:02E2	RAMPARITY	8'h00	RAM 校验错误标志寄存器
01:02E3	RAMPARITYIE	8'h00	RAM 校验中断使能寄存器
<b>Etimer</b>			
01:0300	ET1CTRL1	8'h00	Timer1 控制寄存器
01:0301	ET1CTRL2	8'h00	
01:0302	ET1CFG1	8'h00	Timer1 配置寄存器
01:0303	ET1CFG2	8'h00	
01:0304	ET1PRESCALE	8'h00	Timer1 预分频寄存器
01:0305	ET1LOADCTRL	8'h00	Timer1 装载控制寄存器
01:0306	ET1CNTL	8'h00	Timer1 计数值寄存器
01:0307	ET1CNTH	8'h00	
01:0308	ET1PRESETL	8'h00	Timer1 预设值寄存器
01:0309	ET1PRESETH	8'h00	
01:030A	ET1LOADL	8'h00	Timer1 装载寄存器
01:030B	ET1LOADH	8'h00	
01:030C	ET1CMPL	8'h00	Timer1 比较值寄存器
01:030D	ET1CMPH	8'h00	
01:030E	ET1OUTCNTL	8'h00	Timer1 输出脉宽寄存器
01:030F	ET1OUTCNTH	8'h00	
01:0310	ET1OUTCTRL	8'h00	Timer1 输出控制寄存器
01:0311	ET1IE	8'h00	Timer1 中断使能寄存器
01:0312	ET1IF	8'h00	Timer1 中断标志寄存器
01:0313	ET2CTRL1	8'h00	Timer2 控制寄存器
01:0314	ET2CTRL2	8'h00	
01:0315	ET2CFG1	8'h00	Timer2 配置寄存器
01:0316	ET2CFG2	8'h00	
01:0317	ET2PRESCALE	8'h00	Timer2 预分频寄存器
01:0318	ET2LOADCTRL	8'h00	Timer2 装载控制寄存器
01:0319	ET2CNTL	8'h00	Timer2 计数值寄存器
01:031A	ET2CNTH	8'h00	
01:031B	ET2PRESETL	8'h00	Timer2 预设值寄存器
01:031C	ET2PRESETH	8'h00	
01:031D	ET2LOADL	8'h00	Timer2 装载寄存器
01:031E	ET2LOADH	8'h00	
01:031F	ET2CMPL	8'h00	Timer2 比较值寄存器
01:0320	ET2CMPH	8'h00	
01:0321	ET2OUTCNTL	8'h00	Timer2 输出脉宽寄存器
01:0322	ET2OUTCNTH	8'h00	
01:0323	ET2OUTCTRL	8'h00	Timer2 输出控制寄存器
01:0324	ET2IE	8'h00	Timer2 中断使能寄存器
01:0325	ET2IF	8'h00	Timer2 中断标志寄存器
01:0326	ET3CTRL	8'h00	Timer3 控制寄存器
01:0327	ET3INSEL	8'h00	Timer3 输入选择寄存器
01:0328	ET3PRESCALE1	8'h00	Timer3 预分频寄存器

地址	寄存器名	复位值	功能说明
01:0329	ET3PRESCALE2	8'h00	Timer3 初值寄存器
01:032A	ET3PRESETL	8'h00	
01:032B	ET3PRESETH	8'h00	
01:032C	ET3IE	8'h00	Timer3 中断使能寄存器
01:032D	ET3IF	8'h00	Timer3 中断标志寄存器
01:032E	ET4CTRL	8'h00	Timer4 控制寄存器
01:032F	ET4INSEL	8'h00	Timer4 输入选择寄存器
01:0330	ET4PRESCALE1	8'h00	Timer4 预分频寄存器
01:0331	ET4PRESCALE2	8'h00	
01:0332	ET4PRESETL	8'h00	Timer4 初值寄存器
01:0333	ET4PRESETH	8'h00	
01:0334	ET4IE	8'h00	Timer4 中断使能寄存器
01:0335	ET4IF	8'h00	Timer4 中断标志寄存器
<b>PCA</b>			
01:0340	CCON_REG	8'h00	PCA 控制寄存器
01:0341	CMOD_REG	8'h00	PCA 模式寄存器
01:0342	CH_REG	8'h00	PCA 定时/计数器高位
01:0343	CL_REG	8'h00	PCA 定时/计数器低位
01:0344	CCAP0H_REG	8'h00	PCA 比较/捕捉模块 x 高位
01:0345	CCAP1H_REG	8'h00	
01:0346	CCAP2H_REG	8'h00	
01:0347	CCAP3H_REG	8'h00	
01:0348	CCAP4H_REG	8'h00	
01:0349	CCAP0L_REG	8'h00	PCA 比较/捕捉模块 x 低位
01:034A	CCAP1L_REG	8'h00	
01:034B	CCAP2L_REG	8'h00	
01:034C	CCAP3L_REG	8'h00	
01:034D	CCAP4L_REG	8'h00	
01:034E	CCAPM0_REG	8'h00	PCA 比较/捕捉模块 x 模式寄存器
01:034F	CCAPM1_REG	8'h00	
01:0350	CCAPM2_REG	8'h00	
01:0351	CCAPM3_REG	8'h00	
01:0352	CCAPM4_REG	8'h00	
01:0353	CCAPO_REG	8'h00	PCA 输出寄存器
01:0354	PWMPREL_REG	8'h00	PCA PWM 初值寄存器
01:0355	ECISAMPLE_REG	8'h00	PCA ECI 采样选择寄存器
<b>Analog Controller</b>			
01:0360	PDRCTL	8'h00	下电复位控制寄存器
01:0361	LDOCTL (.h 有, 源文档保留)		
01:0362	BGCTL (.h 有, 源文档保留)		
01:0363	RFU <sup>[1]</sup>		
01:0364			
01:0365	IPWRCTL (.h 有, 源文档保留)		
01:0366	ULPCTL (.h 有, 源文档保留)		

地址	寄存器名	复位值	功能说明
01:0367	LVDCTRL	8'h00	电源电压检测控制寄存器
01:0368	LVDSTAT	8'h00	电源电压检测状态寄存器
01:0369	LVDLPC	8'h00	电源电压检测低功耗寄存器
01:036A	FDETIE	8'h00	停振检测中断使能寄存器
01:036B	FDETIF	8'h40	停振检测中断标志寄存器
01:036C	BORCTL	8'h01	BOR 控制寄存器
01:036D	RFU		
01:036E	ADCCTL	8'h00	ADC 控制寄存器
01:036F	ADCTRIMH	8'h04	ADC 调校寄存器
01:0370	ADCTRIML	8'h00	
01:0371	ADCDATAH	8'h00	ADC 输出数据寄存器
01:0372	ADCDATAH	8'h00	
01:0373	ADCIF	8'h00	ADC 中断标志寄存器
01:0374	ANATESTSEL	8'h00	模拟测试通道控制寄存器
<b>INTC (SFR)</b>			
S:091	NMIFLAG	8'h00	NMI 中断源查询寄存器
S:092	INT0FLAG	8'h00	INT0 中断源查询寄存器
S:093	EXTRA0	8'h00	EXTRA0 中断源查询寄存器
S:094	EXTRA1	8'h00	EXTRA2 中断源查询寄存器
S:095	EXTRA2	8'h00	EXTRA3 中断源查询寄存器

表 2-1 外部扩展寄存器

注[1]: RFU, 未实现寄存器位, 后文同

注[2]: 'h'/'b', 数值位宽及进制表述, 如 8'hAA 表示 8 位 16 进制数 AA、3'b111 表示 3 位二进制数 111, 后文同

注[3]: PAD, 即芯片引脚, 后文同

## 2.3 CPU 内部寄存器

### 2.3.1 CPU 架构

芯片采用增强型的 8xC251 CPU 核, 可寻址访问三个空间: 存储器空间、特殊功能寄存器 (SFR) 空间和寄存器文件 (Register File) 空间。如图 2-1 所示。

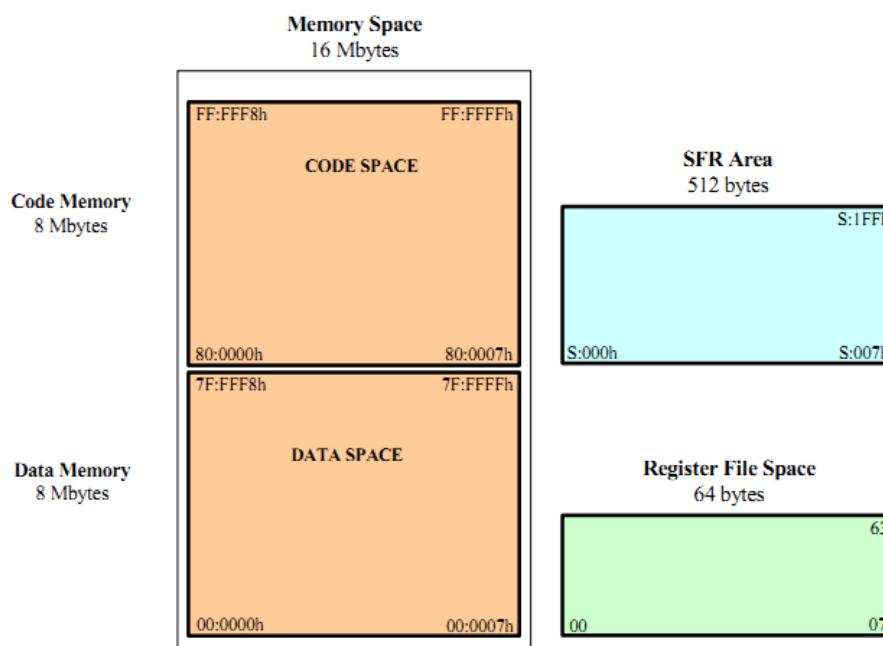


图 2-1 CPU 的寻址空间

CPU 核具有访问 8MB 程序存储器和 8MB 数据存储器的寻址能力，CPU 有两套独立的接口分别用来访问程序存储器和数据存储器，寻址 00:0000h-7F:FFFh 空间访问数据存储器，寻址 80:0000h-FF:FFFh 空间访问程序存储器。

SFR 空间为地址 S:000H-S:1FFH 的 512bytes（80251 架构中，前缀“S:”用来区分 SFR 和地址 00:0000H-00:01FFH 的 RAM），有一些字节没有功能，S:000H-S:07FH 和 S:100H-S:1FFH 的空间未用。

寄存器文件有自己的地址空间，由十进制 0~63 指定。0~7 表示 4 个寄存器 BANK 中的一个，每个 BANK 有 8 个寄存器。BANK 的 32bytes 占据了存储器空间的 00:0000H-00:001FH，位于地址 8~63 的寄存器文件对存储器空间不可见。

### 2.3.2 寄存器文件

CPU 核的寄存器文件由 40bytes 组成，分别位于地址 0-31 和 56-63。这些寄存器文件可用位（bit）、字节（byte）、字（word）或双字（dword）进行访问，一些地址是特殊寄存器专用的，其它的是通用的寄存器。如图 2-2 所示。

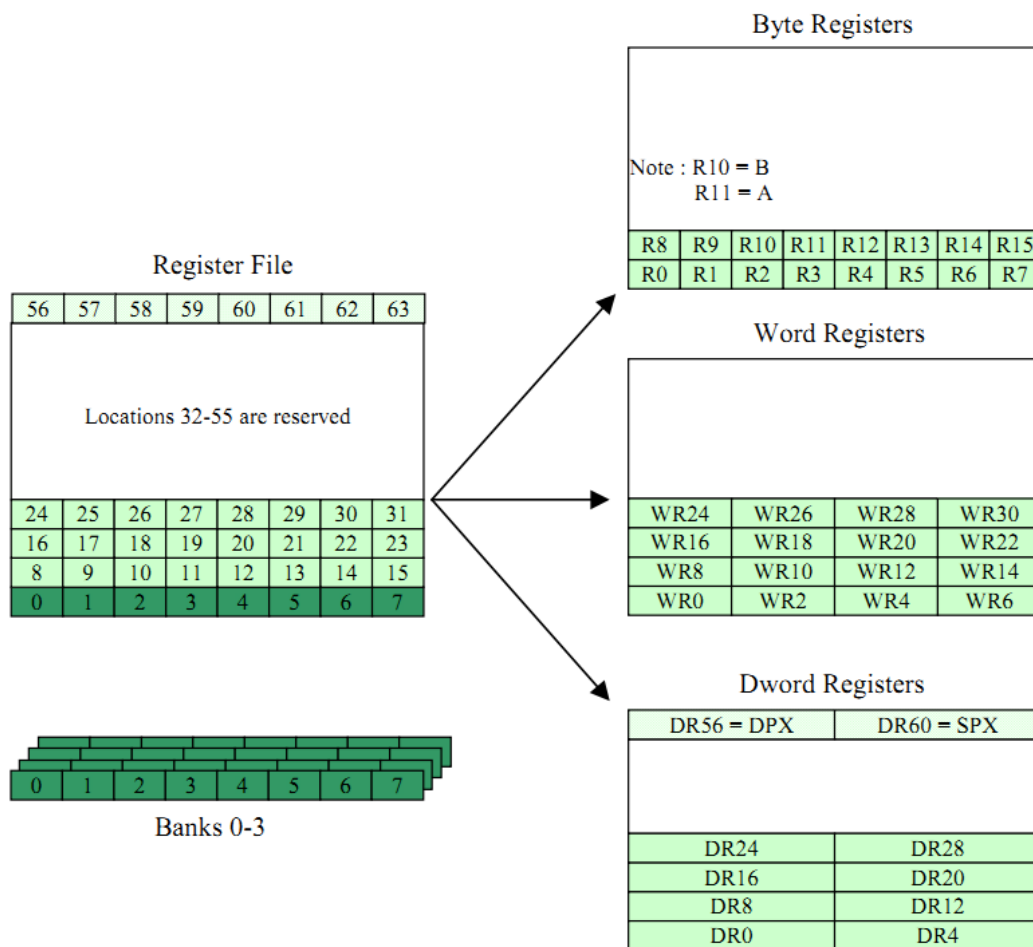


图 2-2 寄存器文件

位于地址 0~7 的寄存器文件实际上由 4 个可切换的 BANK 组成，每个 BANK 有 8 个寄存器，这 4 个 BANK 可通过存储器空间的 00:0000H-00:001FH 地址访问（见表 2-2 示）。当指令使用 R0-R7 时，同一时刻只有一个 BANK 使用，SFR PSW 的 RS1 和 RS0 位可用于选择 BANK，复位后默认选择 BANK0，间接寻址模式 R0 和 R1 作为索引寄存器。

寄存器文件地址	寄存器组 (BANK)	RS1	RS0	数据存储器空间区域
R0-R7	BANK0	0	0	00:0000H-00:0007H
R0-R7	BANK1	0	1	00:0008H-00:000FH
R0-R7	BANK2	1	0	00:0010H-00:0017H
R0-R7	BANK3	1	1	00:0018H-00:001FH

表 2-2 寄存器 BANK 选择



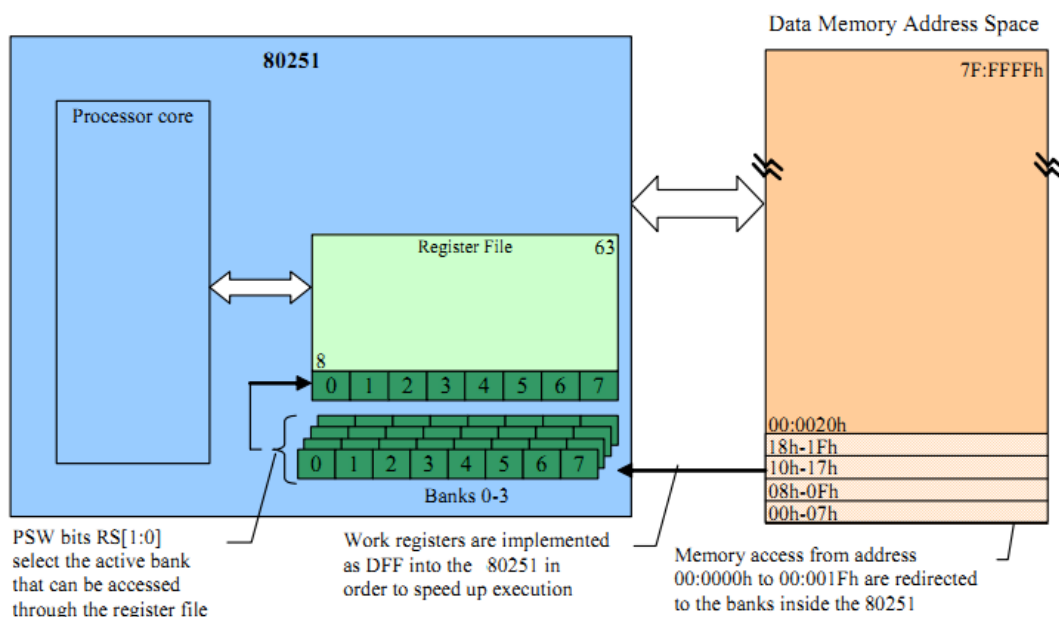


图 2-3 位于 0~7 的寄存器文件

位于地址 8~31 和 56~63 的寄存器文件通常通过寄存器文件地址访问，这些区域实现为 MCU 的寄存器，不可在存储器地址空间访问。

位于地址 32~55 的寄存器文件保留，不可访问。

### 2.3.3 字节、字和双字寄存器

根据寄存器文件位置的不同，其可按字节、字或双字寻址（见图 2-2 示），寄存器由其所在的最低地址命名，如：

R4 是一个字节（Byte）寄存器，位于地址 4；

WR4 是一个字（Word）寄存器，位于地址 4 和 5；

DR4 是一个双字（Dword）寄存器，位于地址 4~7。

位于地址 0~15 的寄存器可按字节、字或双字寻址，位于地址 16~31 的寄存器只可按字或双字寻址，位于 56~63 的寄存器只可按双字寻址。

寄存器只能由

图 2-2 所示的名字寻址（除 R0-R7 外），R0-R7 也可通过存储器空间的 00:0000H-00:001FH 地址访问。

### 2.3.4 专用寄存器

寄存器文件有 4 个专用寄存器：

R10 是寄存器 B；

R11 是累加器 A；

DR56 是扩展数据指针 DPX；

DR60 是扩展堆栈指针 SPX。

这些寄存器位于寄存器文件，但是，R10、R11，DR56 和 DR60 的一些字节也可以通过 SFR 访问，寄存器文件中的专用寄存器和其对应的 SFR 如图 2-4 和表 2-3 所示。

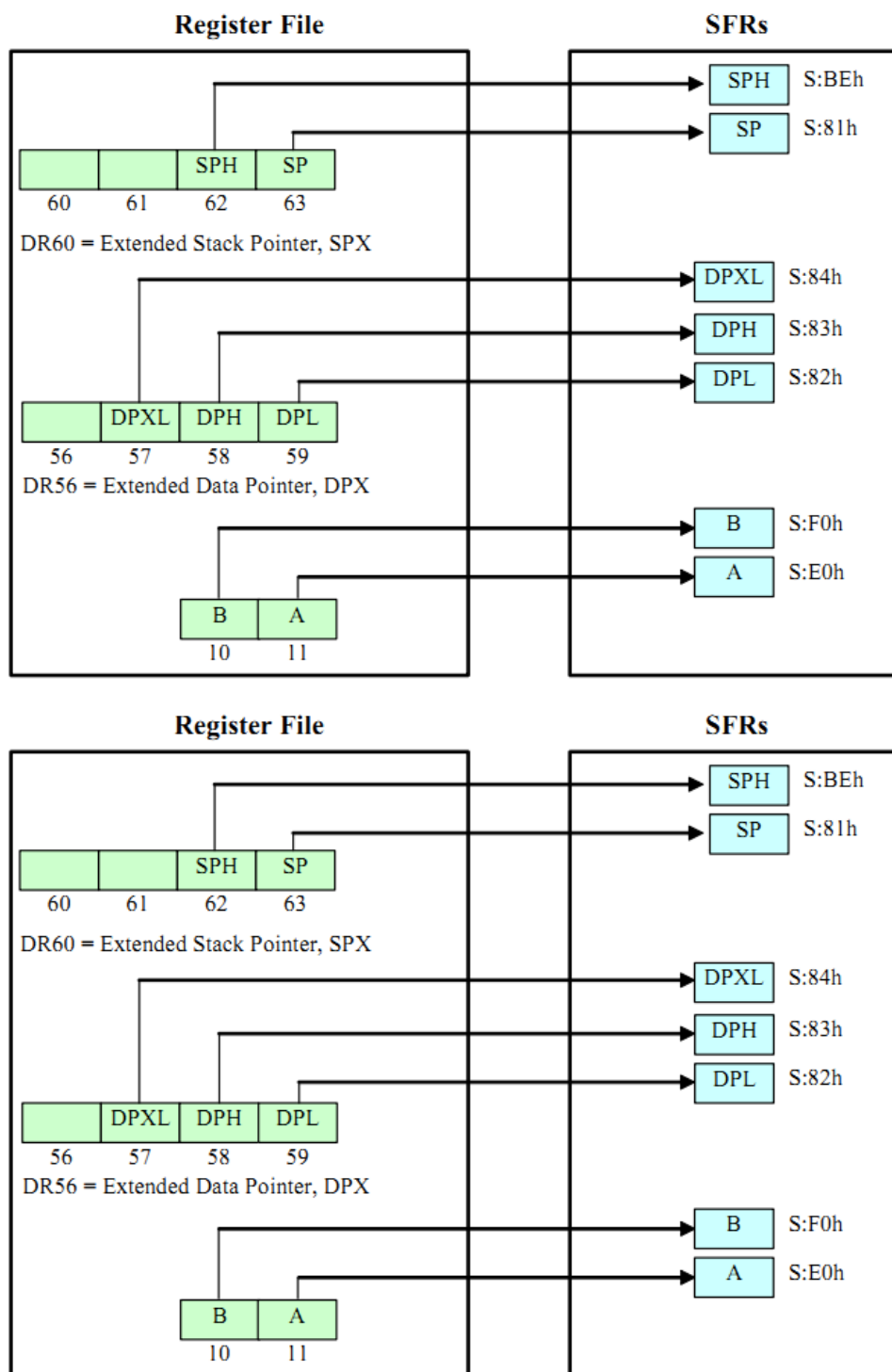


图 2-4 寄存器文件中的专用寄存器及其对应的 SFR

寄存器文件				SFR		
名称	位名	寄存器名	位置	位名	地址	
堆栈指针 (SPX)	--	DR60	60	--	--	
	--		61	--	--	
	堆栈指针, 高字节		SPH	62	SPH	S:0BEH
	堆栈指针, 低字节		SP	63	SP	S:081H

寄存器文件					SFR		
名称			位名	寄存器名	位置	位名	地址
数据指针 (DPX)	--		--	DR56	56	--	--
	数据指针, 扩展低位		DPXL		57	DPXL	S:084H
	DP	数据指针, 高字节	DPH		58	DPH	S:083H
	TR	数据指针, 低字节	DPL		59	DPL	S:082H
累加器 A			A	R11	11	ACC	S:0E0H
寄存器 B			B	R10	10	B	S:0F0H

表 2-3 寄存器文件中的专用寄存器和其对应的 SFR

### 2.3.5 累加器 A 和寄存器 B

8位累加器ACC是字节寄存器R11，同时也可通过SFR空间地址S:0E0h访问。寄存器B，用于乘除法计算，是字节寄存器R10，也可通过SFR空间地址S:0F0h访问。通过寄存器文件访问ACC和B要比通过SFR访问快。在标准的8xC51架构中，累加器ACC是数据移动和计算的主要寄存器，而在8xC251架构中，寄存器R0-R15中的任一个可用于同样的任务，故ACC不再是MCU的性能瓶颈。

### 2.3.6 扩展数据指针 DPX

双字寄存器DR56是扩展数据指针DPX，DPX的低三字节DPL、DPH和DPXL可通过SFR访问，DPL和DPH组成16位数据指针DPTR。8xC51架构中经常用DPTR作为数据指针，而8xC251架构的指令可使用任一字或双字寄存器作为数据指针。位于地址57的寄存器DPXL，指定映射到8xC51架构的64Kbytes外部数据存储区域的存储区域(00: ~ FF: )，也即，当MOVX指令从外部存储器访问数据时，其寻址DPXL指定的区域。DPXL的复位值是0x01。

### 2.3.7 扩展堆栈指针 SPX

双字寄存器DR60是扩展堆栈指针SPX。位于地址63的是8xC51架构中的8位堆栈指针SP，位于地址62的是堆栈指针高位SPH。这两字节组成的指针允许堆栈扩展到存储器区域00: 的顶部。SP和SPH都可通过SFR访问。

PUSH和POP指令直接访问堆栈指针，子程序调用指令ACALL、ECALL、LCALL和返回指令ERET、RET、RETI等也会用到堆栈指针。为保护堆栈，应避免使用DR60作为通用寄存器。

### 2.3.8 SFR

表 2-4 列出了 SFR 的功能描述和复位值。

地址	寄存器名	复位值	功能说明
<b>Core SFRs</b>			
S:0E0H	ACC	00000000B	累加器 A
S:0F0H	B	00000000B	寄存器 B
S:083H	DPH	00000000B	数据指针高字节
S:082H	DPL	00000000B	数据指针低字节
S:084H	DPXL	00000001B	数据指针扩展低字节
S:0A1H	MPAGE	00000000B	存储器页控制
S:087H	PCON	00000000B	电源控制
S:0D0H	PSW	00000000B	程序状态字
S:0D1H	PSW1	00000000B	程序状态字 1
S:081H	SP	00000111B	堆栈指针低位 (SPX 的 LSB)
S:0BEH	SPH	00000000B	堆栈指针高位 (SPX 的 MSB)
<b>Interrupt SFRs</b>			
S:0E8H	AIE	00000000B	附加中断使能控制
S:0C0H	AIF	00000000B	附加中断标志

地址	寄存器名	复位值	功能说明
S:0F7H	AIPH	00000000B	附加中断优先级高位
S:0F8H	AIPL	00000000B	附加中断优先级低位
S:0A8H	IE	00000000B	中断使能控制
S:0B7H	IPH	00000000B	中断优先级高位
S:0B8H	IPL	00000000B	中断优先级低位
<b>Timer0/1 SFRs</b>			
S:088H	TCON	00000000B	Timer/Count 0 及 Timer/Count 1 控制
S:089H	TMOD	00000000B	Timer/Count 0 及 Timer/Count 1 模式控制
S:08AH	TL0	00000000B	Timer/Count 0 低字节
S:08BH	TL1	00000000B	Timer/Count 1 低字节
S:08CH	TH0	00000000B	Timer/Count 0 高字节
S:08DH	TH1	00000000B	Timer/Count 1 高字节
<b>Timer2 SFRs</b>			
S:0C8H	T2CON	00000000B	Timer/Count 2 控制
S:0C9H	T2MOD	00000000B	Timer/Count 2 模式控制
S:0CAH	RCAP2L	00000000B	Timer2 重载/捕捉低字节
S:0CBh	RCAP2H	00000000B	Timer2 重载/捕捉高字节
S:0CCH	TL2	00000000B	Timer/Count 2 低字节
S:0CDH	TH2	00000000B	Timer/Count 2 高字节

表 2-4SFR

## 2.3.9 部分 SFR 详细功能介绍

### 2.3.9.1 累加器 ACC 和 B

见2.3.5节。

### 2.3.9.2 扩展数据指针 DPX

见2.3.6节。

### 2.3.9.3 扩展堆栈指针 SPX

见2.3.7节。

### 2.3.9.4 存储器页寄存器 MPAGE

当使用MOVX @Ri指令时，16位地址的高字节填充到MPAGE寄存器，这样MOVX @Ri指令可以访问64KBYTES的外部数据存储单元空间。在8xC51架构中，P2口用来实现地址扩展的功能，为了软件上兼容8xC51，写P2寄存器时MPAGE的值也会被更新。

### 2.3.9.5 状态字寄存器 PSW 和 PSW1

位号	位名	说明															
7	CY	进位标志。加法计算 MSB 溢出、减法计算 MSB 借位、移位、乘除法、十进制调整 DA 等指令都可能影响该位状态。															
6	AC	半进位标志。8 位操作数计算时，bit3 的进位或借位都会影响该位状态，该位在 BCD 计算时很有用。															
5	F0	Flag 0。无功能，可供用户使用。															
4 3	RS1:0	寄存器 Bank 选择  <table border="1" style="display: inline-table; vertical-align: top;"> <thead> <tr> <th>S1</th> <th>RS0</th> <th>寄存器 Bank 地址</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>00H-07H</td> </tr> <tr> <td>0</td> <td>1</td> <td>08H-0FH</td> </tr> <tr> <td>1</td> <td>0</td> <td>10H-17H</td> </tr> <tr> <td>1</td> <td>1</td> <td>18H-1FH</td> </tr> </tbody> </table>	S1	RS0	寄存器 Bank 地址	0	0	00H-07H	0	1	08H-0FH	1	0	10H-17H	1	1	18H-1FH
S1	RS0	寄存器 Bank 地址															
0	0	00H-07H															
0	1	08H-0FH															
1	0	10H-17H															
1	1	18H-1FH															

位号	位名	说明
2	OV	溢出标志。当进行有符号变量加减法操作时，若产生溢出错误则置位该位。乘法溢出或除法进行除 0 操作也会置位该位。
1	UD	User-defined flag。无功能，可供用户使用。
0	P	奇偶标志位。该位指示累加器的奇偶校验标志。若累加器中有奇数位 1 则该位置位。并非所有指令都会改写该位。

表 2-5 SFR PSW (S:0D0H) 寄存器说明

位号	位名	说明
7	CY	同 PSW 寄存器。
6	AC	同 PSW 寄存器。
5	N	负标志。若最后一次逻辑或计算操作结果为负数则该位置位。
4	RS1:0	同 PSW 寄存器。
3		
2	OV	同 PSW 寄存器。
1	Z	零标志。若最后一次逻辑或计算操作结果为 0 则该位置位。
0	--	未实现：读为 0

表 2-6 SFR PSW1 (S:0D1H) 寄存器说明

### 2.3.9.6 电源控制寄存器 PCON

位号	位名	说明
7	--	未实现：读为 0
6	--	未实现：读为 0
5	--	未实现：读为 0
4	--	未实现：读为 0
3	--	未实现：读为 0
2	--	未实现：读为 0
1	PD	POWER DOWN 模式使能位。置位进入 POWER DOWN 模式，检测到外部中断或复位后硬件清零。
0	IDL	IDLE 模式使能位。置位进入 IDLE 模式，检测到中断或复位后硬件清零。

表 2-7 SFR PCON (S:087H) 寄存器说明

### 2.3.9.7 中断使能寄存器 IE

位号	位名	说明
7	EA	全局中断使能。不影响 TRAP 和 NMI 中断（这两个中断不可屏蔽）。
6	EC	PCA 中断使能。
5	ET2	定时器 2 中断使能。
4	ES	串口中断使能。（串口中断被外设占用，详见“CPU 中断系统”章节）。
3	ET1	定时器 1 中断使能。
2	EX1	外部中断 1 (int1) 使能。
1	ET0	定时器 0 中断使能。
0	EX0	外部中断 0 (int0) 使能。

表 2-8 SFR IE (S:0A8H) 寄存器说明

## 2.3.9.8 中断优先级寄存器 IPH/IPL

位号	位名	说明
7	--	未实现：读为 0
6	IPHC	PCA 中断优先级高位。
5	IPHT2	定时器 2 中断优先级高位。
4	IPHS	串口中断优先级高位。
3	IPHT1	定时器 1 中断优先级高位。
2	IPHX1	外部中断 1 (int1) 优先级高位。
1	IPHT0	定时器 0 中断优先级高位。
0	IPHX0	外部中断 0 (int0) 优先级高位。

表 2-9 SFR IPH (S:0B7H) 寄存器说明

位号	位名	说明
7	--	未实现：读为 0
6	IPLC	PCA 中断优先级低位。
5	IPLT2	定时器 2 中断优先级低位。
4	IPLS	串口中断优先级低位。
3	IPLT1	定时器 1 中断优先级低位。
2	IPLX1	外部中断 1 (int1) 优先级低位。
1	IPLT0	定时器 0 中断优先级低位。
0	IPLX0	外部中断 0 (int0) 优先级低位。

表 2-10 SFR IPL (S:0B8H) 寄存器说明

优先级高低位组合可产生四级优先级，以 PCA 中断为例，优先级定义见表示。其它中断源类似。

IPHC	IPLC	中断优先级	中断优先级说明
0	0	0	最低优先级
0	1	1	次低优先级
1	0	2	次高优先级
1	1	3	最高优先级

表 2-11 中断优先级说明

## 2.3.9.9 附加中断使能寄存器 AIE

位号	位名	说明
7	--	未实现：读为 0
6	AIE6	附加中断 6 (exint6) 使能。
5	AIE5	附加中断 5 (exint5) 使能。
4	AIE4	附加中断 4 (exint4) 使能。
3	AIE3	附加中断 3 (exint3) 使能。
2	AIE2	附加中断 2 使能。(附加中断 2 被外设占用，详见“第 6 章 CPU 中断系统”章节)。
1	AIE1	附加中断 1 使能。(附加中断 1 被外设占用，详见“第 6 章 CPU 中断系统”部分)。
0	AIE0	附加中断 0 使能。(附加中断 0 被外设占用，详见“第 6 章 CPU 中断系统”章节部分)。

表 2-12 SFR AIE (S:0E8H) 寄存器说明

## 2.3.9.10 附加中断标志寄存器 AIF

位号	位名	说明
7	--	未实现：读为 0
6	AIF6	附加中断 6 中断标志。exin6 上检测到低电平时置位。软件清除。
5	AIF5	附加中断 5 中断标志。exin5 上检测到低电平时置位。软件清除。
4	AIF4	附加中断 4 中断标志。exin4 上检测到低电平时置位。软件清除。
3	AIF3	附加中断 3 中断标志。exin3 上检测到低电平时置位。软件清除。
2	AIF2	附加中断 2 中断标志。（详见“第 6 章 CPU 中断系统”章节部分）。
1	AIF1	附加中断 1 中断标志。（详见“第 6 章 CPU 中断系统”章节部分）。
0	AIF0	附加中断 0 中断标志。（详见“第 6 章 CPU 中断系统”章节部分）。

表 2-13 SFR AIF (S:0C0H) 寄存器说明

## 2.3.9.11 附加中断优先级寄存器 AIPH/AIPL

位号	位名	说明
7	--	未实现：读为 0
6	AIPH6	附加中断 6 优先级高位。
5	AIPH5	附加中断 5 优先级高位。
4	AIPH4	附加中断 4 优先级高位。
3	AIPH3	附加中断 3 优先级高位。
2	AIPH2	附加中断 2 优先级高位。
1	AIPH1	附加中断 1 优先级高位。
0	AIPH0	附加中断 0 优先级高位。

表 2-14 SFR AIPH (S:0F7H) 寄存器说明

位号	位名	说明
7	--	未实现：读为 0
6	AIPL6	附加中断 6 优先级低位。
5	AIPL5	附加中断 5 优先级低位。
4	AIPL4	附加中断 4 优先级低位。
3	AIPL3	附加中断 3 优先级低位。
2	AIPL2	附加中断 2 优先级低位。
1	AIPL1	附加中断 1 优先级低位。
0	AIPL0	附加中断 0 优先级低位。

表 2-15 SFR AIPL (S:0F8H) 寄存器说明

优先级高低位组合可产生四级优先级，以附加中断 0 为例，优先级定义见表示。其它中断源类似。

AIPH0	AIPL0	中断优先级	中断优先级说明
0	0	0	最低优先级
0	1	1	次低优先级
1	0	2	次高优先级
1	1	3	最高优先级

表 2-16 附加中断优先级说明

## 2.3.9.12 定时器 0/1 控制寄存器 TCON

位号	位名	说明
7	TF1	定时器 1 溢出标志。进入中断程序硬件清零。
6	TR1	定时器 1 启停控制，置位启动定时器 1 计数。
5	TF0	定时器 0 溢出标志。进入中断程序硬件清零。
4	TR0	定时器 0 启停控制，置位启动定时器 0 计数。
3	IE1	外部中断 1 标志。沿中断时进入中断程序硬件清零。
2	IT1	外部中断 1 控制。置位为下降沿中断，清零为低电平中断。
1	IE0	外部中断 0 标志。沿中断时进入中断程序硬件清零。
0	IT0	外部中断 0 控制。置位为下降沿中断，清零为低电平中断。

表 2-17 SFR TCON (S:088H) 寄存器说明

## 2.3.9.13 定时器 0/1 方式寄存器 TMOD

位号	位名	说明																				
7	GATE1	定时器 1 门控。清零时 TR1 置位即启动计数，置位时需 TR1 置位并 timer1gate 输入为高方启动计数。																				
6	CT1	定时器 1 计数/定时方式选择。清零为定时方式，计数系统时钟分频；置位为计数方式，计数 timer1 引脚下降沿。																				
5	M11	定时器 1 模式选择。																				
4	M01	<table border="1"> <thead> <tr> <th>M11</th> <th>M01模式</th> <th>说明</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>13 位计数器</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>16 位计数器</td> </tr> <tr> <td>1</td> <td>0</td> <td>2</td> <td>8 位重装载计数器</td> </tr> <tr> <td>1</td> <td>1</td> <td>3</td> <td>定时器 1 挂起，继续计数</td> </tr> </tbody> </table>	M11	M01模式	说明	0	0	0	13 位计数器	0	1	1	16 位计数器	1	0	2	8 位重装载计数器	1	1	3	定时器 1 挂起，继续计数	
		M11	M01模式	说明																		
		0	0	0	13 位计数器																	
		0	1	1	16 位计数器																	
1	0	2	8 位重装载计数器																			
1	1	3	定时器 1 挂起，继续计数																			
3	GATE0	定时器 0 门控。清零时 TR0 置位即启动计数，置位时需 TR0 置位并 timer0gate 输入为高方启动计数。																				
2	CT0	定时器 0 计数/定时方式选择。清零为定时方式，计数系统时钟分频；置位为计数方式，计数 timer0 引脚下降沿。																				
1	M10	定时器 0 模式选择。																				
0	M00	<table border="1"> <thead> <tr> <th>M10</th> <th>M00</th> <th>模式</th> <th>说明</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>13 位计数器</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>16 位计数器</td> </tr> <tr> <td>1</td> <td>0</td> <td>2</td> <td>8 位重装载计数器</td> </tr> <tr> <td>1</td> <td>1</td> <td></td> <td>两个 8 位计数器</td> </tr> </tbody> </table>	M10	M00	模式	说明	0	0	0	13 位计数器	0	1	1	16 位计数器	1	0	2	8 位重装载计数器	1	1		两个 8 位计数器
		M10	M00	模式	说明																	
		0	0	0	13 位计数器																	
		0	1	1	16 位计数器																	
1	0	2	8 位重装载计数器																			
1	1		两个 8 位计数器																			

表 2-18 SFR TMOD (S:089H) 寄存器说明

## 2.3.9.14 定时器 2 控制寄存器 T2CON

注：定时器 2 的捕捉源 timer2capt 和外部计数源 timer2 为芯片扩展占用。timer2capt 可通过 ETIMER 模块 PCACTRL 寄存器设置，timer2 可通过 RTC 模块 TC2CLKSEL 寄存器设置。详见相应模块寄存器描述。

位号	位名	说明
7	TF2	定时器 2 溢出标志。须软件清零。 注：RCLK=1 或 TCLK=1 时 TF2 不会置位。
6	EXF2	定时器 2 外部标志。EXEN2=1 时若 timer2capt 上有下降沿则置位。须软件清零。



位号	位名	说明
		<b>注：DCEN=1 时 EXF2 不会置位。</b>
5	RCLK	接收时钟位。用于 MCU 核自带串口，置位时波特率发生器用 T/C2 溢出产生接收时钟，清零时用 T/C1。 因 FM1821 芯片有独立的串口，未用 MCU 核的串口，故此位无意义，但应注意对 TF2 等其它位的影响。
4	TCLK	发送时钟位。用于 MCU 核自带串口，置位时波特率发生器用 T/C2 溢出产生发送时钟，清零时用 T/C1。 因 FM1821 芯片有独立的串口，未用 MCU 核的串口，故此位无意义，但应注意对 TF2 等其它位的影响。
3	EXEN2	定时器 2 外部使能位。置位时若 timer2 未用于串口时钟发生则使能捕捉，即 timer2capt 信号有下降沿时则捕捉或重载；清零时忽略 timer2capt 信号。
2	TR2	定时器 2 启停控制位。
1	CT2	定时器 2 计数/定时方式选择。清零为定时方式，计数系统时钟分频；置位为计数方式，计数 T/C2 下降沿。
0	CPRL2	捕捉重载位。置位时使能捕捉，清零时使能重载。 若 RCLK=1 或 TCLK=1，则该位无效，定时器 2 强制为溢出重载

表 2-19 SFR T2CON (S:0C8H) 寄存器说明

## 2.3.9.15 定时器 2 方式寄存器 T2MOD

位号	位名	说明
7	--	未实现：读为 0
6	--	未实现：读为 0
5	--	未实现：读为 0
4	--	未实现：读为 0
3	--	未实现：读为 0
2	--	未实现：读为 0
1	T2OE	T/C2 输出使能。置位时在时钟输出模式下使能可编程时钟输出。
0	DCEN	向下计数使能。清零时 T/C2 为向上计数；置位时定时器 2 为双向计数。

表 2-20 SFR T2MOD (S:0C9H) 寄存器说明

## 2.3.9.16 定时器计数值寄存器 TL0/TH0/TL1/TH1/TL2/TH2

TL0/TH0 寄存器分别是定时器 0 计数值的低/高字节。

TL1/TH1 寄存器分别是定时器 1 计数值的低/高字节。

TL2/TH2 寄存器分别是定时器 2 计数值的低/高字节。

## 2.3.9.17 定时器 2 重载/捕捉值寄存器 RCAP2L/RCAP2H

RCAP2L/RCAP2H 寄存器分别是定时器 2 重载/捕捉值的低/高字节。

## 3 电源管理

### 3.1 概述

电源管理的主要特点：

- 宽电压范围供电，内部功能模块通过 LDO 供电
- 多种低功耗模式设计
- 多电源域设计，在低功耗模式下通过关闭待机模块降低漏电电流

### 3.2 功耗模式

芯片支持多种功耗模式：

- ACTIVE 模式
- LP Run 模式
- SLEEP 模式
- DEEPSLEEP 模式
- STOP 模式

功耗模式	典型功耗	唤醒条件	芯片状态	典型唤醒时间 <sup>[1]</sup>
ACTIVE	150uA/MHz		正常工作	
LP Run	10uA@32KHz	软件主动退出	低速工作	
SLEEP	4uA	低压报警中断 RTC 定时中断 IO 引脚中断 32K 晶振停振 看门狗复位 NWKUPx 引脚 UART2 接收数据	CPU 休眠，芯片状态完全保持	20us
DEEPSLEEP	2uA			
STOP	1uA	低压报警中断 RTC 定时中断 32K 晶振停振 看门狗复位 NWKUPx 引脚 UART2 接收数据	RAM、CPU 内核保持，RTC 运行、引脚状态保持，外设断电	

注：

[1] 典型唤醒时间指从唤醒信号到来，到 CPU 开始执行唤醒中断服务程序的时间间隔。

#### 3.2.1 LP Run 模式

当芯片需要低功耗低速运行时，可进入 LP RUN 模式，此时 LDO 进入低功耗模式，内核使用 LSCLK 运行，典型频率 32KHz。在需要高速运行时，软件可主动退出 LP Run 进入 ACTIVE 模式，然后再将系统时钟切换到较高频率。

进入 LP Run 之后，硬件自动关闭 ADC、PLL，随后使 LDO 进入低功耗模式。

LP Run 模式下 CPU 改写 PMOD 寄存器可以返回 ACTIVE，或者进入 SLEEP/STOP。如果返回 ACTIVE，硬件自动将 LDO 置于正常模式。

#### 3.2.2 SLEEP 模式

SLEEP 模式通过 CPU 配置寄存器 PMOD (2'b10) 后并置位 PCON.IDL 进入，进入 SLEEP 模式后关闭所有外设时钟和 CPU 时钟，Flash 进入待机模式。

系统可以使用任何时钟进入 SLEEP，从 SLEEP 唤醒后使用 RCHF8M 时钟进入 ACTIVE 模式。

### 3.2.3 DEEPSLEEP 模式

DEEPSLEEP 模式可以通过 CPU 配置寄存器 PMOD (2'b10) 后并置位 PCON.IDL 进入，进入 DEEPSLEEP 模式前软件需置位 PMU\_CFG.VREFOFF 寄存器；进入 DEEPSLEEP 后硬件门控所有外设时钟和 CPU 时钟，关闭内部基准源，Flash 进入深度待机模式。与 SLEEP 模式相比，DEEPSLEEP 芯片功耗较 SLEEP 进一步降低约 2uA，但是相应的唤醒时间也会增加。

系统可以使用任何时钟进入 DEEPSLEEP，从 DEEPSLEEP 唤醒后使用 RCHF8M 时钟进入 ACTIVE 模式。

### 3.2.4 STOP 模式

STOP 模式可以通过 CPU 配置寄存器 PMOD (2'b11) 后并置位 PCON.PWD 进入。进入 STOP 模式后芯片会关闭不工作的模块电源，待机功耗进一步降低至 1uA 以下。软件可以选择在 STOP 模式下是否打开 32KHZ 晶振、RCLP 等时钟；STOP 模式下芯片将维持 CPU 内核寄存器状态，并根据软件配置保持 4KB 或 2KB 的 RAM 数据。由于 STOP 模式下关闭了部分电路的电源，因此唤醒时间会增加，典型条件下小于 10us。

系统可以使用任何时钟进入 STOP，从 STOP 唤醒后使用 RCHF8M 时钟进入 ACTIVE 模式。

### 3.2.5 唤醒源

#### 3.2.5.1 唤醒源列表

唤醒源	应用
停振检测	可屏蔽，32786Hz 晶振停振时唤醒芯片
低压检测	可屏蔽，在电源电压跌落至阈值以下时唤醒芯片，建议使用低功耗间歌使能模式
实时时钟	可屏蔽，根据需要的唤醒周期设置
IO 引脚中断	可屏蔽，用于外部事件唤醒（需要保留至少一个低频时钟）
NWKUPx 引脚	可屏蔽，用于外部输入唤醒（芯片无需工作时钟）
UART2 接收数据	可屏蔽，RXD2 引脚上出现下降沿唤醒芯片

【注】在芯片处于 STOP/SLEEP/DEEPSLEEP 时，CPU 仅能通过 int0\_n、int1\_n 及 intnmi 类型中断唤醒，除了使能中断源之外，必须打开 CPU 内部的外部中断使能（SFR 寄存器 EX0 和 EX1），将 int0\_n 和 int1\_n 配置为电平敏感，并且设置为最高优先级，否则不能正常唤醒 CPU。

## 3.3 寄存器

地址	名称	符号	Stop 模式
01:0020	低功耗控制寄存器	PMU_CFG	保持
01:0021	RAM 低功耗控制寄存器	RAMLPCFG	保持
01:0022	引脚唤醒源标志寄存器	PMU_WKSRC	工作
01:0023	LPRUN 时钟错误标志寄存器	LPRUNERR	保持
01:0024	LPRUN 时钟错误中断使能寄存器	LPRUNERRIE	保持

#### 3.3.1 内核功耗控制寄存器（SFR）

名称	PCON							
地址	S:087H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	--	--	--	--	--	--	PD	IDL
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	--	未实现：读为 0
6	--	未实现：读为 0
5	--	未实现：读为 0
4	--	未实现：读为 0
3	--	未实现：读为 0
2	--	未实现：读为 0
1	PD	STOP 模式使能位。置位进入 STOP 模式，检测到外部中断或复位后硬件清零。
0	IDL	SLEEP 模式使能位。置位进入 SLEEP 模式，检测到中断或复位后硬件清零。

### 3.3.2 低功耗控制寄存器

名称	PMU_CFG							
地址	01:0020H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PMOD		VrefOFF	CVS	RFU		XTOFF_B	XTOFF
位权限	R/W/Dy-00		R/W-0	R/W-0			R-1	R/W-0

位号	位名	说明
7-6	PMOD	低功耗模式配置寄存器 00: Active mode 01: LPRUN mode 10: Sleep mode 11: Stop mode
5	VrefOFF	基准电压控制寄存器 1: 低功耗模式下关闭 Vref，功耗更低但是唤醒时间较长 0: 低功耗模式下保持 Vref 使能，功耗略高但是唤醒时间短 在 sleep 下，如果关闭了 MVR 即为 deep-sleep 模式； 该位仅在 sleep 下起作用；
4	CVS	CoreVoltageScaling 配置 0: 低功耗模式下不使能内核电压调整 1: 低功耗模式下内核电压降低 该位仅在 sleep/stop 下起作用；
3-2	RFU	
1	XTOFF_B	XTOFF 的反码校验位，此位只读
0	XTOFF	Sleep/Stop 模式下 XTLF 使能控制位 1: Sleep/Stop 时关闭 XTLF 0: Sleep/Stop 时保持 XTLF 开启 此寄存器位仅在低功耗模式下起作用

### 3.3.3 RAM 低功耗控制寄存器

名称	RAMLPCFG							
地址	01:0021H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				RFUI <sup>[1]</sup>		RF1_LPM	RF0_LPM
位权限					R/W-00		R/W-0	R/W-0

注[1]: RFUI –内部保留寄存器

位号	位名	说明
7-4	RFU	
3-2	RFUI	保留位
1	RF1_LPM	STOP 时, 高地址 RAM(ram1)功耗状态控制 2'b1: 进入 STOP 后, 高地址 RAM 数据不保持 2'B0: 进入 STOP 后, 高地址 RAM 数据保持 该位仅在 STOP 下有效;
0	RF0_LPM	STOP 时, 低地址 RAM(ram0)功耗状态控制 2'b1: 进入 STOP 后, 低地址 RAM 数据不保持 2'B0: 进入 STOP 后, 低地址 RAM 数据保持 该位仅在 STOP 下有效;

### 3.3.4 引脚唤醒源标志寄存器

名称	PMU_WKSRC							
地址	01:0022H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WKFLAG_CLR_N	RFU		TESTN_WKUP_FLAG		NWKUPFLAG[2:0]		
位权限	R/W0-1			R/Dy-0		R/Dy-1'b0		

位号	位名	说明
7	WKFLAG_CLR_N	引脚唤醒源标志清除寄存器, 软件写 0 清除引脚唤醒源标志 (bit3~0), 写 1 无效
6-4	RFU	
3	TESTN_WKUP_FLAG	TEST_N 引脚唤醒标志
2-0	NWKUPFLAG[2:0]	NWKUPx 唤醒标志 3'b000: 无唤醒 3'b001: 本次唤醒由 WAKEUP1 引脚引起 3'b010: 本次唤醒由 WAKEUP2 引脚引起 3'b011: 本次唤醒由 WAKEUP3 引脚引起 3'b100: 本次唤醒由 WAKEUP4 引脚引起 3'b101: 本次唤醒由 RXD2 引脚引起 3'b110: 多重引脚唤醒, 即不止 1 个引脚唤醒, 或者非唤醒引脚上有干扰 3'b111: 异常唤醒, 即系统被唤醒, 但是引脚上并未查询到唤醒事件, 或者引脚拉低时间不足  注意以上唤醒源仅在相关引脚被配置为 NWKUP 功能时有效。

### 3.3.5 LPRUN 时钟错误标志

名称	LPRUNERR							
地址	01:0023H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							LPRUNERR
位权限	R-0000000							R/W0/Dy-0

位号	位名	说明
7-1	RFU	
0	LPRUNERR	当软件试图进入 LPRUN 时,如果芯片不使用 LSCLK 作为主时钟,此错误标志将置位

### 3.3.6 LPRUN 时钟错误中断使能

名称	LPRUNERRIE							
地址	01:0024H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							LPRUNIE
位权限	R-0000000							R/W-0

位号	位名	说明
7-1	RFU	
0	LPRUNIE	0: 屏蔽 LPRUNERR 中断 1: 使能 LPRUNERR 中断

### 3.3.7 唤醒等待时间配置寄存器

名称	WTCFG							
地址	01:0003H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		RFUI		WAIT_TRHR		WAIT_TRT	
位权限	R-00		R/W-00		R/W-01		R/W-00	

位号	位名	说明
7-6	RFU	
5-4	RFUI	保留位
3-2	WAIT_TRHR	复位释放保持时间 (以下时间都按照 8MHz RCHF 计算) 00: 禁止 01: 4us 10: 8us 11: 16us 一般情况下推荐使用 11
1-0	WAIT_TRT	STOP 低功耗模式唤醒复位时间 (以下时间都按照 8MHz RCHF 计算) 00: 0us 01: 1us 10: 2us 11: 3us 一般情况下推荐使用 11

## 4 存储器

### 4.1 概述

存储器特点:

- 使用 FLASH 存储器作为程序存储器，数据保存时间大于 10 年，擦写次数大于 10 万次
- 64Kbytes 程序存储器容量
- 4KbytesRAM，带奇偶校验位
- CPU 可以从 Flash 或者 RAM 取指运行

### 4.2 全局总线地址分配

下图是 FM3316 芯片的系统地址分配，其中 RAM 被同时映射到数据总线和程序总线，以便于 CPU 从 RAM 取指运行。

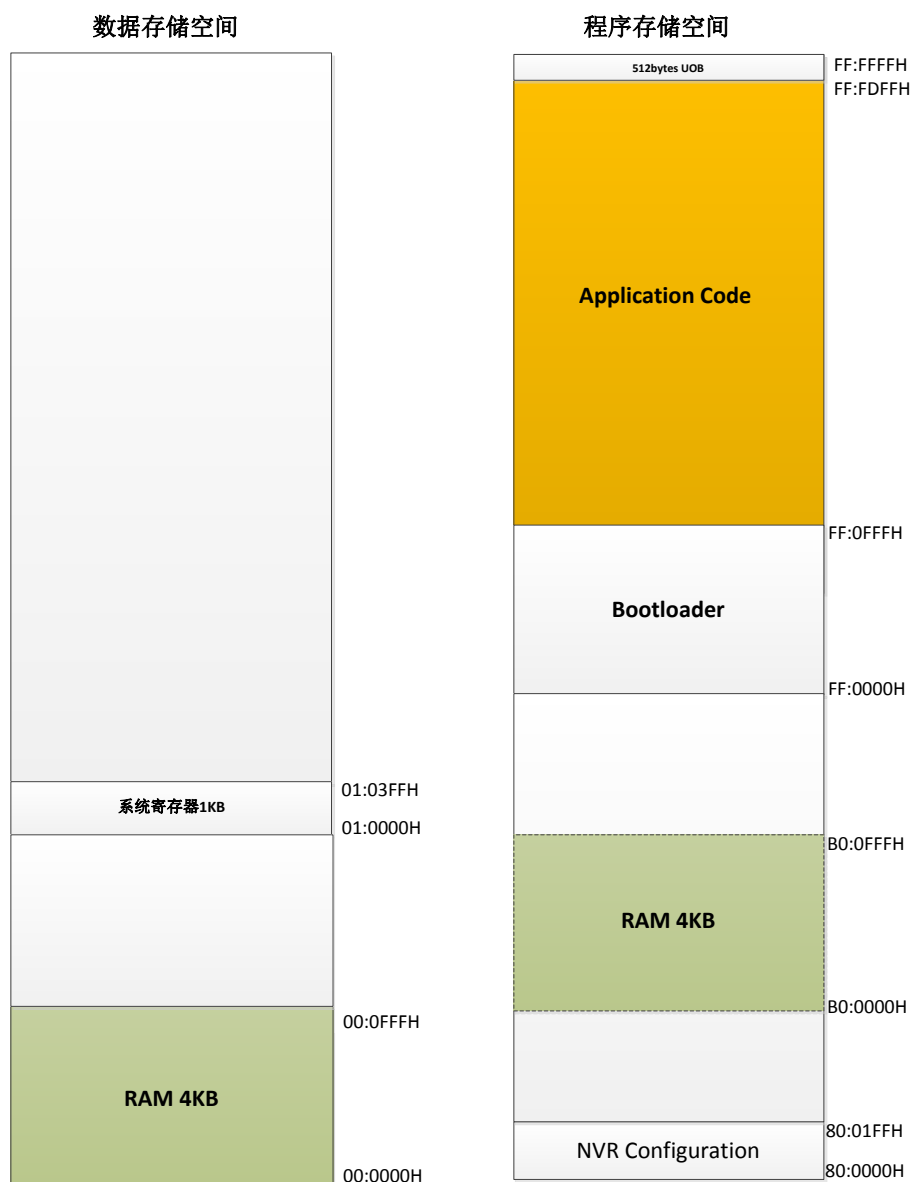


图 4-1 系统地址分配图

注意 RAM 的最低 32 字节实际上是不可访问的，程序对 00:0000~00:001F 的访问会指向 CPU 内部的寄存器文件。由于 CPU 内部寄存器在 STOP 模式下其数据也不会丢失，与保存在 RAM 中效果相同。

4KB RAM 同时映射到数据空间和程序空间，因此 CPU 可以在 RAM 中执行程序，此时可以达到 32MHz 主频无等待周期运行。而在 Flash 中执行程序时，32MHz 下需要插入一个等待周期。

软件应注意，当 CPU 从 RAM 取指时，并不禁止 DMA 指向相同地址段的 RAM，软件应避免 DMA 破坏 RAM 内的程序指令。

Flash 最高地址的扇区作为 UOB 扇区，其中最高两字节地址为 UCP (User Code Protection) 和 BCP (Boot Code Protection)，此扇区可以由用户代码或 bootloader 改写，以使能代码保护功能。一旦启动代码保护，JTAG 将不能随意改写 UOB。UOB 中其余地址可用于用户程序或者用户数据存储。

## 4.3 程序存储空间

程序存储空间可划分成几个部分，分别是 NVR、程序和数据存储区、Bootloader 区（可选）。

### 4.3.1 NVR

NVR 用来存储芯片的配置信息，共 1K bytes。软件可以读取 NVR 的内容，但是不能擦写。

### 4.3.2 用户程序数据存储区

用户程序数据存储器的容量最大为 64K bytes，可以通过专用编程器或 Bootloader 下载用户程序。当芯片使能 UCP 后，将不能再重新下载程序。

### 4.3.3 Bootloader 区

芯片在出厂时可预先下载 Bootloader 程序，Bootloader 会占用 4K bytes 空间。在预装 Bootloader 程序后用户可以使用 Bootloader 下载用户程序。

## 4.4 Flash 访问权限控制

芯片的 Flash 内容可能由用户程序、Bootloader、Bird-JTAG 调试接口改写。为了保护用户代码和 Bootloader 代码，FM3316 实现了多层次的 Flash 权限保护，参见下表：

Mode	UCP <sup>[3]</sup>	BCP <sup>[3]</sup>	Flash Area	Access
ICP (By Bird)	disabled	disabled	NVR	R
			Boot area	R/E/W
			User code area	R/E/W
			UOB <sup>[2]</sup>	R/E/W
	enabled	enabled	NVR	R
			Boot area	R
			User code area	R/E/W
			UOB <sup>[2]</sup>	R/E/W
enabled	x	NVR	-	
		Boot area	-	
		User code area	-	
		UOB	R <sup>[4]</sup>	
IAP (By Bootloader)	disabled	x	NVR	R
			Boot area	R
			User code area	R/E/W
			UOB	R/E/W
	enabled	x	NVR	R
			Boot area	R



Mode	UCP <sup>[3]</sup>	BCP <sup>[3]</sup>	Flash Area	Access
			User code area	R/E/W
			UOB	R/E/W

注：

R –可读

E –可擦除

W –可编程

#### 4.4.1 用户代码保护（User Code Protection）

用户代码保护用于防止用户代码被非授权的第三方通过 JTAG 接口读出或改写。UCP 通过将 UOB 扇区最高字节（0xFFFF）改写成非 FF 实现，用户代码或 Bootloader 程序都可以改写 UOB 扇区（0xFDFF~0xFFFF）以使能 UCP，改写完成后进行一次软件复位即可启动 UCP。

启动 UCP 之后，除了 UOB 扇区，Flash 其余地址对于 Bird 接口全都不可访问，亦不可擦除或改写。

退出 UCP 的方式是 Bird-JTAG 发起一次全擦，伪全擦操作后 Flash 内数据全部擦除，最后擦除 UOB 扇区，使芯片退出 UCP。

#### 4.4.2 Bootloader 代码保护（Boot Cluster Protection）

Bootloader 代码保护用于在 UCP 未使能的情况下保护 bootloader 代码不能被 Bird-JTAG 接口改写，其优先级低于 UCP，并且同样对 IAP 无效。IAP 在任何条件下都不能改写 bootloader 自身。

#### 4.4.3 用户选项字节（User Option Bytes）

UOB 保存在 Flash 的 0xFDFF 扇区（最高地址扇区），此扇区用户可用于保存任意内容，包括数据、程序代码、配置信息等。UOB 扇区最高 2 字节地址保留为 UCP、BCP 使能字节，用户编程时应避免误改写。不论是用户代码还是 Bootloader，都有权限擦写 UOB 扇区；在 UCP 没有启动时，Bird-JTAG 也可以擦写 UOB 扇区，当 UCP 启动后，Bird-JTAG 只能读 UOB。

芯片提供了 Bird-JTAG 使芯片退出 UCP 的方式，即通过对 Flash 进行全擦操作，可以在擦除全部片上程序的同时擦除 UOB，复位后即使芯片退出 UCP，由于此时片上代码已经被擦除，可以实现对代码的保护。

Address	Function	Data
0xFFFF	UCP byte	0xFF: disable UCP Others: enable UCP
0xFFFE	BCP byte	0xFF: disable BCP Others: enable BCP
0xFFFD~0xFE00	Reserved for Customer use	

## 4.5 数据存储空间

数据存储空间包括外部扩展寄存器、RAM。

### 4.5.1 RAM

RAM 的容量为 4Kbytes，地址范围为 00:0000H~00:0FFFH。RAM 中每 Byte 带有 1bit 奇偶校验位，软件在写 RAM 时硬件自动产生校验位与数据一同存入 RAM，而软件在读 RAM 时硬件会同时读出校验位并对读出数据进行校验，如果校验失败则触发中断。

由于芯片上电后 RAM 中数据为随机值，为避免误中断，建议软件在上电后先对 RAM 进行初始化。

## 4.6 Flash 存储器编程方法

FM3316 支持 ICP(In Circuit Programming)和 IAP(In system Programming)两种编程方式。

### 4.6.1 编程器程序下载 (In Circuit Programming – ICP)

FM3316 可以使用专用编程器进行程序下载，用于量产时的 Flash 编程。编程器由复旦微电子公司开发，使用标准的 JTAG 接口。

### 4.6.2 在应用编程 (In Application Programming – IAP)

#### 4.6.2.1 概述

FM3316 支持软件擦写 Flash (IAP)，Flash 擦写必须使用 8MHz RCHF 作为系统时钟，并且擦写前应保证 RCHF 频率经过校准。

Flash 的擦除都是以扇区 (512 字节) 为单位，每次擦除一个扇区。如果不是要更新扇区内的全部数据，则软件应注意扇区内不需要更新的数据的保存，在擦除后重新写入。

Flash 编程有单字节模式和扇区缓存模式。单字节模式每次操作仅写入一个字节；扇区缓存模式则将待写入的完整扇区数据保存在 RAM 中 (4K 字节中的最高 512 字节)，每次操作将写入完整的一个扇区。具体操作方式在下面分别介绍。

#### 4.6.2.2 Flash 写保护

为了避免软件意外擦写 Flash，FM3316 提供了 Flash Key 保护功能，在对 Flash 进行擦除或编程操作的时，必须首先对 Flash Key 寄存器写入两个正确的 Key 值 (单字节编程时顺序写入 8'hA5 和 8'hF1，缓存编程时顺序写入 8'hA5 和 8'hC4，扇区擦时顺序写入 8'h96 和 8'h7D)，写入顺序错误或写入值错误，或者在 Flash Key 验证正确之前就进行擦除或编程 Flash 操作将会进入错误状态，并产生相应中断。Flash Key 认证错误之后将禁止软件擦写 Flash 直到下一次芯片复位。

#### 4.6.2.3 单字节编程方法

1) 假设 CPU 在 RAM 中取指执行

- 保存当前中断状态并关闭无关中断
- 打开 Flash 擦写中断使能
- 清除 ERCSR 寄存器的 EREQ 位
- 设置 PRCSR 寄存器的 PREQ 位
- 向 Flash Key 地址写入 8'hA5
- 向 Flash Key 地址写入 8'hF1
- 向 Flash 指定的地址写入 1 字节编程数据，此时由于 CPU 在 RAM 取指，取指不会暂停
- 等待擦写完成中断

2) 假设 CPU 在 Flash 中取指执行

- 保存当前中断状态并关闭无关中断，无需打开 Flash 擦写中断使能
- 清除 ERCSR 寄存器的 EREQ 位
- 设置 PRCSR 寄存器的 PREQ 位
- 向 Flash Key 地址写入 8'hA5
- 向 Flash Key 地址写入 8'hF1
- 向 Flash 指定的地址写入 1 字节编程数据，此时硬件启动 Flash 编程，暂停 CPU 取指
- 擦写完成后 CPU 自动恢复取指

注：完成一次擦写后进行下一次操作同样需要 Flash Key 认证。

#### 4.6.2.4 扇区缓存编程方法

- 保存当前中断状态并关闭无关中断
- 清除 ERCSR 寄存器的 EREQ 位

- 设置 PRCSR 寄存器的 PREQ 位
- 向 RAM 最高 512 字节填充待编程数据
- 向 Flash Key 地址写入 8'hA5
- 向 Flash Key 地址写入 8'hC4
- 等待擦写完成中断（如果在 Flash 中取指，无需使用擦写完成中断）

注：完成一次擦写后进行下一次操作同样需要 Flash Key 认证。

#### 4.6.2.5 Flash 擦除方法

软件在允许权限下进行 Flash 扇区擦除需遵循以下步骤：

- 保存当前中断状态并关闭无关中断
- 设置 ERCSR 寄存器的 EREQ 位
- 清除 PRCSR 寄存器的 PREQ 位
- 向 Flash Key 地址写入 0x96
- 向 Flash Key 地址写入 0x7D
- 向目标扇区内任意地址写 8'hC9
- 等待擦写完成中断（如果在 Flash 中取指，无需使用擦写完成中断）

注：完成一次擦写后进行下一次操作同样需要 Flash Key 认证。

## 4.7 寄存器

地址	名称	符号	Stop 模式
01:00E0	Flash 擦除控制寄存器	ERCSR	复位
01:00E1	Flash 编程控制寄存器	PRCSR	
01:00E3	FlashKey 寄存器	FLSKEY	
01:00E4	Flash 擦写中断使能寄存器	FLSIE	
01:00E6	Flash 擦写中断标志寄存器	EPFLAG	
01:02E2	RAM 校验错误标志寄存器	RAMPARITY	
01:02E3	RAM 校验错误中断使能寄存器	RAMPARITYIE	

#### 4.7.1 Flash 擦除控制寄存器

名称	ERCSR							
地址	01:00E0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ERTYPE	RFU						EREQ
位权限	R/W-0							R/W/Dy -0

位号	位名	说明
7	ERTYPE	Flash 擦除类型控制 0: 扇区擦 1: 全擦
6-1	RFU	
0	EREQ	Flash 擦除请求位，软件启动擦除前需将此 bit 置 1，擦除完成后硬件自动清零

## 4.7.2 Flash 编程控制寄存器

名称	PRCSR							
地址	01:00E1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							PREQ
位权限								R/W/Dy -0

位号	位名	说明
7-1	RFU	
0	PREQ	Flash 编程请求位, 软件启动编程前需将此 bit 置 1, 擦除完成后硬件自动清零

## 4.7.3 FlashKey 寄存器

名称	FLSKEY							
地址	01:00E3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	FLSKEY							
位权限	W-00000000							

位号	位名	说明
7-0	FLSKEY	软件擦写 Flash 时需要向此寄存器写入正确的 KEY 值

## 4.7.4 Flash 擦写中断使能寄存器

名称	FLSIE								
地址	01:00E4H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	FLSIE	ERRIE	RFU						
位权限	R/W-0	R/W-0							

位号	位名	说明
7	FLSIE	Flash 擦写完成中断使能位
6	ERRIE	Flash 擦写错误中断使能位 要产生错误中断, 需同时使能 FLSIE 和 ERRIE 寄存器
5-0	RFU	

## 4.7.5 Flash 擦写中断标志寄存器

名称	EPFLAG							
地址	01:00E6H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AUTHERR	KEYERR	CLKERR	FLSIF	RFU			
位权限	R/W0/Dy -0	R/W0/Dy -0	R/W0/Dy -0	R/W1-0				

位号	位名	说明
7	AUTHERR	擦写权限错误，当软件试图对禁止擦写的 Flash 地址进行擦写时置位
6	KEYERR	Flash KEY 错误标志 当 Flash KEY 错误出现时，只有等到下一次系统复位，才能重新进行擦写操作
5	CLKERR	擦写时钟错误标志 当系统时钟配置不是 RCHF 8MHz 时，如果启动 Flash 擦写，此寄存器置位
4	FLSIF	Flash 擦写完成标志，擦除或编程完成后置位，软件写 0 清除
3-0	RFU	

#### 4.7.6 RAM 校验错误标志寄存器

名称	RAMPARITY							
地址	01:02E2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							RPAR_ERR
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	RPAR_ERR	RAM 数据校验错误，硬件置位，软件清零 注：此位会触发 NMI 中断

#### 4.7.7 RAM 校验错误中断使能寄存器

名称	RAMPARITYIE							
地址	01:02E3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							RPARIE
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	RPARIE	RAM 数据校验错误中断使能 0 = 关闭 RAM 校验错误中断 1 = 使能 RAM 校验错误中断

## 5 复位

### 5.1 概述

复位电路特点：

- 支持多个复位源，如上下电复位、系统看门狗复位、软件复位、总线地址错误复位等
- 上下电复位（BOR）监控主电源供电
- BOR 上电复位释放电压 1.8V
- BOR 下电复位产生电压软件可配置为 1.75/1.7/1.65/1.6V，可关闭。
- 低功耗下电复位电路（PDR），下电复位电压可配置为 1.25/1.35/1.4/1.5V，可关闭
- 上下电复位信号经过去抖动和延时，抗干扰能力强

进入复位状态时，所有寄存器都恢复到初始值（除 RTC 寄存器）；退出复位状态时，MCU 使用内部 RC 振荡器（RCHF，频率 8MHz）作为系统时钟。

### 5.2 模块框图

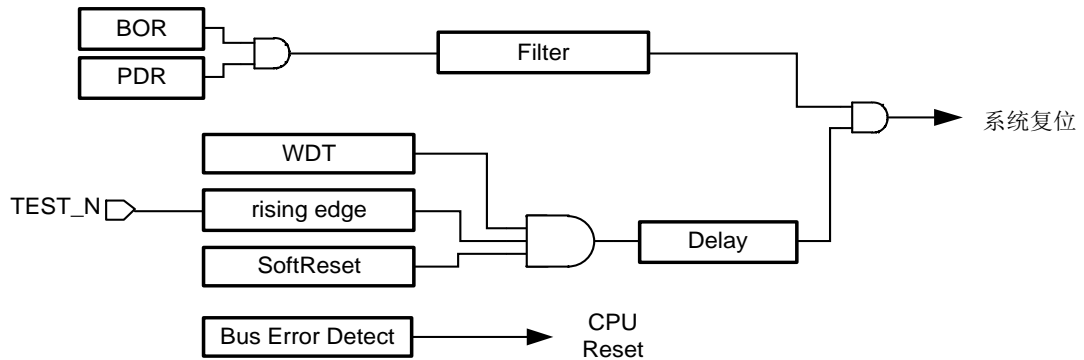


图 5-1 芯片复位源框图

### 5.3 上下电复位（BOR+PDR）

上下电复位电路监控 VDD 电源，由 BOR 和低功耗 PDR 组成。BOR 可以产生上电复位和下电复位，而低功耗 PDR 只能产生下电复位。BOR 复位阈值电压精确度高，但是工作电流较大，因此在不需要精确下电复位阈值的场合，推荐关闭 BOR，仅保留 PDR。

VDD 电源上电期间上电复位信号有效，当 VDD 电压超过  $V_{POR}$  时，上电复位放开；VDD 跌落到  $V_{PDR}$  时下电复位有效。为防止电源毛刺，保证上电复位电路的抗干扰能力，对上电复位信号进行滤波和延时处理。

BOR 上电复位释放阈值固定为 1.8V，BOR 下电复位阈值和低功耗 PDR 下电复位阈值软件可设置。

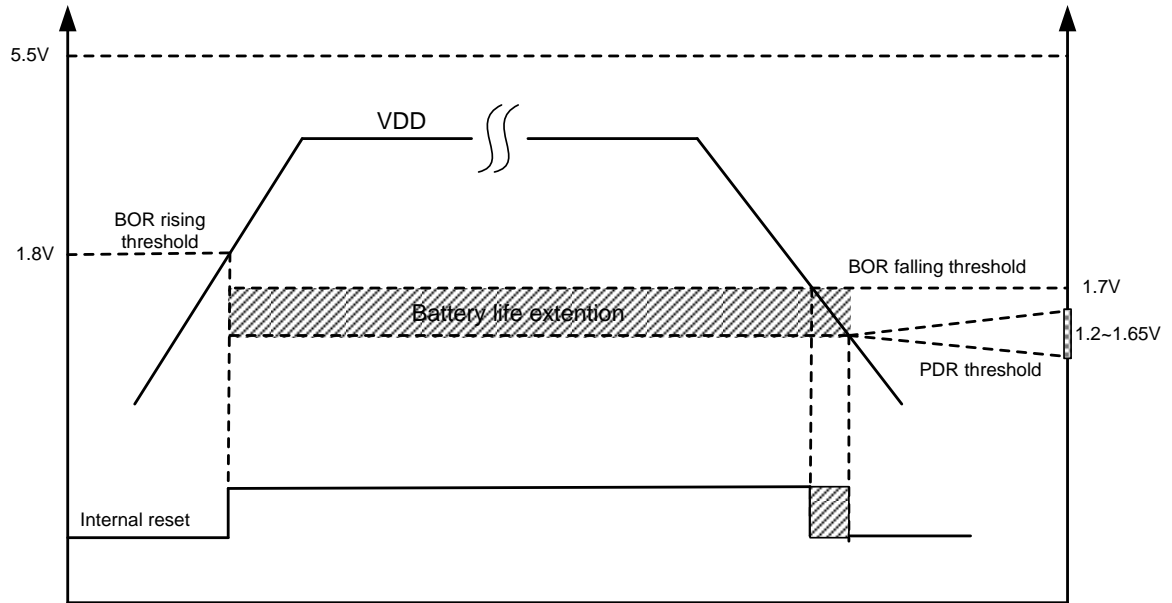


图 5-2 上下电复位示意图

## 5.4 看门狗（WDT）复位

### 5.4.1 WDT 操作

CPU 正常运行时，看门狗应使用较短的溢出周期，而在 SLEEP/STOP 等低功耗模式下，为了使芯片尽可能长时间的停留在低功耗模式下，则看门狗应使用较长的溢出周期。

为了兼容两者的不同应用需求，软件可以实时修改 WDT 的溢出周期配置。为避免不当操作引发不可预计的后果，软件在更新溢出周期配置时应遵循以下操作步骤：

- 确保看门狗正在运行
- 首先进行一次清狗操作
- 随后改写 WDT\_CFG 寄存器，选择合适的溢出周期
- 读 WDT\_CFG，确保写入正确
- 溢出周期更新完毕，CPU 正常运行

### 5.4.2 概述

看门狗用于监视系统运行，如果 CPU 运行异常，无法定时清狗，则看门狗在溢出后产生全局复位信号，重启系统，以避免系统锁死。看门狗在芯片上电后自行启动，启动后软件不可关闭。

看门狗使用 LSCLK 工作，溢出周期可配置为 125ms、500ms、2s、8s、4096s，其中 4096s 档位仅在休眠模式下可以使用。芯片一旦从休眠模式唤醒则自动切换回 4 个正常周期之一，并且唤醒完成后硬件会自动清狗，重新开始计数。

### 5.4.3 低功耗模式下的 WDT

SLEEP 或 STOP 模式下，如果软件选择关闭 XTLF（PMU\_CFG.XTOFF=1），则休眠时 WDT 停止工作，以进一步降低功耗。

## 5.5 软件复位(SOFTRST)

软复位由 CPU 写寄存器发起，操作方式为向 SOFTRST 寄存器写 0x5C。

## 5.6 TEST\_N 引脚复位

TEST\_N 信号经过 8ms 数字滤波处理，当 TEST\_N 保持低电平超过 8ms 后再拉高时，硬件会触发全局复位。

## 5.7 非法地址访问复位

芯片持续监控 CPU 总线访问地址，一旦发现总线访问超出合法地址范围即触发异常总线地址复位，此复位仅复位 CPU，同时可以被寄存器关闭。

## 5.8 EMC 复位

为加强芯片的抗 EMC 干扰能力，部分关键寄存器采用正反码校验，一旦出现校验失败，芯片将发生全局复位，以避免进入异常状态。此复位可以被 EMCRSTEN 寄存器使能或关闭。

## 5.9 寄存器

地址	名称	符号	Stop 模式
01:0360	PDR 控制寄存器	PDRCTL	保持
01:036C	BOR 控制寄存器	BORCTL	保持
01:004C	软复位寄存器	SOFTRST	保持
01:004D	复位配置寄存器	RSTCFG	保持
01:004E	复位标志寄存器	RSTFLAG	保持
01:00C0	WDT 清除寄存器	WDTSERV	保持
01:00C1	WDT 配置寄存器	WDTCFG	保持
01:00C2	WDT 计数值寄存器 0	WDCNT0	工作
01:00C3	WDT 计数值寄存器 1	WDCNT1	工作
01:00C4	WDT 计数值寄存器 2	WDCNT2	工作

### 5.9.1 PDR 配置寄存器 (SFR)

名称	PDRCTL								
地址	01:0360H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU					PDRCFG[1:0]		PDR_EN	
位权限						R/W-00		R/W-1	

位号	位名	说明
7-3	RFU	
2-1	PDRCFG[1:0]	下电复位电压配置 00—1.4V 01—1.25V 10—1.35V



位号	位名	说明
		11—1.5V
0	PDR_EN	0: 关闭下电复位 1: 使能下电复位

### 5.9.2 BOR 配置寄存器 (SFR)

名称	BORCTL								
地址	01:036CH								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU					BOR_PDRCFG[1:0]		OFF_BOR	
位权限						R/W-00		R/W-0	

位号	位名	说明
7-3	RFU	
2-1	BOR_PDRCFG[1:0]	下电复位电压配置 00—1.6V 01—1.65V 10—1.7V 11—1.75V
0	OFF_BOR	1: 模块使能禁止 0: 模块使能

### 5.9.3 软件复位寄存器

名称	SOFRST							
地址	01:004CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SOFRST							
位权限	W							

位号	位名	说明
7-0	SOFRST	对本寄存器地址写入 0x5C 时，触发软复位； 读出无意义

### 5.9.4 复位配置寄存器

名称	RSTCFG								
地址	01:004DH								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU					ADDRERR_RSTEN		EMC_RSTEN	
位权限						R/W-0		R/W-0	

位号	位名	说明
7-2	RFU	
1	ADDRERR_RSTEN	CPU 总线地址错误复位使能位 0: 总线地址错误时不触发复位

位号	位名	说明
		1: 总线地址错误时复位 CPU
0	EMC_RSTEN	EMC 复位使能 0: 关闭 EMC 复位 1: 使能 EMC 复位

### 5.9.5 复位标志寄存器

名称	RSTFLAG							
地址	01:004EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		TESTNR ST_FLAG	EMCRS T_FLAG	PODR _FLAG	SOFRS T_FLAG	ADERRS T_FLAG	WDTRST _FLAG
位权限			R/W0/Dy -0	R/W0/Dy -0	R/W0/D y-1	R/W0/Dy -0	R/W0/Dy -0	R/W0/Dy -0

位号	位名	说明
7-6	RFU	
5	TESTNRST_FLAG	TEST_N 引脚复位标志, 硬件置位, 软件写 0 清除
4	EMCRST_FLAG	EMC 复位标志, 硬件置位, 软件写 0 清除
3	PODR_FLAG	上下电复位标志, 硬件置位, 软件写 0 清除
2	SOFRST_FLAG	软复位标志, 硬件置位, 软件写 0 清除
1	ADERRST_FLAG	总线地址错误复位标志, 硬件置位, 软件写 0 清除
0	WDTRST_FLAG	看门狗复位标志, 硬件置位, 软件写 0 清除

### 5.9.6 WDT 清除寄存器

名称	WDTSERV							
地址	01:00C0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WDTSERV							
位权限	W							

位号	位名	说明
7-0	WDTSERV	向此地址写 0x5A 清零看门狗

### 5.9.7 WDT 配置寄存器

名称	WDTCFG							
地址	01:00C1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					WDTCFG		
位权限						R/W-3'b000		

位号	位名	说明
7-3	RFU	
2-0	WDTCFG	配置看门狗溢出周期

位号	位名	说明
		x00: 125ms x01: 500ms x10: 2s x11: 8s 说明：当 WDTCFG[2]为 0 时，休眠后仍使用短周期，而 WDTCFG[2]为 1 时，休眠后自动使用 4096s；非休眠状态下仅支持 125ms/500ms/2s/8s 四种周期。

### 5.9.8 WDT 计数寄存器 0

名称	WDTCNT0							
地址	01:00C2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WDTCNT[7:0]							
位权限	R-8'h00							

位号	位名	说明
7-0	WDTCNT[7:0]	WDT 计数寄存器的 0~7 位

### 5.9.9 WDT 计数寄存器 1

名称	WDTCNT1							
地址	01:00C3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WDTCNT[15:8]							
位权限	R-8'h00							

位号	位名	说明
7-0	WDTCNT[15:8]	WDT 计数寄存器的 8~15 位

### 5.9.10 WDT 计数寄存器 2

名称	WDTCNT2							
地址	01:00C4H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						WDTCNT[17:16]	
位权限							R-0	

位号	位名	说明
7-2	RFU	
1-0	WDTCNT[17:16]	WDT 计数寄存器的 16~17 位

## 6 微控制器

### 6.1 概述

内嵌的 80251 核是一款具有 16 位能力的增强型 8xC251 处理器。和标准的 8xC251 完全二进制模式向上兼容，但是对复杂度和性能做了最合理的优化。

主要特点：

- 兼容标准的 8xC251 指令集
- 每个时钟周期为一个指令周期，指令平均执行速度比标准的 8xC251 快 2 倍，比标准的 8xC51 快 30 倍
- 1 个 24 位数据指针
- 14 个中断源，包括不可屏蔽中断，4 个外部中断
- 程序存储器寻址空间 8Mbytes
- 数据存储器寻址空间 8Mbytes

### 6.2 CPU 中断系统

CPU 的中断系统类似标准 8xC251，不同的是，本 CPU 核的延迟周期更短，可以捕捉更短的外部中断脉冲。中断源每个时钟周期采样（时钟上升沿）。典型的中断处理过程如下：

- 1、 中断请求信号产生。
- 2、 中断信号被 CPU 中断系统采样，并寄存在标志缓冲区。
- 3、 中断系统比较中断标志的优先级，为高优先级的中断置起中断标志。
- 4、 中断标志置起告知控制单元中断当前指令执行流程，控制单元在完成当前指令执行前保存 3bytesPC 和 PSW1 寄存器(S:0D1h)，并将中断向量地址装载到 PC。
- 5、 软件服务程序执行中断任务，以 RETI 指令作为结束，重载 PC 和 PSW1 寄存器值，程序从中断前的位置继续执行。

#### 6.2.1 中断源

CPU 核有 14 个中断源，含 1 个不可屏蔽的软件中断、1 个不可屏蔽的硬件中断和 12 个可屏蔽的硬件中断。其中有 4 个可屏蔽硬件中断源为芯片其它外设模块所占。

类型	说明	中断源
TRAP	TRAP 指令中断，软件中断。功能类似软件断点，指令码在二进制模式为[A5h] [B9h]，在源码模式下为[B9h]。执行 TRAP 指令时，CPU 内核产生中断，并执行 FF:007Bh 地址的中断子程序	
TF0	Flip80251 内部 Timer 中断 0，高有效	T0
TF1	Flip80251 内部 Timer 中断 1，高有效	T1
TF2	Flip80251 内部 Timer 中断 2，高有效	T2
CF	Flip80251 内部 PCA 中断，高有效	PCA
intnmi	外部不可屏蔽中断输入，电平触发，高有效	停振检测 NWKUPx 引脚中断 LPRUN 时钟错误中断（非 LSCLK 进入 LPRUN）
int0_n	外部中断 0，低电平/下降沿有效 电平/边沿触发由 TCON(S:88H)寄存器 IT0 位控制 1：下降沿触发 0：低电平触发	RTC LPTIM SVD

类型	说明	中断源
	中断使能位为 IE0(S:A8H)寄存器 EX0 位控制 1: 使能 int0_n 中断 0: 屏蔽 int0_n 中断 中断标志位为 TCON(S:88H)寄存器的 IE0 位 高有效, 硬件置位及清零 中断标志位为 TCON 寄存器的 IE0 位, 高有效 高有效, 硬件置位及清零	
int1_n	外部中断 1, 低电平/下降沿有效 电平/边沿触发由 TCON(S:88H)寄存器 IT0 位控制 1: 下降沿触发 0: 低电平触发 中断使能位为 IE0(S:A8H)寄存器 EX1 位控制 1: 使能 int1_n 中断 0: 屏蔽 int1_n 中断 中断标志位为 TCON(S:88H)寄存器的 IE1 位 高有效, 硬件置位及清零	引脚中断
intextra_n_0	附加外部中断 0, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE0 位 1: 使能 intextra_n_0 中断 0: 屏蔽 intextra_n_0 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF0 位 高有效, 硬件置位及清零	RAM 校验失效
intextra_n_1	附加外部中断 1, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE1 位 1: 使能 intextra_n_1 中断 0: 屏蔽 intextra_n_1 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF1 位 高有效, 硬件置位及清零	ADC
intextra_n_2	附加外部中断 2, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE2 位 1: 使能 intextra_n_2 中断 0: 屏蔽 intextra_n_2 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF2 位 高有效, 硬件置位及清零	UART0/1/2/3
intextra_n_3	附加外部中断 3, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE3 位 1: 使能 intextra_n_3 中断 0: 屏蔽 intextra_n_3 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF3 位 高有效, 硬件置位及清零	SPI /I2C/7816
intextra_n_4	附加外部中断 4, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE4 位 1: 使能 intextra_n_4 中断 0: 使能 intextra_n_4 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF4 位 高有效, 硬件置位及清零	DISP
intextra_n_5	附加外部中断 5, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE5 位 1: 使能 intextra_n_5 中断	Flash 控制器

类型	说明	中断源
	0: 屏蔽 intextra_n_5 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF5 位 高有效, 硬件置位及清零	
intextra_n_6	附加外部中断 6, 电平触发, 低有效 中断使能位为 AIE(S:E8h)寄存器的 AIE6 位 1: 使能 intextra_n_6 中断 0: 屏蔽 intextra_n_6 中断 中断标志位为 AIF(S:C0h)寄存器的 AIF6 位 高有效, 硬件置位及清零	DMA

## 6.2.2 中断相关的寄存器

下面列出中断查询寄存器, 注意下述寄存器仅用于汇总中断信息方便软件查询, 软件确认中断从哪个模块发出后, 需清除对应模块的中断标志寄存器, 才能撤销中断。

### 6.2.2.1 NMI 中断查询寄存器

名称	NMIFLAG							
地址	S:091H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						FDETINT	PMUINT
位权限							R-0	R-0

位号	位名	说明
7-2	RFU	RFU
1	FDETINT	FDETINT 停振检测中断
0	PMUINT	电源管理模块中断 (NWKUPx 引脚唤醒或 LPRUN 时钟错误)

### 6.2.2.2 INTO 中断查询寄存器

名称	INT0FLAG							
地址	S:092H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RTCINT	LPTIMNT	SVDINT
位权限						R-0	R-0	R-0

位号	位名	说明
7-2	RFU	
2	RTCINT	RTC 或 LTBC 中断
1	LPTIMNT	低功耗定时器中断
0	SVDINT	欠压或回复中断

### 6.2.2.3 EXTRA0 中断查询寄存器

名称	EXTRA0							
地址	S:093H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0

名称	EXTRA0							
地址	S:093H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				ET4INT	ET3INT	ET12INT	RPARINT
位权限					R-0	R-0	R-0	R-0

位号	位名	说明
7-4	RFU	
3	ET4INT	ET4 中断
2	ET3INT	ET3 中断
1	ET12INT	ET1/2 中断
0	RPARINT	RAM 校验错误中断

#### 6.2.2.4 EXTRA1 中断查询寄存器

名称	EXTRA1							
地址	S:094H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				UART3INT	UART2INT	UART1INT	UART0INT
位权限					R-0	R-0	R-0	R-0

位号	位名	说明
7-4	RFU	
3	UART3INT	UART3 中断
2	UART2INT	UART2 中断
1	UART1INT	UART1 中断
0	UART0INT	UART0 中断

#### 6.2.2.5 EXTRA2 中断查询寄存器

名称	EXTRA2							
地址	S:095H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					I2CINT	U7816INT	SPIINT
位权限						R-0	R-0	R-0

位号	位名	说明
7-3	RFU	
2	I2CINT	I2C 中断
1	U7816INT	U7816 中断
0	SPIINT	SPI 中断

### 6.2.3 中断优先级及屏蔽

每个中断源的优先级和中断入口地址都是不一样的，当一个中断发生时，PC 跳到相应中断的入口地址，执行相应中断的入口地址开始的中断服务程序中的指令，最后通过执行 RETI 指令返回到中断前

发生中断的下一条指令。

一个中断服务程序可以被一个更高优先级的中断所中断。除 TRAP 和 NMI 中断外每一个中断源可编程为高优先级或低优先级。如果有两个或两个以上的中断请求源都被编程为同一优先级，则它们的优先级由表 6-1 中的一般优先级来控制，数字越小，中断优先级越高。

SFR IE.EA 是全局的中断启动禁止位，但对 TRAP 和 NMI 中断没有影响，TRAP 和 NMI 中断不可屏蔽。当 EA=0，除 TRAP 和 NMI 中断外所有的中断都被屏蔽。当 EA=1 时，除 TRAP 和 NMI 中断外其它中断的启停由它们各自的使能位决定。

具体信息见表 6-1 示：

中断源	中断描述	一般优先级	中断号	中断入口地址	使能位	优先级控制位	标志位	标志位清除
TRAP	TRAP 指令中断	1		FF:007BH	--	--	--	--
NMI	NMI 中断	2	7	FF:003BH	--	--	--	--
Int0_n	外部中断 0	3	0	FF:0003H	IE.EX0	IPH.IPHX0 IPL.IPLX0	TCON.IE0	边沿触发为硬件清除，否则软件清除
T/C0	定时器 0 中断	4	1	FF:000BH	IE.ET0	IPH.IPHT0 IPL.IPLT0	TCON.TF0	硬件清除
Int1_n	外部中断 1	5	2	FF:0013H	IE.EX1	IPH.IPHX1 IPL.IPLX1	TCON.IE1	边沿触发为硬件清除，否则软件清除
T/C1	定时器 1 中断	6	3	FF:001BH	IE.ET1	IPH.IPHT1 IPL.IPLT1	TCON.TF1	硬件清除
T/C2	定时器 2 中断	8	5	FF:002BH	IE.ET2	IPH.IPHT2 IPL.IPLT2	T2CON.TF2 T2CON.EXF2	软件清除
PCA	PCA 中断	9	6	FF:0033H	IE.EC	IPH.IPHC IPL.IPLC	CCON_REG.CF CCON_REG.CCFx	软件清除
Intextra_n0	附加中断 0	10	8	FF:0043H	AIE.AIE0	AIPH.AIPH0 AIPL.AIPL0	AIF.AIF0	软件清除
Intextra_n1	附加中断 1	11	9	FF:004BH	AIE.AIE1	AIPH.AIPH1 AIPL.AIPL1	AIF.AIF1	软件清除
Intextra_n2	附加中断 2	12	10	FF:0053H	AIE.AIE2	AIPH.AIPH2 AIPL.AIPL2	AIF.AIF2	软件清除
Intextra_n3	附加中断 3	13	11	FF:005BH	AIE.AIE3	AIPH.AIPH3 AIPL.AIPL3	AIF.AIF3	软件清除
Intextra_n4	附加中断 4	14	12	FF:0063H	AIE.AIE4	AIPH.AIPH4 AIPL.AIPL4	AIF.AIF4	软件清除
Intextra_n5	附加中断 5	15	13	FF:006BH	AIE.AIE5	AIPH.AIPH5 AIPL.AIPL5	AIF.AIF5	软件清除
Intextra_n6	附加中断 6	16	14	FF:0073H	AIE.AIE6	AIPH.AIPH6 AIPL.AIPL6	AIF.AIF6	软件清除

表 6-1 中断入口及优先级



## 6.3 CPU 节电模式

为了满足功耗要求苛刻的应用，标准的 8xC251 提供了两种省电模式：IDLE 模式和 POWER DOWN 模式。这两种模式工作方法相同，在功耗要求苛刻的应用中可降低功耗。用户可以通过配置 PCON 寄存器的设置位进入节电模式，程序运行中止，中断可唤醒。

### 6.3.1 IDLE 模式

IDLE 模式可降低内核功耗，并允许 80251 通过中断唤醒。在一个 TIMER 运行的情况下（将 80251 唤醒的唤醒源），可降低 15~20% 的典型运行功耗。

在此模式下，程序运行中止。IDLE 模式下将 MCU 时钟冻结在已知状态，而外设时钟继续输出。MCU 保持在进入 IDLE 模式前的状态，如 PC、PSW、寄存器组、SFRs 和 RAM 在 IDLE 模式期间始终保持原有数据。IDLE 模式期间输出端口保持不变，存储器控制信号（CODE 和 DATA）保持无效状态。

#### 6.3.1.1 进入 IDLE 模式

要进入 IDLE 模式，将 PCON 寄存器的 IDL 位置位。80251 执行 IDL 置位指令后进入 IDLE 模式，IDL 置位指令是进入 IDLE 模式前执行的最后一条指令。

如果 IDL 位和 PD 位同时有效，80251 将进入 POWER DOWN 模式。

#### 6.3.1.2 退出 IDLE 模式

有两种方式退出 IDLE 模式：

- 产生使能的中断。硬件清除 PCON.IDL 位，恢复 MCU 时钟。恢复后先执行中断处理程序，中断处理程序结束后从激活 IDLE 模式之后一条指令开始运行。
- 芯片复位。复位信号将直接清除 PCON 寄存器的 IDL 位，恢复 MCU 时钟。程序立刻从激活 IDLE 模式之后一条指令开始运行并执行一些时钟周期，直到内部复位逻辑取得控制。复位将初始化 80251，并从 FF:0000H 地址开始执行。

### 6.3.2 POWER DOWN 模式

POWER DOWN 模式下，80251 进入非常低功耗的状态，冻结 MCU 时钟到已知状态，外设时钟依旧工作。CPU 状态在进入 POWER DOWN 模式前被保护，如 PC、PSW、寄存器组、SFRs 和 RAM 在 POWER DOWN 模式期间始终保持原有数据。同时 POWER DOWN 模式期间输出端口保持不变，存储器控制信号（CODE 和 DATA）保持无效状态。

进入 POWER DOWN 模式后 corepwd 信号保持为高，此信号在内部时钟门控模块用来控制处理器时钟和外设时钟，以进一步降低功耗（相对 IDLE 模式）。

#### 6.3.2.1 进入 POWER DOWN 模式

要进入 POWER DOWN 模式，将 PCON 寄存器的 PD 位置位。80251 执行 PD 置位指令后进入 POWER DOWN 模式，PD 置位指令是进入 POWER DOWN 描述前执行的最后一条指令。

#### 6.3.2.2 退出 POWER DOWN 模式

有两种方式退出 POWER DOWN 模式：

- 产生使能的外部中断（int0\_n/int1\_n）或 NMI 中断（intnmi）。硬件清除 PCON.PD 位，恢复内核和外设时钟。执行从中断服务程序恢复，中断服务程序运行结束后，从激活 POWER DOWN 模式的后面一条指令开始继续执行。
- 芯片复位。复位信号将直接异步清除 PCON.PD 位。复位将初始化 80251，并从 FF:0000H 地址开始执行。

注 1：附加中断源 intextra\_n[6:0] 不能作为 POWER DOWN 模式的唤醒源。

注 2：若要通过 INT0/INT1 唤醒，需置位 IE 寄存器的 EX0 和 EX1，且必须配置为电平敏感（IT0、IT1）、最高优先级（IPL、IPH）。

## 6.4 CPU 内部定时器

芯片内嵌的 Flip80251 CPU 核带有三个定时/计数器：T/C0、T/C1 和 T/C2。

尽管 CPU 核的机器周期小于 12 个时钟周期，为了同标准的 80C51 和 8xC251 定时器兼容，定时模式下，寄存器 [THx:TLx] 每 12 个时钟周期增加一次，假设 CPU 主频是  $F_{cpu}$ ，定时周期可以计算为  $(\{TH, TL\} \times 12) / F_{cpu}$ ；

计数模式下，寄存器 [THx:TLx] 每采到输入端下降沿时增加一次，输入信号每 12 个时钟周期采样一次。

T/C0 和 T/C1 的计数输入源 IT0IN 和 IT1IN 分别映射到端口 PF0 和 PF1，可通过 GPIO 配置后从外部输入。

T/C2 的计数输入源 IT2IN 映射到 PF3 端口；T/C2 的可编程时钟输出 IT2CKOUT 映射到 PF4，可通过 GPIO 配置后输出。

### 6.4.1 T/C0 和 T/C1

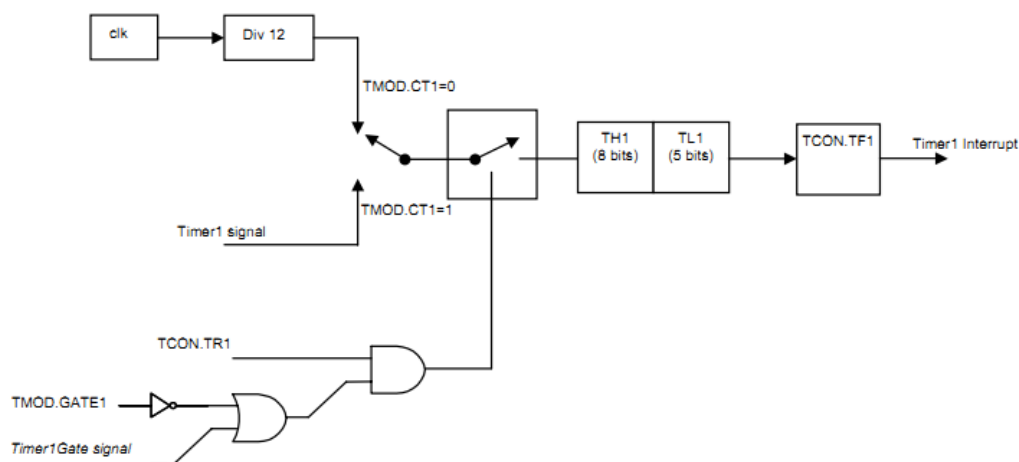
T/C0 和 T/C1 可通过 TMOD 寄存器配置为 4 种不同的工作模式，见下表。

工作模式	说明
工作模式 0	13 位定时/计数器
工作模式 1	16 位定时/计数器
工作模式 2	8 位自动重载定时/计数器
工作模式 3	定时器 0：两个 8 位定时/计数器 定时器 1：挂起

下面分别介绍 4 种工作模式：

#### 1) 工作模式 0

工作模式 0 操作对 T0 和 T1 是一样的，在这种工作模式下，16 位的计数器(TH1, TL1; TH0, TLO)只用到了 13 位，由 TLO(或 TL1) 的低 5 位，TH0(或 TH1) 的所有 8 位组成，当 TLO(或 TL1) 的低 5 位计满时，向 TH0(或 TH1)进位，而 TH0(或 TH1)溢出时，对中断标志位 TF0(或 TF1)置 1，并申请中断。

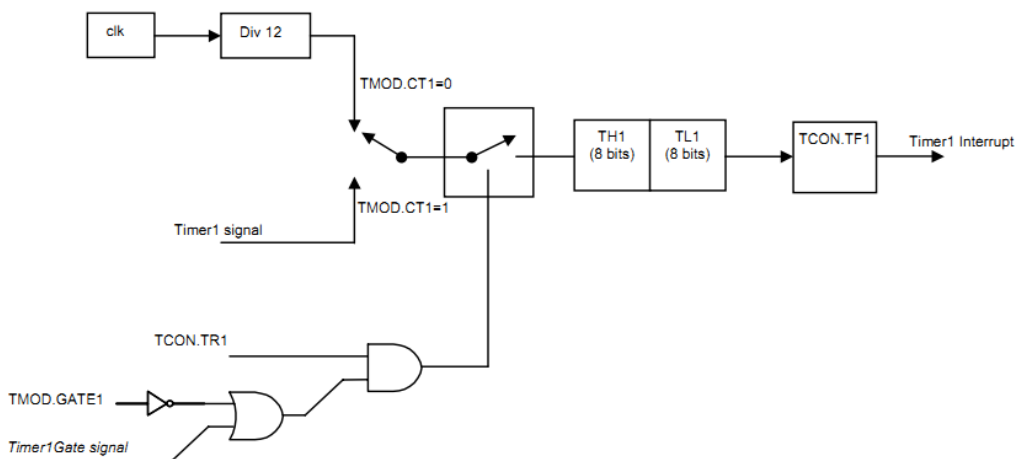


其中 SFR TCON.TR0(或 SFR TCON.TR1)用来启动 T/C0(或 T/C1)。当 SFR TMOD.C/T=0 时，T0 对 CPU 时钟的 12 分频加 1 计数。当 SFR TMOD.C/T=1 时，控制开关连通外部输入信号，当外部输入信号发生从

“1”到“0”的跳变时，计数器加1。

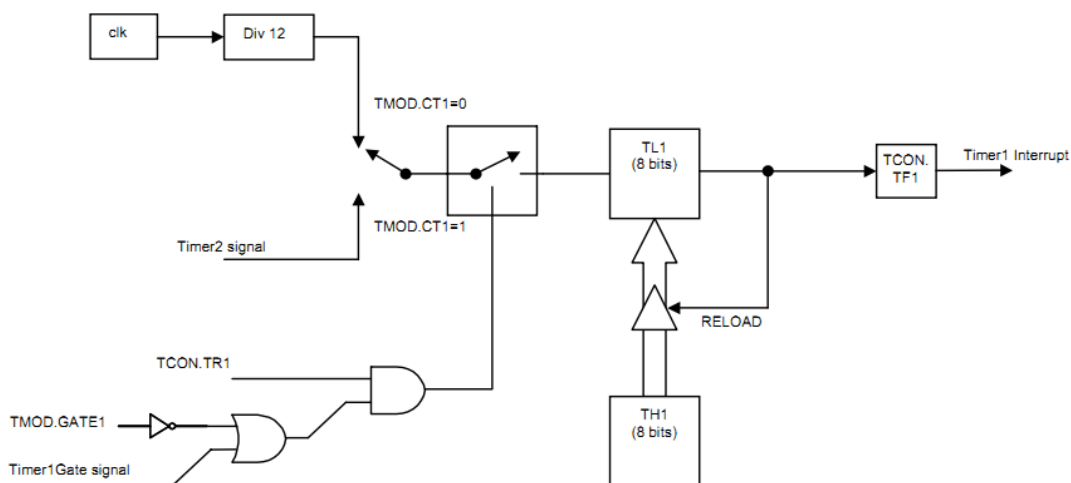
### 2) 工作模式 1

工作模式 0 操作对 T0 和 T1 是一样的，工作模式 1 与工作模式 0 的差别仅在于工作模式 1 以 16 位计数器参加计数，其它的都与工作模式 0 一样。



### 3) 工作模式 2

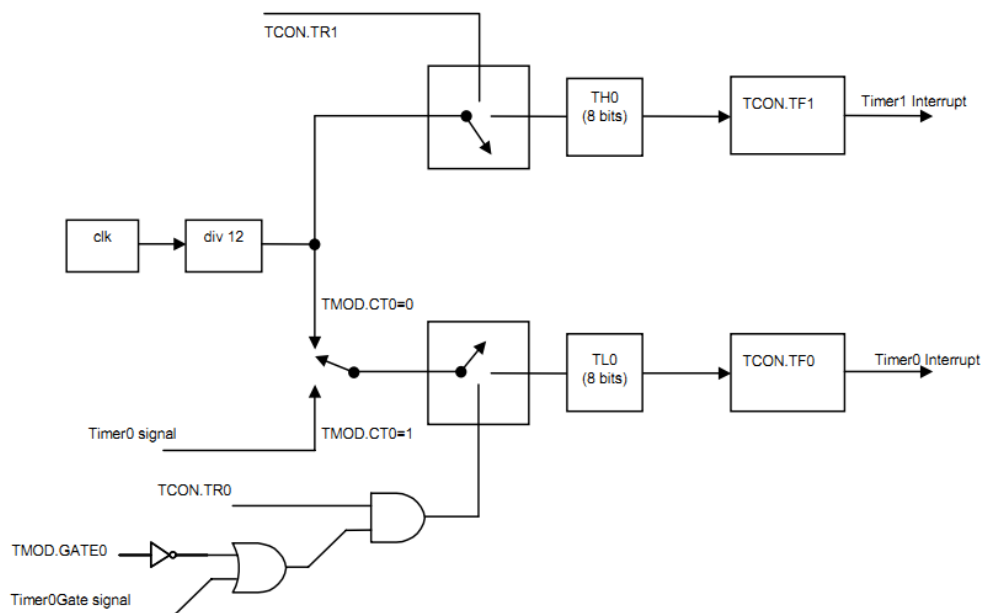
工作模式 2 可在计数器计满溢出后自动装入初值。在工作模式 0, 1 中，若用于重复定时计数，则每次计满溢出后计数器变为全 0，故还得重新装入初值。而工作模式 2 可以在计数器计满溢出时自动装入初值。工作模式 2 把 16 位的计数器折成两个 8 位计数器。TLO(或 TL1)作为 8 位计数器，TH0(或 TH1)用来保存初值，每当 TLO(或 TL1)计满溢出时，可自动将 TH0(或 TH1)中的值再装入 TLO(或 TL1)中。



### 4) 工作模式 3

工作模式 3 只适用于 T0。T1 在工作模式 3 下停止计数。

T0 在工作模式 3 被拆成两个相互独立的计数器，其中 TLO 使用原 T0 的各控制位，引脚和中断源：C/T, GATE, TF0, TOM, timer0。而 TH0 则只能作为定时器使用，但它占用了 T1 的 TR1 和 TF1，即占用了 T1 的运行控制和中断标志位。此时，T1 仍然可以定义在工作模式 0, 1 和 2，但只能用在不需中断控制的场合。



## 6.4.2 T/C2

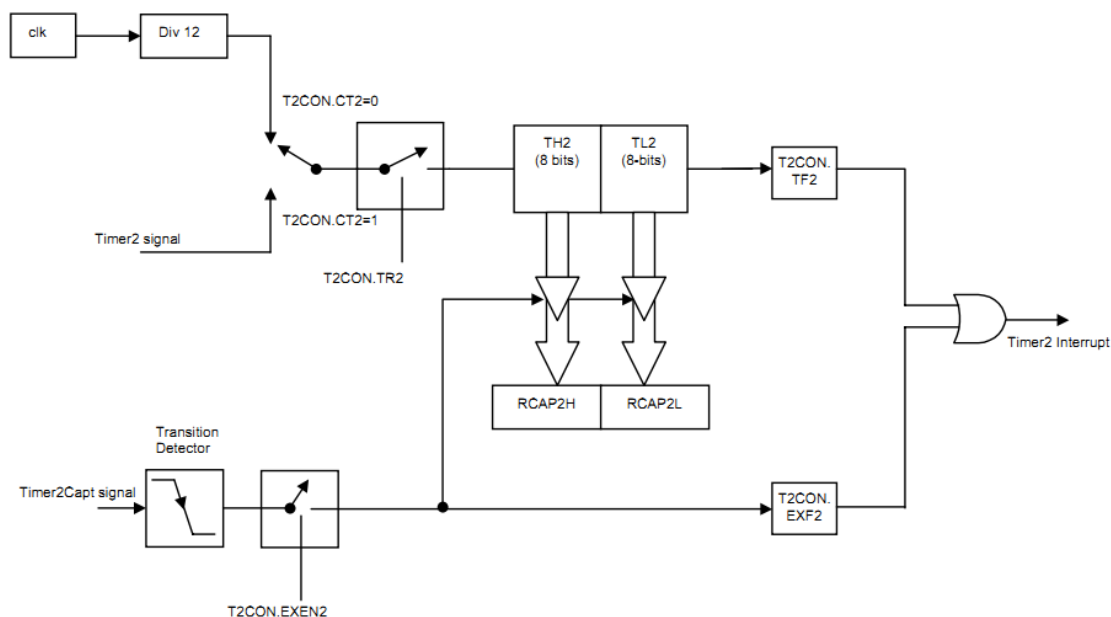
T/C2 可通过 T2CON 和 T2MOD 寄存器（详见 2.3.4.14 节）配置为 4 种不同的工作模式。

工作模式	说明
工作模式 0	捕捉模式
工作模式 1	自动重载模式
工作模式 2	波特率发生器
工作模式 3	可编程时钟输出

因 MCU 自带的串口未用，波特率发生器模式无用，下面分别介绍其它 3 种工作模式：

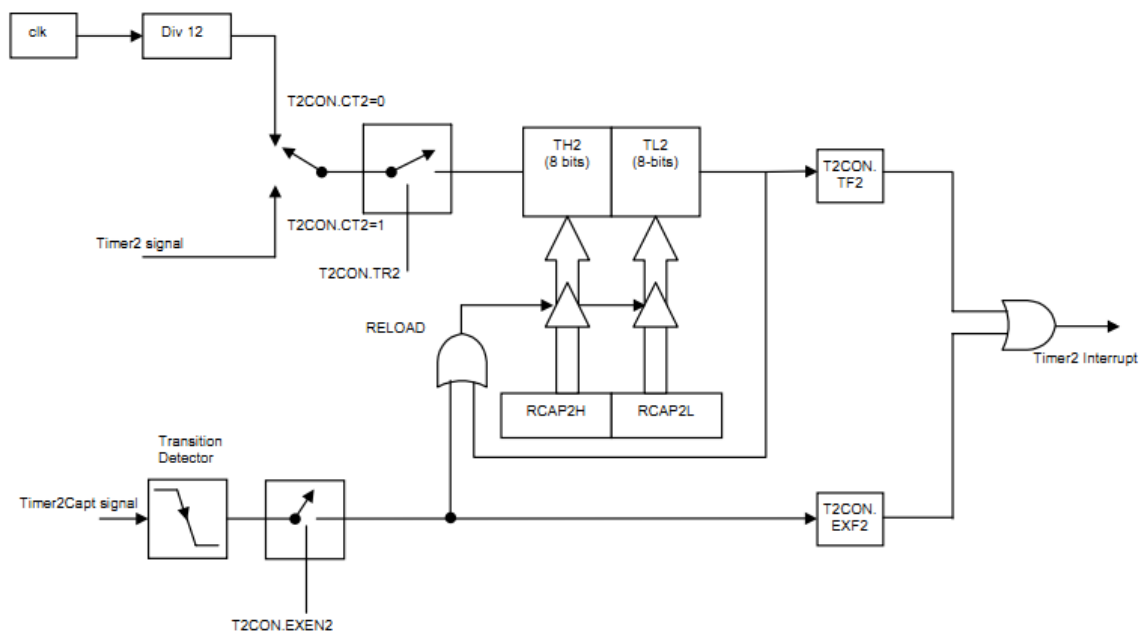
### 1) 捕捉模式

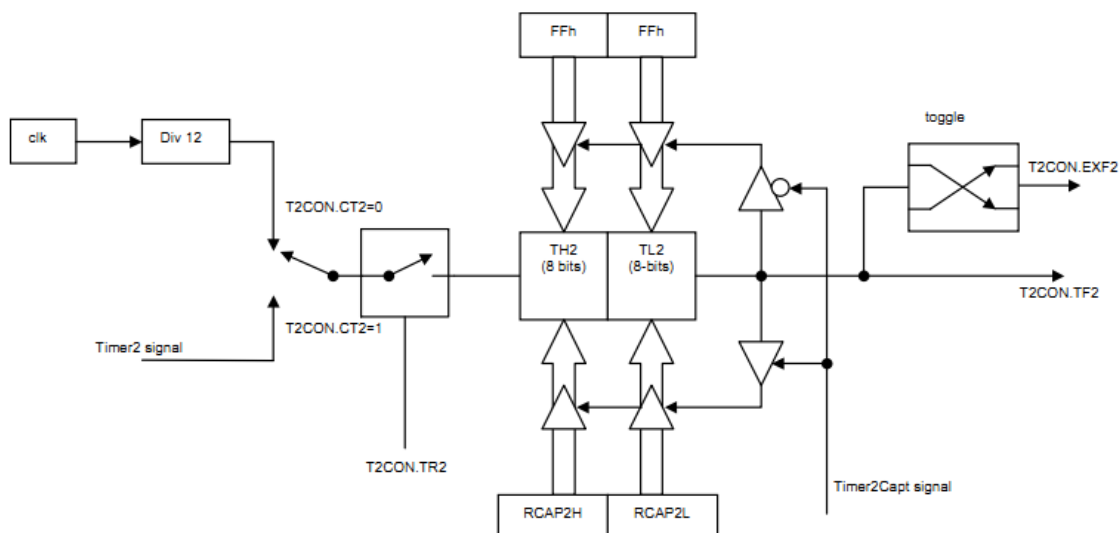
当 SFR T2CON.CPRL2=1 时（T2CON.RCLK=T2CON.TCLK=0），T/C2 为捕捉模式，在捕捉模式下，若 T2CON.EXEN2 有效，则采到 timer2capt 下降沿时将当前计数器值 TH2，TL2 装载到重载/捕捉寄存器 RCAP2H，RCAP2L。T2CON.TR2 用来启动 T/C2 计数。当 T2CON.CT2=0 时，T/C2 对 CPU 时钟的 12 分频加 1 计数。当 T2CON.CT2=1 时，控制开关连通计数源信号 timer2，当 timer2 发生从“1”到“0”的跳变时，计数器加 1。计数溢出或捕捉到下降沿时均可产生中断。



## 2) 自动重载模式

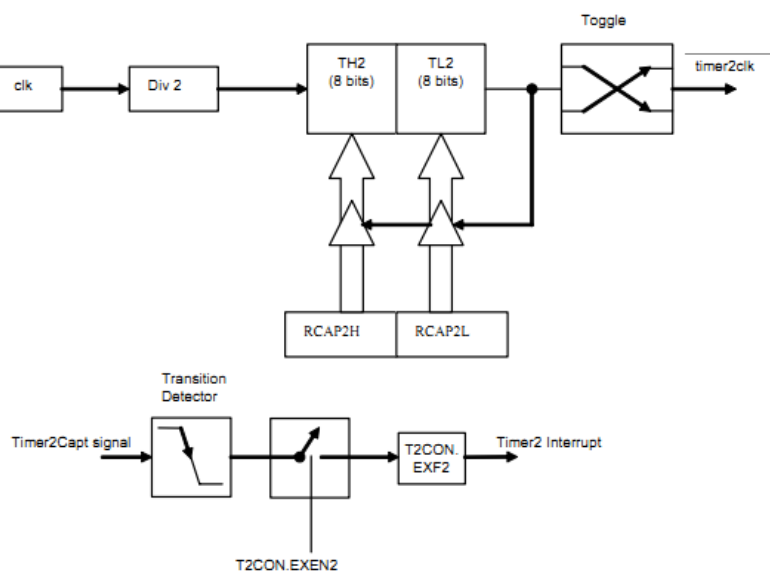
当 SFR T2CON.CPRL2=0 时 (T2CON.RCLK=T2CON.TCLK=0), T/C2 为自动重载模式, 在自动重载模式下, 若 T2CON.EXEN2 有效, 则采到 timer2capt 下降沿时将当前重载/捕捉寄存器值 RCAP2H, RCAP2L 装载到计数值寄存器 TH2, TL2。其它同捕捉模式。





### 3) 时钟输出模式

当 SFR T2MOD.T2OE=1 时, T/C2 为可编程时钟输出模式, 此时计数源自动切换为 CPU 时钟的 2 分频, 当计数溢出时翻转 timer2clkout 电平并将重载/捕捉寄存器值 RCAP2H, RCAP2L 装载到计数寄存器 TH2, TL2, 开始新一轮计数。该模式对捕捉源中断无影响。



# 7 时钟与振荡器

## 7.1 概述

芯片内包含32KHz低频晶体振荡电路(XTLF)、最高24MHz高频RC振荡器(RCHF)和32KHz低功耗内部环振(RCLP)。芯片内部的时钟产生模块整合这些时钟源，产生各个模块工作所需要的时钟。

特点：

- 系统主时钟可选多个时钟源
- 时钟可在系统运行中实时切换
- 低频晶体振荡器配备停振检测电路

## 7.2 模块框图

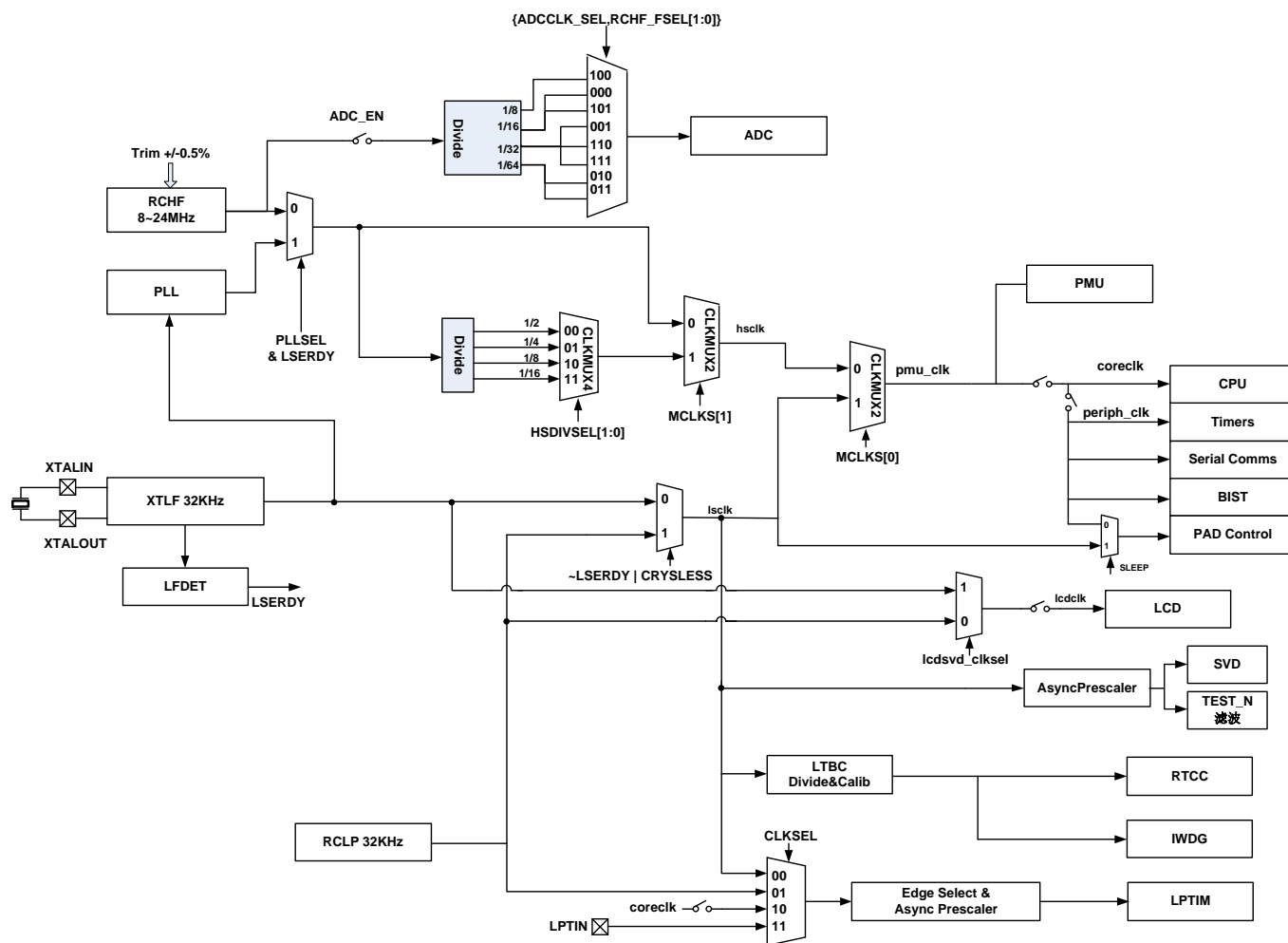


图 7-1 芯片时钟框图

系统主时钟(coreclk)可由XTLF、RCHF、RCLP、PLL及它们的分频时钟产生。上电默认使用8MHz的RCHF作为系统主时钟，各外设模块的时钟可以分别独立控制。芯片工作时可以只打开需要工作的模块时钟，其他模块的时钟可关闭，以节省功耗。

## 7.3 高频 RC 振荡器(RCHF)

高频RC振荡器典型振荡频率为8MHz，可用作系统主时钟，MCU在此频率下工作，可达到性能与功耗的平衡。为满足部分客户对MCU执行速度的需求，高频RC振荡器的输出频率可调，最高能达到24MHz。RCHF输出频率可以进行调校，调校步长小于0.5%，调校幅度 $\pm 30\%$ ，全温区（ $-40\sim+85^{\circ}\text{C}$ ）频率变化小于 $\pm 2\%$ 。

## 7.4 低功耗 RC 振荡器(RCLP)

低功耗RC振荡器典型振荡频率为32KHz，输出可调校，调校步长小于5%，调校范围 $\pm 30\%$ 。

## 7.5 低频晶体振荡电路(XTLF)

### 7.5.1 概述

低频晶体振荡电路通过外接32768Hz晶体提供稳定的32kHz振荡源，它功耗极低，主要用来给实时时钟(RTC)模块提供输入时钟。XTLF的振荡强度可调，用户可根据需要选择振荡强度，达到振荡能力与功耗的平衡。XTLF的反馈电阻集成在芯片内部，用户需要在振荡引脚上外加负载电容。

芯片内部集成了一个停振检测电路，用来检测XTLF是否停振。一旦检测到XTLF停振，将产生XTLF停振中断，通知CPU及时处理。

### 7.5.2 工作方式

XTLF上电后开始起振，默认使用中等强度，以缩短起振时间，相应的振荡功耗也较大。典型的起振时间小于1s。当振荡器充分起振后，软件可以通过配置寄存器降低振荡功耗。

### 7.5.3 停振检测

FM3316带有片上停振检测电路，使能后可以持续检测XTLF输出，当发现XTLF停振时，产生报警中断，并自动将RTC工作时钟切换为备份时钟（RCLP）。

停振检测电路与XTLF同时打开，无法单独关闭。

## 7.6 寄存器

地址	名称	符号	Stop 模式
01:036A	停振检测中断使能寄存器	FDETIE	保持
01:036B	停振检测中断标志寄存器	FDETIF	工作
01:0040	高速时钟分频配置寄存器	HSDIVSEL	保持
01:0041	系统时钟选择寄存器	MCLKSEL	保持
01:0042	低速时钟选择寄存器	LCDCLKSEL	保持
01:0043	时钟源控制寄存器	CKSRC_CTRL	保持
01:0044	RCHF 调校寄存器	RCHFADJ	保持
01:0045	XTLF 电流控制寄存器	XTLF_IPWRB	保持
01:0046	RCLP 频率控制寄存器	RCLP_TRIM	保持
01:0047	外设时钟控制寄存器 0	PERICKL_CTRL0	复位
01:0048	外设时钟控制寄存器 1	PERICKL_CTRL1	复位
01:0049	外设时钟控制寄存器 2	PERICKL_CTRL2	复位
01:004A	PLL 分频配置高位寄存器	PLLDBH	复位
01:004B	PLL 分频配置低位寄存器	PLLDBL	复位
01:004F	Flash 取指等待寄存器	FLSWAIT	复位



## 7.6.1 停振检测中断使能寄存器

名称	FDETIE							
地址	01:036AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							FDETI E
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	FDETIE	XTLF 停振中断使能 0: 关闭停振中断 1: 打开停振中断

## 7.6.2 停振检测中断标志寄存器

名称	FDETIF							
地址	01:036BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	FDET_O UT_B	RFU					FDETI F
位权限		R-0						R/W0-0

位号	位名	说明
7	RFU	
6	FDET_OUT_B	停振检测模块输出, 刚上电时由于 XTLF 尚未起振, 可能有一段时间输出为 0 0: 停振 1: 正常
5-1	RFU	
0	FDETIF	XTLF 停振中断标志 0: 没有停振中断 1: 有停振中断 硬件置位, 写 0 清零; 清零前需确保 FDET_OUT_B 为 1, 否则无法清零

## 7.6.3 高频时钟分频配置寄存器

名称	HSDIVSEL							
地址	01:0040H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					HSCLKSEL	HSCLKDIV	
位权限						R/W/Dy-0	R/W-00	

位号	位名	说明
7-3	RFU	
2	HSCLKSEL	高速时钟源选择寄存器 0: HSCLK 选为 RCHF 输出

位号	位名	说明
		1: HSCLK 选为 PLL 输出 当 XTLF 停振时, 硬件自动清除此位
1-0	HSCLKDIV	HSCLK 分频寄存器 00: 2 分频 01: 4 分频 10: 8 分频: 11: 16 分频

#### 7.6.4 系统时钟选择寄存器

名称	MCLKSEL							
地址	01:0041H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						MCLKSEL[1]	MCLKSEL[0]
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	MCLKSEL[1]	0: HSCLK 不分频输出 1: HSCLK 分频输出
0	MCLKSEL[0]	0: MCLK 选为 HSCLK 1: MCLK 选为 LSCLK 当 MCLKSEL[0]为 1 时, 软件若想写此位为 0, 必须保证 RCHF 或者 PLL 启动, 否则写入无效。

#### 7.6.5 低速时钟选择寄存器

名称	LCDCLKSEL							
地址	01:0042H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					LPTIM_FCLKEN	RFUI	LCD_CLKSEL
位权限						R/W-0	R/W-1	R/W-1

位号	位名	说明
7-3	RFU	
2	LPTIM_FCLKEN	LPTIM 工作时钟使能寄存器 0: 关闭 LPTIM 工作时钟 1: 开启 LPTIM 工作时钟 注意, LPTIM 有多个源时钟, 通过 LPTIM 内的时钟选择寄存器选择, 其中一路为系统时钟, 本位仅负责开启或关闭系统时钟输出
1	RFUI	保留位
0	LCD_CLKSEL	LCD 工作时钟源选择 0: 工作时钟选为 RCLP 1: 工作时钟选为 XTLF

## 7.6.6 时钟源控制寄存器

名称	CKSRC_CTRL							
地址	01:0043H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RCHF_FSEL		RFU		PLLEN		RCHFEN	LP_RCLP_CTRL
位权限	R/W/Dy-00				R/W/Dy-0		R/W/Dy-1	R/W-0

位号	位名	说明
7-6	RCHF_FSEL	RCHF 中心频率选择寄存器 00: 8MHz 01: 16MHz 10: 24MHz 11: RFU 芯片在从 Sleep/Stop 模式中唤醒时, 此寄存器被硬件复位成 00 软件应避免对此寄存器写 11
5-3	RFU	
2	PLLEN	PLL 使能寄存器 0: 关闭 PLL 1: 使能 PLL PLL 使用 XTLF 为输入参考时钟, 当 XTLF 停振时, 硬件自动关闭 PLL
1	RCHFEN	RCHF 使能寄存器 0: 关闭 RCHF 1: 使能 RCHF 当系统时钟选为 RCHF 时, 硬件禁止软件关闭 RCHF; 当芯片进入 Sleep/Stop 模式时, 硬件会自动关闭 RCHF, 当芯片从低功耗模式唤醒时, 硬件会自动启动 RCHF。
0	LP_RCLP_CTRL	RCLP 低功耗模式控制 0: SLEEP/STOP 模式下关闭 RCLP 1: SLEEP/STOP 模式下不关闭 RCLP 当 XTLF 停振时, 硬件会自动启动 RCLP

## 7.6.7 RCHF 调校寄存器

名称	RCHFADJ							
地址	01:0044H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RCHF_ADJ						
位权限	R/W-7'b100_0000							

位号	位名	说明
7	RFU	
6-0	RCHF_ADJ	RCHF 频率调校值, 调校范围 +/-30%, 调校步长 0.5%

## 7.6.8 XTLF 电流控制寄存器

名称	XTLF_IPWRB							
地址	01:0045H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					XTLF_IPW		
位权限						R/W-3'b000		

位号	位名	说明
7-3	RFU	
2-0	XTLF_IPW	32KHz 晶体振荡器电流控制 3'b000 : 450 nA 3'b001 : 400 nA 3'b010 : 350 nA 3'b011 : 300 nA 3'b100 : 250 nA 3'b101 : 200 nA 3'b110 : 150 nA 3'b111 : 100 nA

## 7.6.9 RCLP 频率控制寄存器

名称	RCLP_TRIM							
地址	01:0046H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RCLP_TRIM		
位权限						R/W-4'b1000		

位号	位名	说明
7-4	RFU	
3-0	RCLP_TRIM	RCLP 频率调校寄存器 4'b0000 :25.53KHz 4'b0001 :26.24 KHz 4'b0010 :27.00 KHz 4'b0011 :27.80 KHz 4'b0100 :28.62 KHz 4'b0101 :29.52 KHz 4'b0110 :30.50 KHz 4'b0111 :31.54 KHz 4'b1000 :32.54 KHz 4'b1001 :33.71 KHz 4'b1010 :34.94 KHz 4'b1011 :36.37 KHz 4'b1100 :37.77 KHz 4'b1101 :39.43 KHz 4'b1110 :41.20 KHz 4'b1111 :43.21 KHz

## 7.6.10 外设时钟控制寄存器 0

名称	PERICKL_CTRL0							
地址	01:0047H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CRC_C LKEN	ET1_CL KEN	ET2_CL KEN	ET34_C LKEN	DMA_C LKEN	FLSC_ CLKEN	RAMBIST _CLKEN	LCD_CL KEN
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	CRC_CLKEN	CRC 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
6	ET1_CLKEN	扩展定时器 1 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
5	ET2_CLKEN	扩展定时器 2 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
4	ET34_CLKEN	扩展定时器 3/4 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
3	DMA_CLKEN	DMA 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
2	FLSC_CLKEN	Flash 控制器模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
1	RAMBIST_CLK EN	RAMBIST 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
0	LCD_CLKEN	LCD 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟

## 7.6.11 外设时钟控制寄存器 1

名称	PERICKL_CTRL1							
地址	01:0048H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	UART_PE RCLKEN	M7816_ CLKEN	I2C_C LKEN	SPI_CL KEN	UART3_ CLKEN	UART2_ CLKEN	UART1_ CLKEN	UART0_ CLKEN
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	UART_PERCLK EN	UART 组模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
6	M7816_CLKEN	7816 模块时钟门控 0: 关闭模块时钟

位号	位名	说明
		1: 打开模块时钟
5	I2C_CLKEN	I2C 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
4	SPI_CLKEN	SPI 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
3	UART3_CLKEN	UART3 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
2	UART2_CLKEN	UART2 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
1	UART1_CLKEN	UART1 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟
0	UART0_CLKEN	UART0 模块时钟门控 0: 关闭模块时钟 1: 打开模块时钟

### 7.6.12 外设时钟控制寄存器 2

名称	PERICK_CTRL2							
地址	01:0049H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LPTIMCLKEN	ADCCLKEN	PCACCLKEN	PDCCLKEN	WDTCLKEN	ANACCLKEN	RTCLKCEN	ADCCLK_SEL
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	LPTIMCLKEN	LPTIM 总线时钟使能 0: 关闭模块时钟 1: 打开模块时钟
6	ADCCLKEN	ADC 工作时钟使能 0: 关闭模块时钟 1: 打开模块时钟
5	PCACCLKEN	可编程计数器阵列总线时钟使能 0: 关闭模块时钟 1: 打开模块时钟
4	PDCCLKEN	IO 控制模块总线时钟使能 0: 关闭模块时钟 1: 打开模块时钟
3	WDTCLKEN	看门狗总线时钟使能 0: 关闭模块时钟 1: 打开模块时钟
2	ANACCLKEN	模拟电路控制模块总线时钟使能 0: 关闭模块时钟 1: 打开模块时钟
1	RTCLKCEN	RTC 总线时钟使能

位号	位名	说明
		0: 关闭模块时钟 1: 打开模块时钟
0	ADCCLK_SEL	ADC 工作时钟选择 0: 512KHz 1: 1MHz ADC 工作时钟由 RCHF 分频得到, 因此 ADC 工作时 RCHF 必须使能; 当 RCHF 输出频率为 24MHz 时, ADC 实际工作频率为 375KHz 或者 750KHz

### 7.6.13 PLL 控制寄存器高位

名称	PLLDBH							
地址	01:004AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						PLLDBH	
位权限							R/W-2'b01	

位号	位名	说明
7-2	RFU	
1-0	PLLDBH	PLL 分频比配置寄存器高位

### 7.6.14 PLL 控制寄存器低位

名称	PLLDBL							
地址	01:004BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PLLDBL							
位权限	R/W-8'hF3							

位号	位名	说明
7-0	PLLDBL	PLL 分频比配置寄存器低位

注: 当输入参考时钟为32768Hz, PLLDB[9:0]==10'b01\_1111\_0011, 即默认配置下, PLL输出频率为16.384MHz

PLL输出频率计算公式:  $F_{OUT} = F_{REFIN} \times (PLLDB[9:0] + 1)$

### 7.6.15 Flash 取指等待寄存器

名称	FLSWAIT							
地址	01:004FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							FLSWAIT
位权限								R/W-1'b0

位号	位名	说明
7-1	RFU	
0	FLSWAIT	Flash 取指等待使能，建议 CPU 主频大于等于 24MHz 时打开 0: CPU 取指不插入 wait 1: CPU 取指插入 wait



## 8 电源电压检测 (SVD)

### 8.1 概述

电源检测电路主要用来监测外部主电源的供电情况，及时检测到外部主电源欠压或过压的情况，并给出中断报警信号。电源检测电路可关断或周期使能以节省功耗。

特点：

- 监测主电源，电压低于设定的阈值时产生中断
- 低压检测范围 1.8V~4.8V，14 级阈值档位设置
- 电压检测带迟滞，迟滞窗口 0.2V
- 可关断或间歇式工作
- 支持 2 个外部通道直接输入与内部基准电压源 (0.8V) 比较

### 8.2 模块框图

下图是电源检测电路的模块框图。

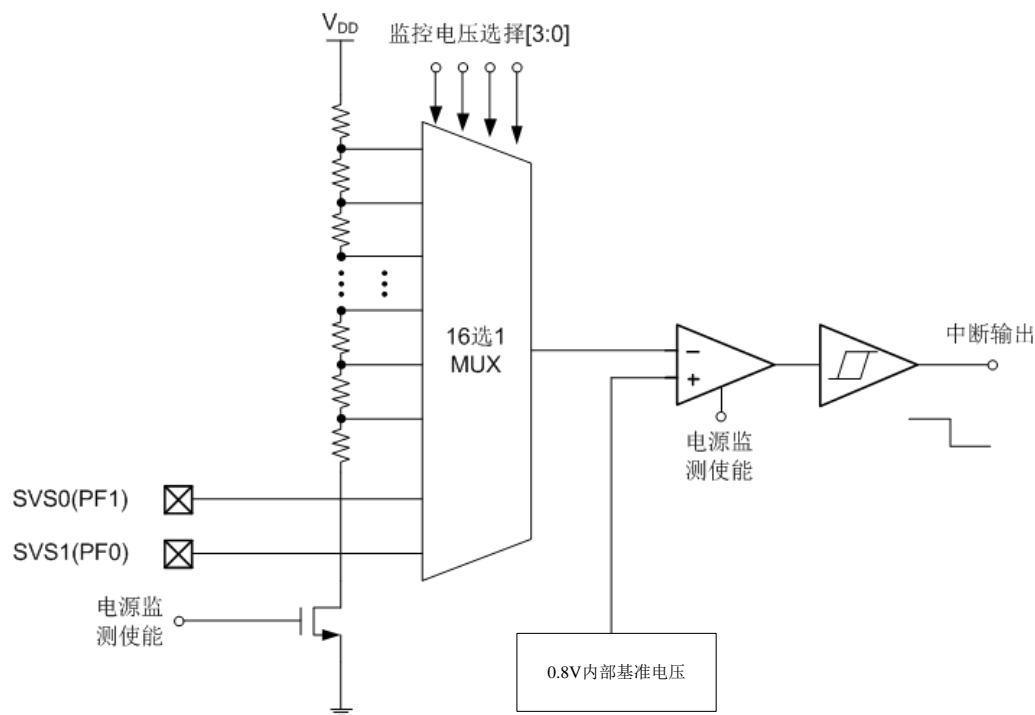


图 8-1 低压检测电路框图

### 8.3 工作原理

电源检测电路可以用来检测主电源电压及外部电压。电源电压通过分压电阻产生 14 级检测电平，检测范围 1.8V~4.8V，每级相差 0.23V；另外还支持 2 路外部输入检测电平，共 16 级检测电平。通过 16 选 1 MUX 送入比较器，与内部参考电压相比较，根据低压报警阈值设置，若待检测电平低于参考电压，引起输出电压跳变，会产生欠压中断，通知 MCU 及时处理该事件；而当 VDD 恢复至阈值以上（有大约 0.2V 迟滞窗口），则会产生欠压恢复中断。

电源检测电路可由软件配置使能或禁止工作。为节省功耗，使能时又可分为常开和间歇工作两种模

式。间歇工作时，可通过设置寄存器设置开启时间间隔。

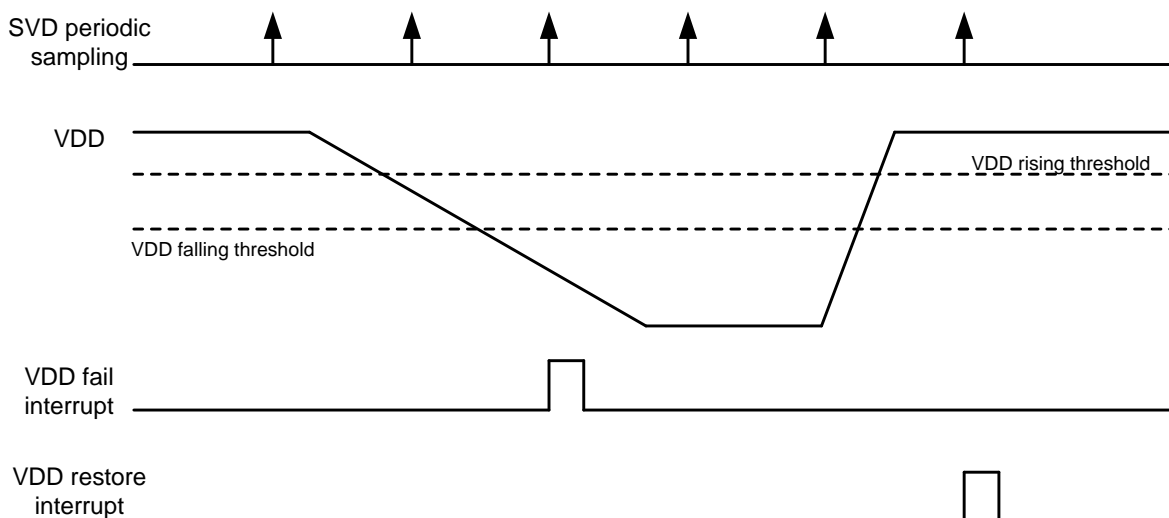


图 8-2 电源检测电路间歇工作模式

## 8.4 寄存器

地址	名称	符号	Stop 模式
01:0367	SVD 控制寄存器	LVDCTRL	保持
01:0368	SVD 状态寄存器	LVDSTAT	工作
01:0369	SVD 低功耗寄存器	LVDLPC	保持

### 8.4.1 SVD 控制寄存器

名称	LVDCTRL							
地址	01:0367H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LVDPUIE	LVDPDIE	LVDMOD		LVD_SEL[3:0]			
位权限	R/W-0	R/W-0	R/W-00		R/W-4'h0			

位号	位名	说明
7	LVDPUIE	欠压恢复中断使能
6	LVDPDIE	欠压中断使能
5-4	LVDMOD	LVD 工作模式配置 00/11: LVD 关闭 01: 间歇使能模式 10: 常使能模式
3-0	LVD_SEL[3:0]	检测电压配置位(3V 系统仅低于 3V 档位可用) 0000 = 1.80V 0001 = 2.03V 0010 = 2.26V 0011 = 2.49V 0100 = 2.72V 0101 = 2.95V

位号	位名	说明
		0110 = 3.19V 0111 = 3.42V 1000 = 3.65V 1001 = 3.88V 1010 = 4.11V 1011 = 4.34V 1100 = 4.57V 1101 = 4.80V 1110 = SVS0 1111 = SVS1

#### 8.4.2 SVD 状态寄存器

名称	LVDSTAT								
地址	01:0368H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU					LVDOUT_B	LVDPU_IF	LVDPD_IF	
位权限						R-1'bx	R/Dy/W0-0	R/Dy/W0-0	

位号	位名	说明
7-3	RFU	
2	LVDOUT_B	LVD 输出信号，没有经过锁存 0 表示电源电压低于设定阈值，1 表示电源电压高于设定阈值
1	LVDPU_IF	欠压恢复中断标志 1: 电源电压状态从欠压到正常 0: 未发生电源恢复事件 硬件置位，软件写 0 清零
0	LVDPD_IF	欠压中断标志 1: 电源电压状态从正常到欠压 0: 未发生电源欠压事件 硬件置位，软件写 0 清零

#### 8.4.3 SVD 低功耗配置寄存器

名称	LVDLPC							
地址	01:0369H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LVD_TESTEN	RFU				DSEF		
位权限	R/W-0					R/W-3'b000		

位号	位名	说明
7	LVD_TESTEN	测试位，软件避免写 1
6-3	RFU	
2:0	DSEF	LVD 启动间隔配置 000: 4s 001: 2s 010: 1s 011: 512ms

位号	位名	说明
		100: 256ms 101: 128ms 110: 64ms 111: 32ms

# 9 I<sup>2</sup>C

## 9.1 概述

I<sup>2</sup>C 模块实现 MCU 与外部 I<sup>2</sup>C 接口器件之间的同步通信, 硬件实现串并转换。支持 I<sup>2</sup>C 的主机模式, 不支持从机模式和多主机模式。

特点:

- 只支持 I<sup>2</sup>C 主机模式, 不支持从机模式和多主机模式
- 支持 7 位或 10 位从机地址
- 传输速度支持标准模式(100K)和快速模式(400K)
- 支持 DMA

## 9.2 结构框图

I<sup>2</sup>C 模块结构框图如下。

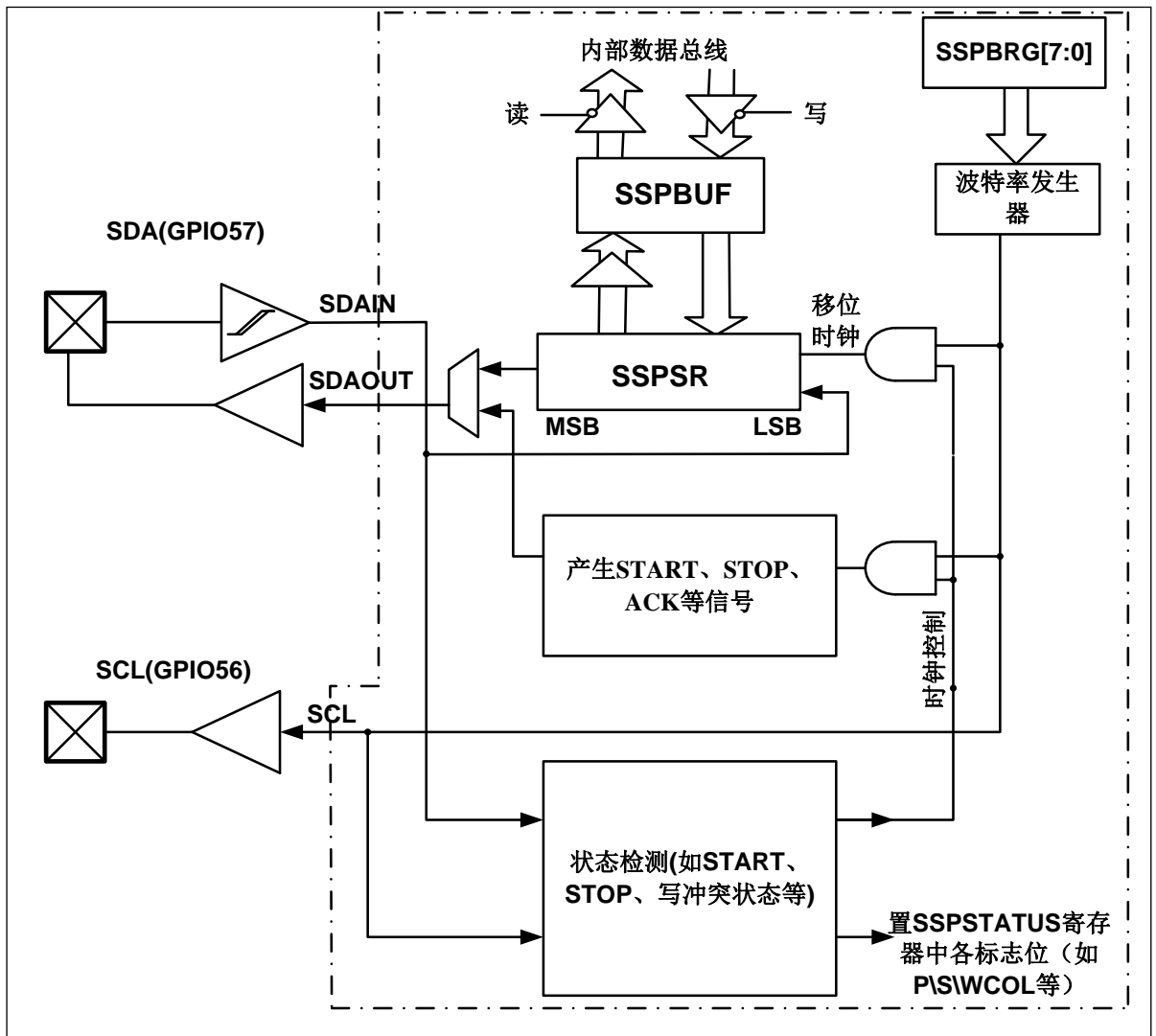


图 9-11 I<sup>2</sup>C 结构框图

## 9.3 接口时序

### 9.3.1 接口时序图

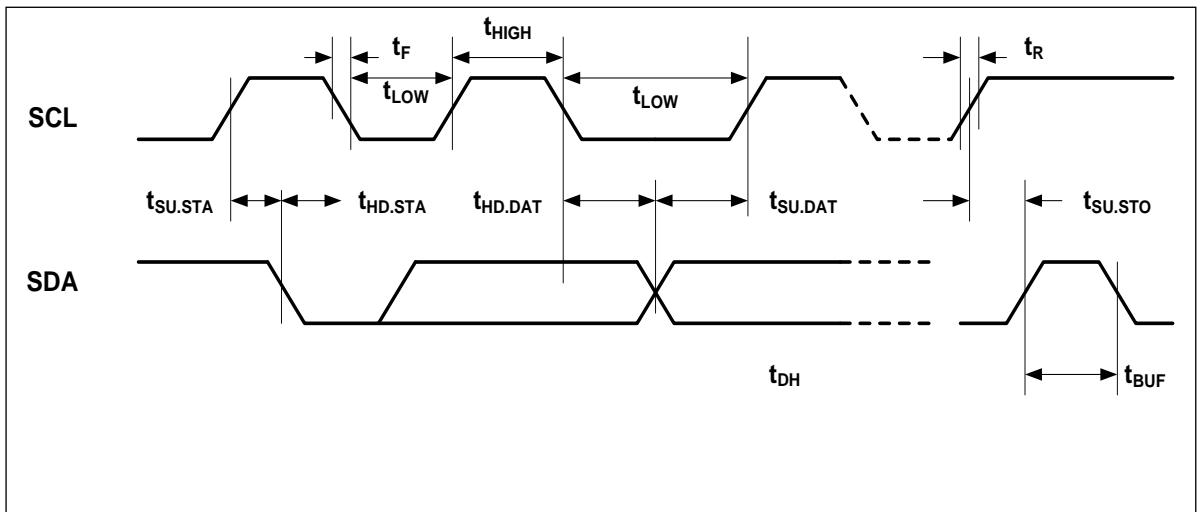


图 9-2I<sup>2</sup>C 总线时序

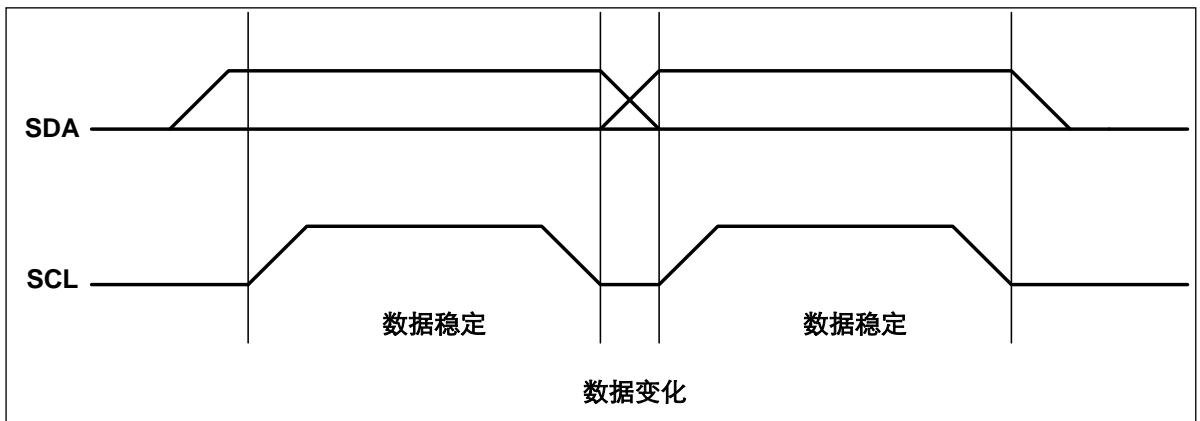


图 9-3 数据有效时序

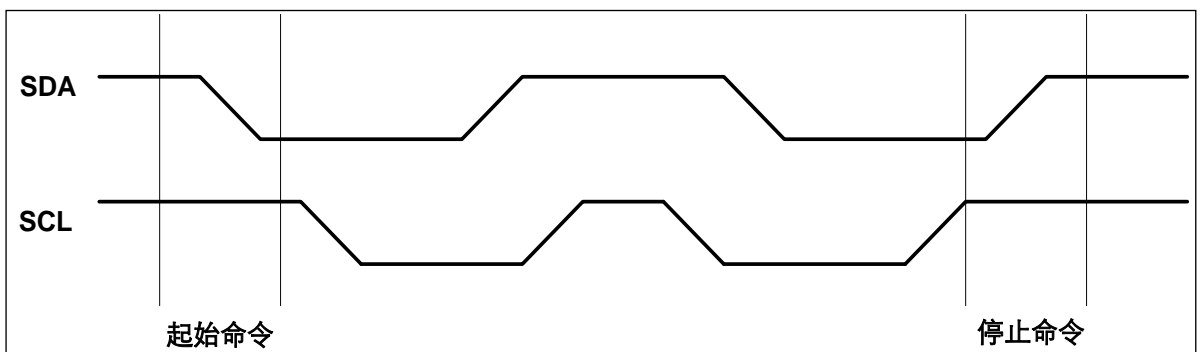


图 9-4 起始 (Start) 与停止(Stop)命令定义

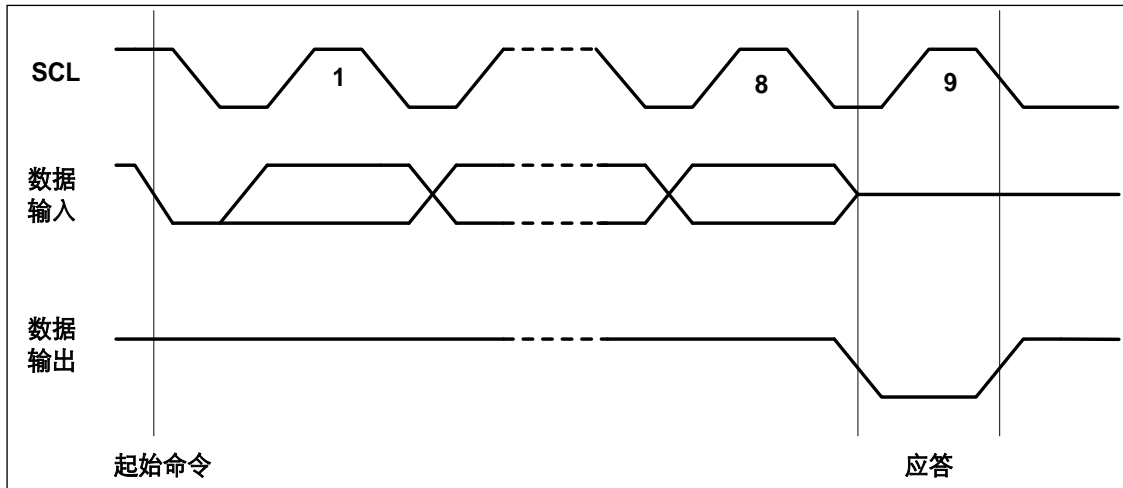


图 9-5 输出应答(ACK)

### 9.3.2 接口时序描述

**时钟有效时序:** SDA 引脚通常被外围器件拉高。SDA 引脚的数据应在 SCL 为低时变化(参见图 9-3); 当数据在 SCL 为高时变化, 将视为下文所述的一个起始或停止命令。

**起始命令:** 当 SCL 为高, SDA 由高到低的变化被视为起始命令, 必须以起始命令作为任何一次读/写操作命令的开始(参见图 9-4)。

**停止命令:** 当 SCL 为高, SDA 由低到高的变化被视为停止命令, 在一个读操作后, 停止命令会使 EEPROM 进入等待态低功耗模式(参见图 9-4)。

**输出应答:** SDA 上的数据都是以 8 位为一组串行输入和输出的, MSB 先发, 接收方在收完每个字节后应当在第 9 个周期回发一个回应 acknowledge 位(以下简称 ack), ack 的时钟由主机提供。发送方在 ack 期间悬空 SDA, 接收方须将 SDA 拉低, 确保 ack 时钟高电平期间 SDA 为低, 形成有效的 ack 信号(参见图 9-5)。

参数编号	符号	标准模式 (100K)		快速模式(400K)		单位
		最小值	最大值	最小值	最大值	
SCL 时钟频率	$F_{SCL}$	0	100	0	400	KHz
启动条件建立时间	$T_{SU:STA}$	4.7	—	0.6	—	us
启动条件保持时间	$T_{HD:STA}$	4.0	—	0.6	—	us
时钟低电平时间	$T_{LOW}$	4.7	—	1.3	—	us
时钟高电平时间	$T_{HIGH}$	4.0	—	0.6	—	us
数据输入建立时间	$T_{SU:DAT}$	250	—	100 <sup>(4)</sup>	—	ns
数据输入保持时间	$T_{HD:DAT}$	5.0 0 <sup>(2)</sup>	— 3.45 <sup>(3)</sup>	— 0 <sup>(2)</sup>	— 0.9 <sup>(3)</sup>	us us
SDA 和 SCL 上升时间	$T_R$	—	1000	20+0.1Cb <sup>(5)</sup>	300	ns
SDA 和 SCL 下降时间	$T_F$	—	300	20+0.1Cb <sup>(5)</sup>	300	ns
停止条件建立时间	$T_{SU:STO}$	4.0	—	0.6	—	us
总线空闲时间	$T_{BUF}$	4.7	—	1.3	—	us
总线的容性负载	$C_b$	—	400	—	400	Pf
噪声容限低值	$V_{nL}$	0.1V <sub>DD</sub>	—	0.1V <sub>DD</sub>	—	V
噪声容限高值	$V_{nH}$	0.2V <sub>DD</sub>	—	0.2V <sub>DD</sub>	—	V

表 9-11°C 接口时序要求

## 9.4 I<sup>2</sup>C 工作流程

FM3316的I<sup>2</sup>C接口只用作主机，且不支持多主机，因此挂在总线上的其他设备都是从机。总线上总是由主机提供同步时钟SCL，SDA数据流方向可以是主机发送从机接收，或者从机发送主机接收。

### 9.4.1 数据发送流程

典型的主机向从机发送数据流图如图9-6所示。

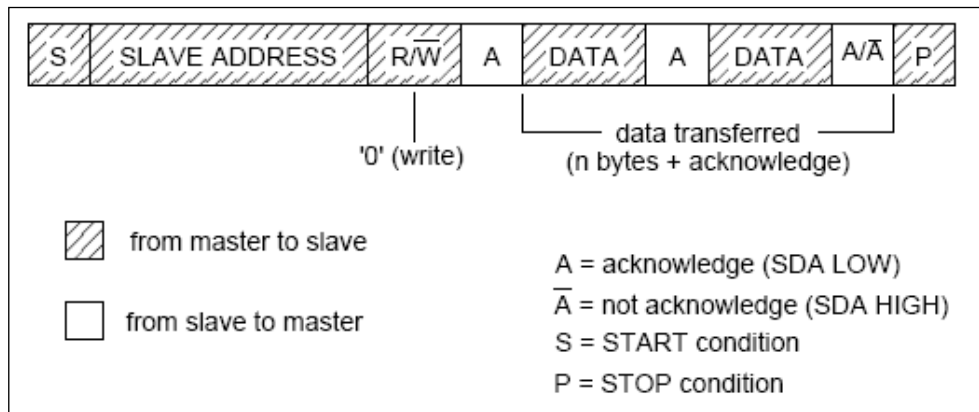


图 9-6 型的主机向从机发送数据流图

- 1、主机发起 START 时序
- 2、主机发送从机地址，从机地址包含 7 位从机地址和 1 位 R/W 标志位，发送数据时 R/W 位为 0。
- 4、主机发送第一帧 8 位数据。
- 5、主机在每次发送完 8 位数据后，会在第 9 个 clock 判断是否检测到有效的 ack，如果主机检测到 ack 成功后，会继续输出下一组 8 位的数据。
- 6、若从机无法响应 ack，主机检测到 ack 失败后应发送 STOP 时序终止发送。

注：从机地址包含 7 位从机地址和 1 位 R/W 标志位。

### 9.4.2 数据接收流程

典型的主机从从机读取数据流图如图9-7所示。

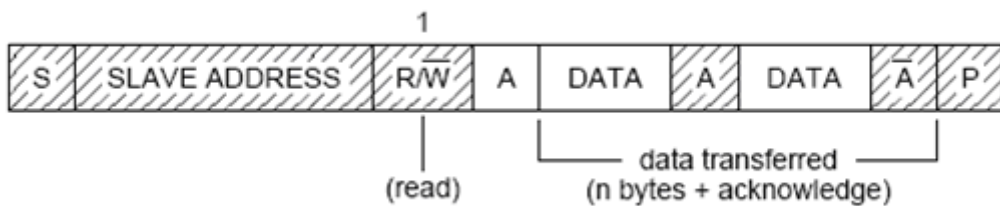


图 9-7 典型的主机从从机读取数据流图

- 1、主机发起 START 时序
- 2、主机发送从机地址，从机地址包含 7 位从机地址和 1 位 R/W 标志位，数据读取时 R/W 位为 1。
- 3、此时设置 SSPCON.RCEN 为 1，主机自动转为接受状态
- 4、主机开始接收第一帧 8 位数据，并在第 9 个 clock 向从机发送有效 ack,从而继续读取下一帧 8 位数据。
- 5、主机读取结束后，发送 STOP 时序终止读取。



### 9.4.3 数据双向数据读写流程

典型的双向数据读写流程图如图 9-8 所示。在主机发送或读取数据过程中,主机可以通过发送 Repeated Start 时序来重新启动一次新的发送或读取通信,所以主机在一次流程中,即可以有数据发送也可以有数据读取。

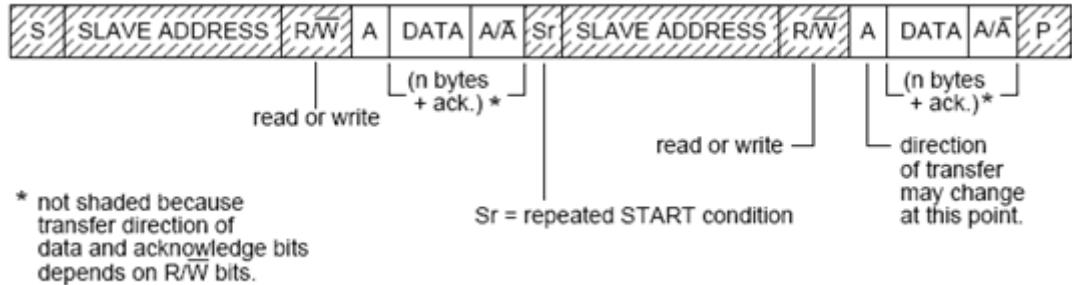


图 9-8 典型的双向数据读写流程图

## 9.5 I<sup>2</sup>C 配置

### 9.5.1 IO 配置

- 1、有两个引脚用于数据传输：  
SDA: GPIO57  
SCL: GPIO56
- 2、需要将 GPIO56 配置为 SCL 功能,则需要将 IODFSEL.2 和 IO56OUTEN.6 配置为 1  
注: 由于 FM3316 的 I2C 接口只用作主机,故 GPIO56 被配置为输出。
- 3、需要将 GPIO57 配置为 SDA 功能,则需要将 IODFSEL.3 和 IO5PUEN.7 配置为 1.  
注: 该端口需设置为 SDA 通道,并且使能上拉电阻(如果无片外上拉)。

### 9.5.2 波特率配置

SSBRGH[7]与 SSPBRG[7:0]组成 SSPBRG[8:0]波特率配置寄存器,波特率由 SSPBRG[8:0]寄存器控制。SSPBRG 是 9 bit 波特率分频系数,波特率计算公式如下:

$$T_{scl} = 2T_{brg}$$

$$T_{brg} = 2 \times T_{mclk} \times (SSPBRG[8:0] + 1); T_{mclk} \text{ 为系统主时钟周期}$$

$$SSPBRG = \frac{F_{mclk}}{4 * F_{scl}} - 1$$

例如对于 100k 波特率,,若系统时钟为 8M,则 SSPBRG=19。

表9-2是不同系统时钟频率下常用的波特率及SSPBRG设置值:

波特率 (kHz)	系统时钟 (MHz)	SSPBRG 值 (十进制)	实际波特率 (kHz)	误差
100	8	19	100	0.00%
	4	9	100	0.00%
	2	4	100	0.00%
400	8	4	400	0.00%
	4	2	333.33	-16.67%

表 9-2 常用时钟频率下波特率计算

### 9.5.3 数据发送配置

- 1、设置 SSPCON.I2CEN 为 1 使能 I2C 模块。
- 2、设置 SSPCON.SEN 为 1，产生 START 时序，结束后产生中断，也可以通过查询 SSPSTAT.S 来判断 START 时序是否产生成功。
- 3、向 SSPBUF 中写入第一帧数据（从机地址，R/W 为 0，代表发送），电路自动将数据发送出去，结束后产生中断，也可以通过查询 SSPSTAT.BF（BF = 0）来判断数据发送是否已经完成，并查询从机的回应（SSPCON.ACKSTAT）来判断是否检测到有效的 ACK。
- 4、此时如果检测到有效 ACK(ACKSTAT=0)，即从机地址匹配成功，便可以开始传送数据，每次数据传送都会产生中断，直到检测到无效的 ACK。
- 5、设置 SSPCON.PEN 为 1，电路自动产生 STOP 时序，结束后产生中断，也可以通过查询 SSPSTAT.P 来判断 STOP 时序是否产生成功。

### 9.5.4 数据接收配置

- 1、设置 SSPCON.I2CEN 为 1 使能 I2C 模块。
- 2、设置 SSPCON.SEN 为 1，产生 START 时序，结束后产生中断，也可以通过查询 SSPSTAT.S 来判断 START 时序是否产生成功。
- 3、向 SSPBUF 中写入第一帧数据（从机地址，R/W 为 1，代表读取），并检测 ACK 信号。
- 4、设置 SSPCON.RCEN 为 1，电路自动转为接收状态，接收完 8 位数据后，产生中断，也可以通过查询 SSPSTAT.BF（BF = 1）来判断数据接收是否已经完成。
- 5、设置 SSPCON.ACKDT=0 来给从机发送 ACK，继续接收下一帧 8 位数据。否则，则产生 STOP 时序来结束接收。
- 6、设置 SSPCON.PEN 为 1，电路自动产生 STOP 时序，结束后产生中断，也可以通过查询 SSPSTAT.P 来判断 STOP 时序是否产生成功。

### 9.5.5 SCL 固定电平设置流程

为更灵活地操作 I2C 总线，芯片提供了对 SCL 和 SDA 的单独控制功能，当 I2C 模块禁止时（SSPCON.I2CEN=0），可通过设置 SSPCON.SCLHL 和 SSPCON.SDAHL 分别控制 SCL 和 SDA 的电平高低。

### 9.5.6 状态机说明

芯片 I2C 总线时序的实现由内部状态机完成，故控制寄存器的各使能位的操作应符合状态机流程方能产生正确的时序。如 START 产生(SSPCON.SEN=1 并产生中断)后写缓冲寄存器才能发出数据，直接写缓冲寄存器则不会启动发送数据流程。

STOP 的产生比较特殊，除了写读数据完成时(OP\_IDLE 状态)写 SSPCON.PEN=1 可以产生 STOP 外，IDLE 状态直接写 PEN=1 也可以产生，这样在某些特殊情况下（如某些从机死机需连发 STOP 复位），可以直接连续写 PEN 和查询清除中断来完成。

## 9.6 寄存器

地址	名称	符号	Stop 模式
01:0260	SSP 控制寄存器	SSPCON	复位
01:0261	SSP 状态寄存器	SSPSTAT	复位
01:0262	波特率设置寄存器	SSPBRG	复位
01:0263	收发缓冲寄存器	SSPBUF	复位
01:0264	中断寄存器	SSPIR	复位

地址	名称	符号	Stop 模式
01:0265	波特率设置高位寄存器	SSPBRGH	复位
01:0266	主状态机编码寄存器	SSPFSM	复位
01:0267	错误标志寄存器	SSPERR	复位

### 9.6.1 I2C 控制寄存器

名称	I2C 控制寄存器 SSPCON							
地址	01:0260H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	I2CEN	SCLHL	SDAHL	ACKEN	RCEN	PEN	RSEN	SEN
位权限	R/W-0	R/W-1	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	I2CEN	I2C 模块使能控制位 1 = I2C 使能 0 = I2C 禁止, 复位状态机至 IDLE 状态, 清除所有错误状态及标志, 使得 I2C 模块可由初始状态重新进行工作, 并释放对 SCL 和 SDA 的控制
6	SCLHL	当 I2C 模块禁止时, SCL 固定为高低电平控制位 1 = 将 SCL 信号转化为高电平, 如非必要, 建议常态设为 1 0 = 将 SCL 信号转化为低电平
5	SDAHL	当 I2C 模块禁止时, SDA 固定为高低电平控制位 1 = 将 SDA 信号转化为高电平, 如非必要, 建议常态设为 1 0 = 将 SDA 信号转化为低电平
4	ACKEN	主控接收模式下, 主机给从机回应使能位 1 = 主机发送回应 ACKDT 给从机 0 = 主机不响应从机
3	RCEN	主控接收模式下, 接收使能位 1 = 主机接收使能 0 = 接收禁止
2	PEN	STOP 时序产生使能控制位 1 = STOP 时序产生使能 0 = STOP 时序产生禁止
1	RSEN	Repeated START 时序产生使能控制位 1 = Repeated START 时序产生使能 0 = Repeated START 时序产生禁止
0	SEN	START 时序产生使能控制位 1 = START 时序产生使能 0 = START 时序产生禁止

### 9.6.2 I2C 状态寄存器

名称	SSP 状态寄存器 SSPSTAT							
地址	01:0261H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WCOL	RFU	R/W	P	S	BF	ACKSTAT	ACKDT
位权限	R/W-0		R-0	R-0	R-0	R-0	R/W-0	R/W-0

位号	位名	说明
7	WCOL	写冲突检测位, MCU 只能在完成 START 时序或完成一帧读写之后才能写 SSPBUF, 否则发生写冲突 1 = 发送写冲突 0 = 未发生冲突、
6	RFU	
5	R/W	I2C 接口状态位 1 = 接口处于读写状态, 正在进行数据传输, 0 = 已完成数据传输
4	P	STOP 标志位, MCU 查询后硬件清 0 1 = 检测到 STOP 时序 0 = 未检测到 STOP 时序
3	S	START 标志位, MCU 查询后硬件清 0 1 = 检测到 START 时序 0 = 未检测到 START 时序
2	BF	缓冲器满状态位 接收: 1 = 接收完成, SSPBUF 满 0 = 接收未完成, SSPBUF 空  发送: 1 = 正在发送, SSPBUF 满 0 = 发送完成, SSPBUF 空
1	ACKSTAT	主控发送模式下, 来自从机的回应信号 1 = 从机无回应 0 = 接收到从机的回应 0
0	ACKDT	主控接收模式下, 主机回应信号的状态 1 = 主机将不给从机回应 0 = 主机将给从机的回应为 0

### 9.6.3 波特率设置寄存器

名称	波特率设置寄存器 SSPBRG							
地址	01:0262H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SSPBRG[7:0]							
位权限	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-1	R/W-1	R/W-1

位号	位名	说明
7-0	SSPBRG[7:0]	SCL 波特率计数器低 8 位

注:  $SSPBRG = \frac{F_{mclk}}{4 * F_{scl}} - 1$

Fmclk 为系统主时钟频率; Fsc1 为 I2C SCL 频率。

### 9.6.4 收发缓冲寄存器

名称	收发缓冲寄存器 SSPBUF							
地址	01:0263H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SSPBUF[7:0]							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	SSPBUF[7:0]	数据的读写通过对 SSPBUF 的操作完成, 发送时, 对 SSPBUF 执行写操作, 同时也载入数据收发移位寄存器(SSPSR); 接收时, SSPBUF 与 SSPSR 组成双缓冲结构, 读出数据为 SSPBUF 的数据。接收完一个字节的的数据, SSPSR 将数据载入 SSPBUF, 同时置位 I2CIF。SSPSR 不是直接寄存器, 没有物理地址。						

### 9.6.5 中断寄存器

名称	中断寄存器 SSPIR							
地址	01:0264H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFUI		RFU			I2CIE		I2CIF
位权限	R/W-00					R/W-0		R/W-0
位号	位名	说明						
7-6	RFUI	保留位						
5-2	RFU							
1	I2CIE	I2C 中断使能控制位 1 = I2C 中断使能 0 = I2C 中断禁止						
0	I2CIF	I2C 中断标志位 1 = 产生 I2C 中断 0 = 未产生 I2C 中断						

### 9.6.6 波特率设置高位寄存器

名称	波特率设置高位寄存器 SSPBRGH							
地址	01:0265H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SSPBRGH	RFU						
位权限	R/W-0							
位号	位名	说明						
7	SSPBRGH	SCL 波特率计数器最高位						
6-0	RFU							

### 9.6.7 主状态机寄存器

名称	主状态机寄存器 SSPFSM							
地址	01:0266H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CRNT_STATE[3:0]			
位权限					R-000			

位号	位名	说明
7-4	RFU	
3-0	CRNT_STATE[3:0]	I2C 主状态机编码，只读 0000 = IDLE 0001 = START1 0010 = START2 0011 = START_DONE 0100 = TX_STATE 0101 = RXACK 0110 = OP_IDLE 0111 = STOP1 1000 = STOP2 1001 = STOP_DONE 1010 = RTP_START 1011 = RX_STATE 1100 = ACK_STATE 1101 = STOP0

### 9.6.8 错误标志寄存器

名称	错误标志寄存器 SSPERR								
地址	01:0267H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	ERRIE	RFU				OIERR	SDERR	IERR	
位权限	R/W-0					R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	ERRIE	错误标志中断使能 读为 0
6-3	RFU	
2	OIERR	OP_IDLE 状态下错误标志位 硬件置位，软件清 0
1	SDERR	START_DONE 状态下错误标志位 硬件置位，软件清 0
0	IERR	IDLE 状态下错误标志位 硬件置位，软件清 0

# 10 UART

## 10.1 概述

UART串行通信模块特点如下

- 最高波特率可至230400(系统主频8MHz)，波特率可软件配置
- 4路独立通道
- 全双工通信口
- UART具有数据接收完成/接收错误中断，并提示错误类型
- 可配置的停止位-支持1个停止位或2个停止位
- 可配置为红外调制输出功能，且载波频率可设置，及载波占空比可设置
- 支持DMA

## 10.2 结构框图

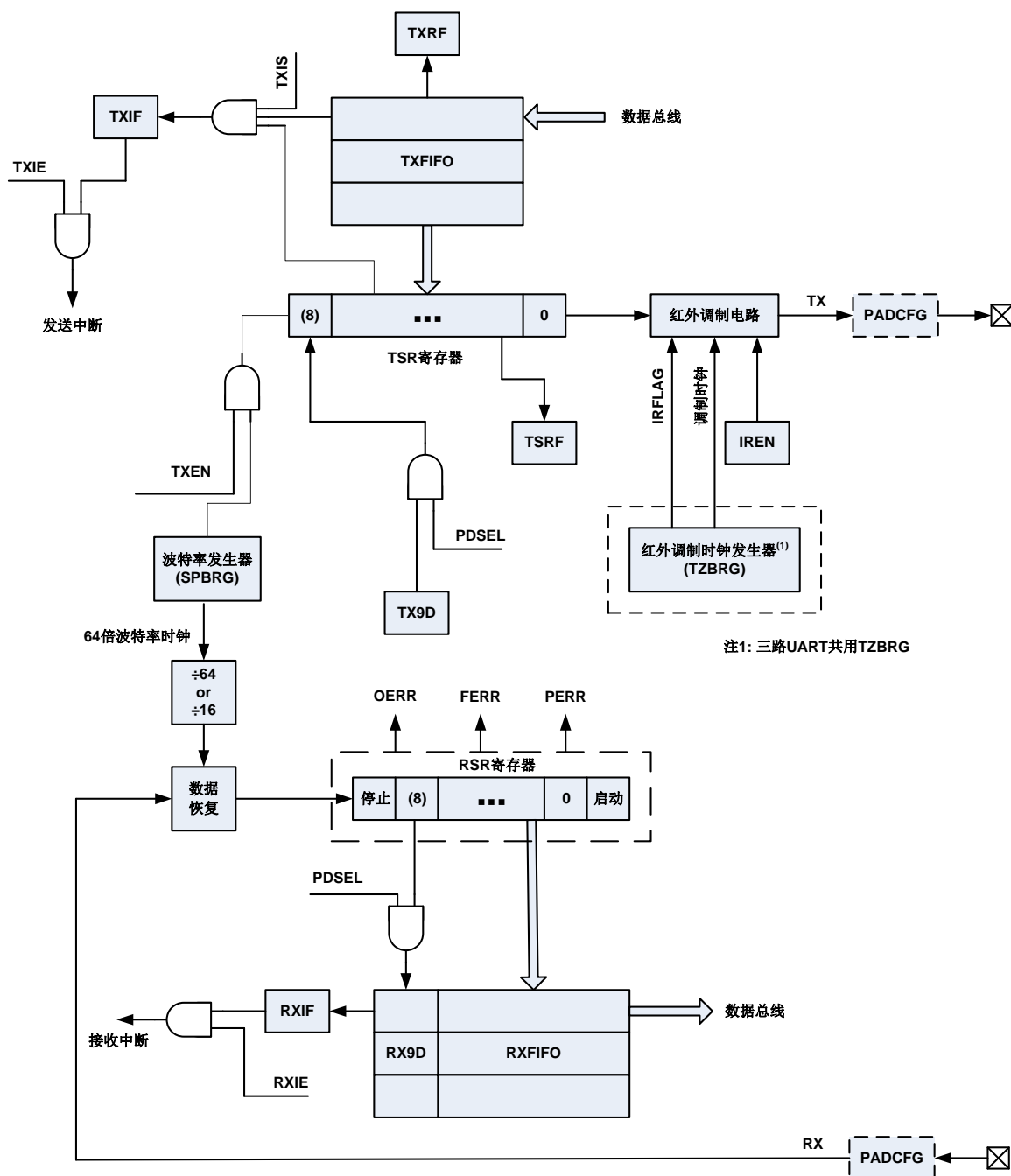


图 10-1UART 结构框图

## 10.3 接口时序

UART 传输的基本时序如下:



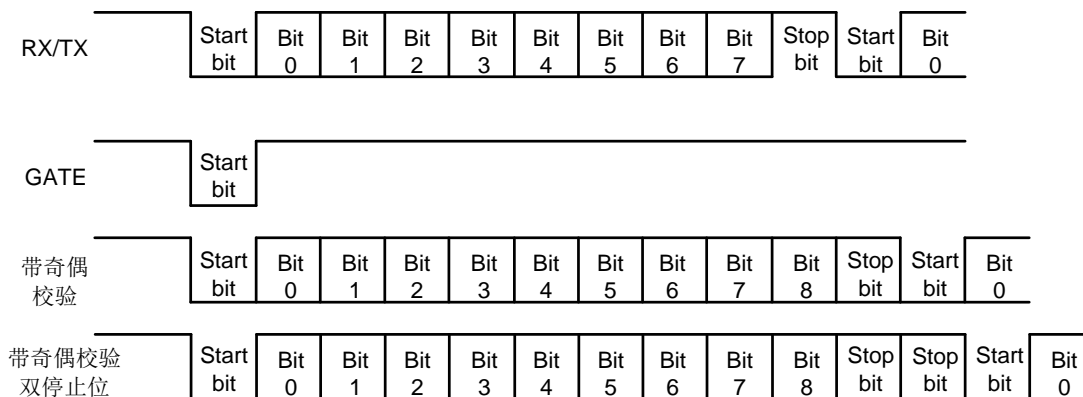


图 10-2 UART 接口时序

UART 可有八种工作方式，由接收状态控制寄存器的  $RXSTA_x.PDSEL_x[1:0]$  位和发送状态寄存器的  $TXSTA_x.STOPSEL_x$  位控制。见下表：

方式	数据位	第 9 位功能	起始位	停止位
0	8	无	1	1
1	8	无	1	2
2	9	奇校验	1	1
3	9	奇校验	1	2
4	9	偶校验	1	1
5	9	偶校验	1	2
6	9	用户自定义	1	1
7	9	用户自定义	1	2

表 10-1 UART 工作方式

## 10.4 工作流程

### 10.4.1 数据发送流程

在发送模式下，UART 的串行数据发送电路主要包括一个发送移位寄存器(TSR)，TSR 功能是将数据逐个移位送出。待发数据必须先写到发送缓冲区中。

$TXIF_x$  是发送中断标志位，可配置为发送缓冲区空或 TSR 空。

数据的发送支持 7bit、8bit 或 9bit 数据格式，如果使用 9bit 的数据格式，必须先设置  $RXSTA.PDSEL[1:0]=11$ ，第 9 位数据要被放入  $TXSTA.TX9D$  位之中。在数据发送之前，必须先将此位写入，然后再把 8 位的值写入  $TXREG$  中。因为一旦  $TXREG$  寄存器被写入数据后，这个 8 位的数据可能马上就会被放入  $TSR$  寄存器开始发送工作，所以为了数据发送正确性，必须先写入第 9 位的值。

一般情况下，一开始  $TSR$  寄存器是空的，数据的发送是先设定波特率  $SPBRGH:SPBRGL$ ，使能发送模块(设定  $TXEN$  为 1)，然后写入  $TXREG$  寄存器开始发送。也可以在设定好波特率  $SPBRGH:SPBRGL$  后，先写入  $TXREG$  寄存器，然后再设定  $TXEN$  使能发送模块来开始数据发送。如果在数据发送过程中将发送模块使能位  $TXEN$  清 0，那么数据发送工作就会被中断，发送模块也会被复位。

下图是 UART 异步发送的两种工作模式：

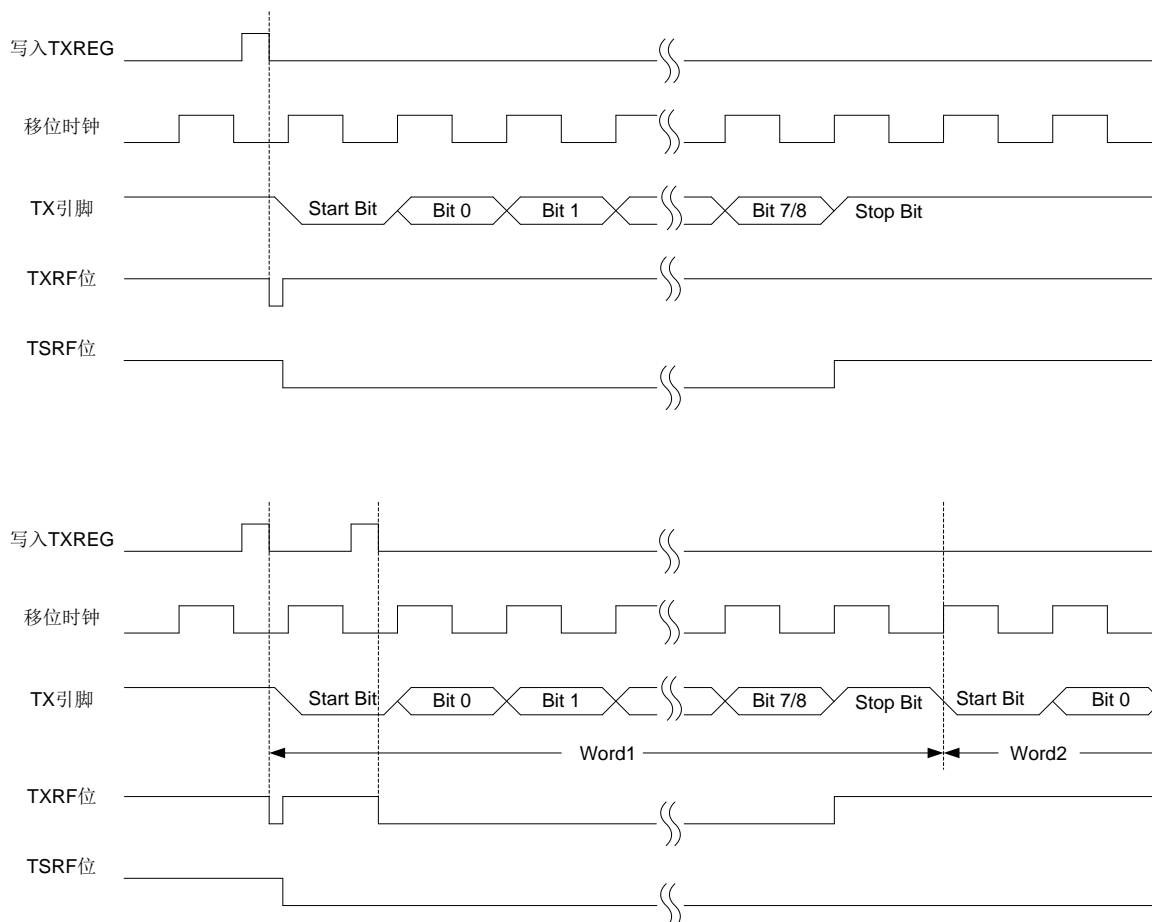


图 10-3 UART 异步发送工作模式

设置异步发送操作的步骤如下：

1. 根据 CPU 的工作时钟，选择合适的波特率。初始化 SPBRGH:SPBRGL。
2. 若需要中断，置相应的 UARTIE.TXIE=1；
3. 决定数据发送的格式。设定 RXSTA.PDSEL[1:0]位，决定发送 8 位数据还是 9 位数据；设定 TXSTA.STOPSEL 位，决定发送 1 位还是 2 位停止位；
4. 如果希望发送的串行数据红外调制，向 TZBRGH: TZBRGL 寄存器写入合适的值来获得相应的调制频率和占空比，并置 TXSTA.IREN=1；
5. 使能发送模块。置 TXSTA.TXEN=1；
6. 如果选择发送 9 位数据，第 9 位应先写入 TXSTA.TX9D 位；
7. 将 8 位要发送的数据写入 TXREG 寄存器(启动发送)。

## 10.4.2 数据接收流程

UART 的串行数据接收电路主要包括一个接收移位寄存器(RSR)。当接收到停止位后，RSR 就把接收到的数据送入接收缓冲区(RXREG)，传送完成后，根据接收中断控制 RX\_INTSEL，在每次接收数据送入 RXREG 后将中断标志 RXIF 置 1 或是在接收 RXREG 满时将中断标志置 1。是否响应中断，可以设置 UARTIE 寄存器的 RXIE 位来控制。RXIF 位是只读位，只能硬件清 0。当 RXREG 已满时，RSR 接收到一帧数据后会将其写入 RXREG，并置 RXIF 为 1，同时发生溢出错，OERR 被置 1。对 OERR 的清零可以通过把 RXSTA 寄存器的 RXEN 位清 0 来复位接收逻辑电路，然后再置 1。接收过程中，如果检测到的停止位是“0”，则发生帧格式错，FERR 被置 1；如果发生奇偶校验错，标志位 PERR 被置 1。OERR、FERR、PERR 都可以软件清 0。

设置异步接收操作的步骤如下：

1. 根据 CPU 的工作时钟,选择合适的波特率。初始化 SPBRGH:SPBRGL。

2. 若需要中断，置 UARTIE.RXIE=1；
3. 设置数据接收的格式。设定 RXSTA.PDSEL[1:0]位，设置接收 8 位数据还是 9 位数据；设定 TXSTA.STOPSEL 位，设置 1 位还是 2 位停止位；
4. 使能接收模块。置 RXSTA.RXEN=1；配置 RXFIFOSTA.RX\_INTSEL 位选择 RX 中断为单 BYTE 接收中断或 RXREG 满中断。
5. 在接收完毕时，RXIF 位会置 1，如果 RXIE 位为 1，将会产生 RXIF 的中断；
6. 读取 RXSTA 寄存器，获得第 9 位数据 RX9D 的值(如果接收 9 位的数据格式)，并判断数据接收是否出错；
7. 读取 RXREG 寄存器，获得 8 位数据；
8. 如果接收过程中有错误发生，写 0 清 0 或将 RXEN 位清 0 来清除错误。

## 10.5 波特率发生

### 10.5.1 波特率发生

波特率因子寄存器是一个 16 位的可读写的寄存器，由 SPBRGH 和 SPRRGL 两个寄存器共同组成，其值 X 为 0—65535 之间的任一整数。

波特率计算公式：

$$\text{波特率} = F_{\text{sys}} / (X+1), X = \text{UARTDIV};$$

其中， $F_{\text{sys}}$  为系统时钟频率。为了支持全双工通信，接收和发送波特率单独产生；

下表是常用系统时钟频率下的波特率：

Baud	fcoreclk=16MHz			fcoreclk=8MHz		
	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300.0019	0.000625	53333	299.9963	-0.00125	26667
1200	1200.03	0.0025	13333	1199.94	-0.005	6667
2400	2399.88	-0.005	6667	2400.24	0.010001	3333
4800	4800.48	0.010001	3333	4799.04	-0.02	1667
9600	9598.08	-0.02	1667	9603.842	0.040016	833
19200	19207.68	0.040016	833	19184.65	-0.07994	417
38400	38369.3	-0.07994	417	38461.54	0.160256	208
57600	57553.96	-0.07994	278	57553.96	-0.07994	139
115200	115107.9	-0.07994	139	115942	0.644122	69
230400	231884.1	0.644122	69	228571.4	-0.79365	35
460800	457142.9	-0.79365	35	470588.2	2.124183	17

Baud	fcoreclk=24MHz			fcoreclk=32MHz		
	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
300	300	0	80000	299.9991	-0.00031	106667
1200	1200	0	20000	1199.985	-0.00125	26667
2400	2400	0	10000	2400.06	0.0025	13333
4800	4800	0	5000	4799.76	-0.005	6667
9600	9600	0	2500	9600.96	0.010001	3333
19200	19200	0	1250	19196.16	-0.02	1667
38400	38400	0	625	38415.37	0.040016	833
57600	57553.96	-0.07994	417	57553.96	-0.07994	556
115200	115384.6	0.160256	208	115107.9	-0.07994	278

Baud	fcoreclk=24MHz			fcoreclk=32MHz		
	Actual (bps)	Error%	X+1	Actual (bps)	Error%	X+1
230400	230769.2	0.160256	104	230215.8	-0.07994	139
460800	461538.5	0.160256	52	463768.1	0.644122	69

表 10-2 常用时钟频率下波特率计算

## 10.5.2 波特率自适应

利用 Timer 的 Capture 功能，可以实现波特率自适应功能。可实现的一种方法为，外部 UART 设备按约定的数据内容(比如 0xF8)发送一帧，由 Timer 对该帧数据的高电平脉宽进行计数，MCU 读取 Timer 捕捉结果计算得到波特率因子，并写入波特率发生寄存器中，作为波特率发生的时钟分频计数值 X 使用。这时接收状态复位，重新等待起始位，以写入的波特率因子所产生的波特率接收数据。参考 Timer 章节。

## 10.5.3 红外调制载波频率

红外调制载波频率由寄存器 TZ 控制，占空比由 TH 控制，其频率计算公式为：

载波频率 =  $F_{sys} / (TZ+1)$ ， $F_{sys}$  为系统时钟频率

红外调制的方式为：发送数据 0 时调制红外频率，发送数据 1 时不调制。为满足 PNP 和 NPN 两种红外驱动管的需求，通过寄存器 IRFLAG，可以控制红外调制输出的极性，IRFLAG=0 时为正极性输出，适合 PNP 管驱动，IRFLAG=1 时为负极性输出，适合 NPN 管驱动，如下图所示：

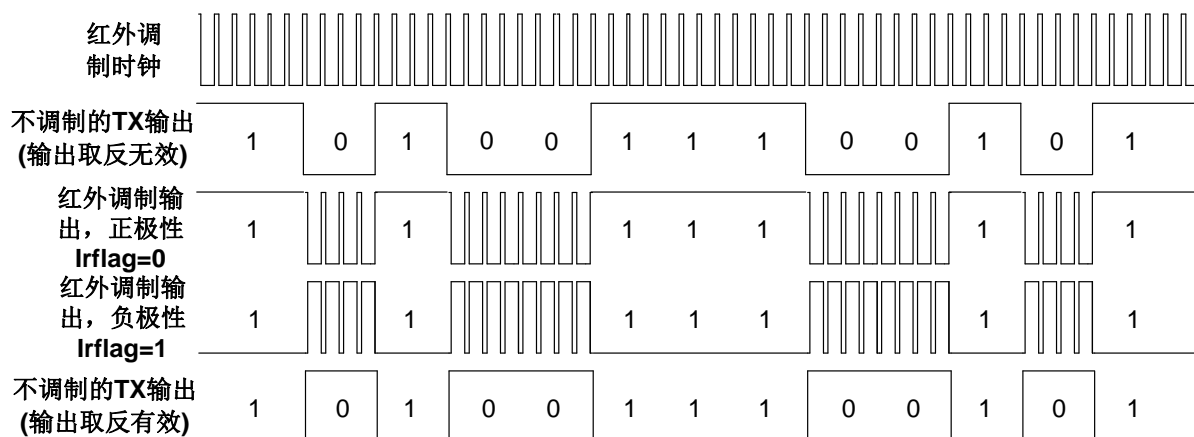


图 10-4 红外调制极性

载波占空比，在 TH 为 4'b0000 时，如下：

$$Y = (TZ[10:1] + 1) / (TZ + 1)$$

在 TZ[10:4] 为 7'b0000000 时，占空比如下：

$$Y = TH / (TZ[3:0] + 1)$$

若占空比计算值大于 1，则载波为高电平

其它情况下，载波占空比为：

$$Y = (TZ[10:4] * TH) / (TZ + 1)$$

当红外调制机箱反相时 (IRFLAG=1)，占空比为 1-Y。

## 10.6 寄存器

地址	名称	符号	Stop 模式
----	----	----	---------

地址	名称	符号	Stop 模式
01:02A0	UART 中断使能寄存器	UARTIE	复位
01:02A1	UART 中断标志寄存器	UARTIF	复位
01:02A2	红外调制配置高位寄存器	TZBRGH	复位
01:02A3	红外调制配置低位寄存器	TZBRGL	复位
01:02A4~02A7	UART 接收状态寄存器	RXSTA0~3	复位
01:02A8~02AB	UART 发送状态寄存器	TXSTA0~3	复位
01:02AC~02AF	UART 接收缓冲寄存器	RXREG0~3	复位
01:02B0~02B3	UART 发送缓冲寄存器	TXREG0~3	复位
01:02B4~02B7	UART 波特率发生器高位	SPBRGH0~3	复位
01:02B8~02BB	UART 波特率发生器低位	SPBRGL0~3	复位
01:02BC~02BF	UART 发送缓冲区状态寄存器	TXFIFOSTA0~3	复位
01:02C0~02C3	UART 接收缓冲区状态寄存器	RXFIFOSTA0~3	复位
01:02C4~02C7	收发取反控制器	RTXCON0~3	复位

## 10.6.1 中断控制

### 10.6.1.1 UART 中断使能寄存器

名称	UARTIE							
地址	01:02A0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXIE3	TXIE3	RXIE2	TXIE2	RXIE1	TXIE1	RXIE0	TXIE0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	RXIE3	UART3 接收中断允许位 1 = 允许 UART3 接收中断 0 = 禁止 UART3 接收中断
6	TXIE3	UART3 的发送中断允许位 1 = 允许 UART3 发送中断 0 = 禁止 UART3 发送中断
5	RXIE2	UART2 接收中断允许位 1 = 允许 UART2 接收中断 0 = 禁止 UART2 接收中断
4	TXIE2	UART2 的发送中断允许位 1 = 允许 UART2 发送中断 0 = 禁止 UART2 发送中断
3	RXIE1	UART1 接收中断允许位 1 = 允许 UART1 接收中断 0 = 禁止 UART1 接收中断
2	TXIE1	UART1 的发送中断允许位 1 = 允许 UART1 发送中断 0 = 禁止 UART1 发送中断
1	RXIE0	UART0 接收中断允许位 1 = 允许 UART0 接收中断 0 = 禁止 UART0 接收中断

位号	位名	说明
0	TXIE0	UART0 的发送中断允许位 1 = 允许 UART0 发送中断 0 = 禁止 UART0 发送中断

### 10.6.1.2 UART 中断标志寄存器

名称	UARTIF							
地址	01:02A1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXIF3	TXIF3	RXIF2	TXIF2	RXIF1	TXIF1	RXIF0	TXIF0
位权限	R/W0/Dy- 0	R/W0/Dy- 1	R/W0/Dy- 0	R/W0/Dy- 1	R/W0/Dy- 0	R/W0/Dy- 1	R/W0/Dy- 0	R/W0/Dy- 1

位号	位名	说明
7	RXIF3	UART3 接收中断标志位 1 = 接收完成标志，数据被写入 RCREG 后硬件自动置 1； 0 = 等待接收或正在接收（CPU 执行任何对 RCREG 的操作将会引起硬件清 0）。
6	TXIF3	UART3 发送中断标志位 1 = 根据 TX_INTSEL3 的设定产生中断，默认为发送缓冲器空产生中断，硬件自动置 1； 0 = CPU/DMA 向发送缓冲器 TXREG3 写入数据后，硬件自动清 0，也可软件清 0；
5	RXIF2	UART2 接收中断标志位 1 = 接收完成标志，数据被写入 RCREG 后硬件自动置 1； 0 = 等待接收或正在接收（CPU 执行任何对 RCREG 的操作将会引起硬件清 0）。
4	TXIF2	UART2 发送中断标志位 1 = 根据 TX_INTSEL2 的设定产生中断，默认为发送缓冲器空产生中断，硬件自动置 1； 0 = CPU/DMA 向发送缓冲器 TXREG2 写入数据后，硬件自动清 0，也可软件清 0；
3	RXIF1	UART1 接收中断标志位 1 = 接收完成标志，数据被写入 RCREG 后硬件自动置 1； 0 = 等待接收或正在接收（CPU 执行任何对 RCREG 的操作将会引起硬件清 0）。
2	TXIF1	UART1 发送中断标志位 1 = 根据 TX_INTSEL1 的设定产生中断，默认为发送缓冲器空产生中断，硬件自动置 1； 0 = CPU/DMA 向发送缓冲器 TXREG1 写入数据后，硬件自动清 0，也可软件清 0；
1	RXIF0	UART0 接收中断标志位 1 = 接收完成标志，数据被写入 RCREG 后硬件自动置 1； 0 = 等待接收或正在接收（CPU 执行任何对 RCREG 的操作将会引起硬件清 0）。
0	TXIF0	UART0 发送中断标志位 1 = 根据 TX_INTSEL0 的设定产生中断，默认为发送缓冲器空产生中断，硬件自动置 1； 0 = CPU/DMA 向发送缓冲器 TXREG0 写入数据后，硬件自动清 0，也可软件清 0；

## 10.6.2 红外调制配置寄存器

名称	红外调制配置寄存器高位 TZBRGH							
地址	01:02A2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	IRFLAG	TH[3:0]				TZ[10:8]		
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0

位号	位名	说明
7	IRFLAG	红外调制输出的极性 0 = 正极性; 1 = 负极性。
6-3	TH[3:0]	红外调制占空比 意义参见红外调制载波频率章节
2-0	TZ[10:8]	红外调制载波频率配置高位 意义参见红外调制载波频率章节

名称	红外调制配置寄存器低位 TZBRGL							
地址	01:02A3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TZ[7:0]							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	TZ[7:0]	意义参见红外调制载波频率章节

## 10.6.3 UART 状态控制

### 10.6.3.1 UART 接收状态控制寄存器

名称	RXSTA0							
地址	01:02A4H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL0[1:0]		ERRIE0	RXEN0	PERR0	FERR0	OERR0	RX9D0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0

名称	RXSTA1							
地址	01:02A5H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL1[1:0]		ERRIE1	RXEN1	PERR1	FERR1	OERR1	RX9D1
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0

名称	RXSTA2							
地址	01:02A6H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL2[1:0]		ERRIE2	RXEN2	PERR2	FERR2	OERR2	RX9D2
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0

名称	RXSTA3							
----	--------	--	--	--	--	--	--	--

地址	01:02A7H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDSEL3[1:0]		ERRIE3	RXEN3	PERR3	FERR3	OERR3	RX9D3
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0

位号	位名	说明
7-6	PDSELx[1:0]	模式选择位 00 = 8 位数据, 无奇偶校验; 01 = 8 位数据, 偶校验; 10 = 8 位数据, 奇校验。 11 = 9 位数据, 无奇偶校验;
5	ERRIEx	错误中断允许位, 包括奇偶校验错, 帧格式错, 溢出错
4	RXENx	接收模块使能位 1 = 使能接收模块; 0 = 禁止接收模块, 接收模块被复位。
3	PERRx	奇偶校验错标志位, 只可写 0 1 = 校验错; 0 = 无校验错。
2	FERRx	帧格式错标志位, 只可写 0 1 = 帧格式错; 0 = 无帧格式错。
1	OERRx	溢出错标志位 1 = 有溢出错误; 0 = 无溢出错误。
0	RX9Dx	接收数据的第 9 位

### 10.6.3.2 UART 发送状态控制寄存器

名称	TXSTA0							
地址	01:02A8H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	STOPSEL0	TXIS0	TXEN0	IREN0	RFU	RFUI	TX9D0
位权限		R/W-0	R/W-0	R/W-0	R/W-0		R-1	R/W-0

名称	TXSTA1							
地址	01:02A9H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	STOPSEL1	TXIS1	TXEN1	IREN1	RFU	RFUI	TX9D1
位权限		R/W-0	R/W-0	R/W-0	R/W-0		R-1	R/W-0

名称	TXSTA2							
地址	01:02AAH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	STOPSEL2	TXIS2	TXEN2	IREN2	RFU	RFUI	TX9D2
位权限		R/W-0	R/W-0	R/W-0	R/W-0		R-1	R/W-0

名称	TXSTA3							
地址	01:02ABH							



位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	STOPSEL3	TXIS3	TXEN3	IREN3	RFU	RFUI	TX9D3
位权限		R/W-0	R/W-0	R/W-0	R/W-0		R-1	R/W-0

位号	位名	说明
7	RFU	
6	STOPSEL <sub>x</sub>	停止位选择位 1 = 停止位为 2 位; 0 = 停止位为 1 位。
5	TXIS <sub>x</sub>	发送中断选择位 1 = 移位寄存器空产生中断; 0 = 发送缓冲器空产生中断。
4	TXEN <sub>x</sub>	发送模块使能位 1 = 使能发送模块; 0 = 禁止发送模块, 发送模块被复位。
3	IREN <sub>x</sub>	发送红外调制使能位 1 = 使能发送红外调制; 0 = 禁止发送红外调制。
2	RFU	
1	RFUI	保留位
0	TX9D <sub>x</sub>	发送数据的第 9 位, 此 bit 应在启动发送前写入

## 10.6.4 接收/发送缓冲寄存器

### 10.6.4.1 UART 接收缓冲寄存器

名称	RXREG0							
地址	01:02ACH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXREG0							
位权限	R-00000000							

名称	RXREG1							
地址	01:02ADH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXREG0							
位权限	R-00000000							

名称	RXREG2							
地址	01:02AEH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXREG0							
位权限	R-00000000							

名称	RXREG3							
地址	01:02AFH							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXREG0							
位权限	R-00000000							

7 位收发时，接收的 7bits 数据存入 RXREGx[6:0]

#### 10.6.4.2 UART 发送缓冲寄存器

名称	TXREG0							
地址	01:02B0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXREG0							
位权限	W-00000000							

名称	TXREG1							
地址	01:02B1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXREG1							
位权限	W-00000000							

名称	TXREG2							
地址	01:02B2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXREG2							
位权限	W-00000000							

名称	TXREG3							
地址	01:02B3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXREG3							
位权限	W-00000000							

7 位收发时，发送的 7bits 数据写入 TXREG[6:0]

#### 10.6.5 波特率发生寄存器

名称	SPBRGH0							
地址	01:02B4H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGH0							
位权限	R/W-00000011							

名称	SPBRGH1							
地址	01:02B5H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGH1							
位权限	R/W-00000011							

名称	SPBRGH2							
地址	01:02B6H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGH2							
位权限	R/W-00000011							

名称	SPBRGH3							
地址	01:02B7H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGH3							
位权限	R/W-00000011							

名称	SPBRGL0							
地址	01:02B8H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGL0							
位权限	R/W-01000001							

名称	SPBRGL1							
地址	01:02B9h							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGL1							
位权限	R/W-01000001							

名称	SPBRGH2							
地址	01:02BAh							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGL2							
位权限	R/W-01000001							

名称	SPBRGL3							
地址	01:02BBH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SPBRGL3							
位权限	R/W-01000001							

波特率计算详见§10.5 波特率发生小节

$UARTDIV[15:0] = \{ SPBRGH, SPBRGL \}$

注：当 $\{SPBRGH, SPBRGL\} \leq 16'H000F$  时， $UARTDIV=16'H000F$ ；  
当 $\{SPBRGH, SPBRGL\} > 16'H000F$  时， $UARTDIV=\{SPBRGH, SPBRGL\}$ ；

## 10.6.6 收发缓冲区控制寄存器

### 10.6.6.1 发送缓冲区状态控制寄存器

名称	TXFIFOSTA0							
地址	01:02BCH							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			TX_INTSEL0		RFU	TXFF0
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R-0

<b>名称</b>	<b>TXFIFOSTA1</b>							
<b>地址</b>	<b>01:02BDH</b>							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			TX_INTSEL1		RFU	TXFF1
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R-0

<b>名称</b>	<b>TXFIFOSTA2</b>							
<b>地址</b>	<b>01:02BEH</b>							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			TX_INTSEL2		RFU	TXFF2
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R-0

<b>名称</b>	<b>TXFIFOSTA3</b>							
<b>地址</b>	<b>01:02BFH</b>							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			TX_INTSEL3		RFU	TXFF3
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R-0

位号	位名	说明
7	RFU	
6-4	RFUI	保留位
3-2	TX_INTSEL	发送中断选择位 11 = 不产生中断; 10 = 发送缓冲寄存器空产生中断; 01 = 发送缓冲寄存器空且移位寄存器空产生中断; 00 = 根据 TXIS 寄存器的设定产生中断;
1	RFU	
0	TXFF	发送缓冲寄存器状态标志位 1 = 发送缓冲寄存器中有 1 笔数据; 0 = 发送缓冲寄存器空;

### 10.6.6.2 接收缓冲区状态控制寄存器

<b>名称</b>	<b>RXFIFOSTA0</b>							
<b>地址</b>	<b>01:02C0H</b>							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			RFU	RX_INTSEL0	RFU	RXFF0
位权限		R/W-1	R/W-0	R/W-0		R/W-00		R/W-0

<b>名称</b>	<b>RXFIFOSTA1</b>							
<b>地址</b>	<b>01:02C1H</b>							

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			RFU	RX_INTSEL1	RFU	RXFF1
位权限		R/W-1	R/W-0	R/W-0		R/W-00		R/W-0

名称	RXFIFOSTA2							
地址	01:02C2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			RFU	RX_INTSEL2	RFU	RXFF2
位权限		R/W-1	R/W-0	R/W-0		R/W-00		R/W-0

名称	RXFIFOSTA3							
地址	01:02C3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	RFUI			RFU	RX_INTSEL3	RFU	RXFF3
位权限		R/W-1	R/W-0	R/W-0		R/W-00		R/W-0

位号	位名	说明
7	RFU	
6-4	RFUI	保留位
3	RFU	
2	RX_INTSEL	接收中断选择位 1 = 接收缓冲寄存器满产生中断; 0 = 单笔接收完成产生中断;
1	RFU	
0	RXFF	接收缓冲寄存器状态标志位 1 = 接收缓冲寄存器中有 1 笔数据; 0 = 接收缓冲寄存器空;

### 10.6.6.3 接收发送取反控制寄存器 RTXCON

名称	RTXCON0							
地址	01:02C4H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RTX7EN	RXDFLAG0	TXDFLAG0
位权限						R/W-0	R/W-0	R/W-0

名称	RTXCON1							
地址	01:02C5H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RTX7EN	RXDFLAG1	TXDFLAG1
位权限						R/W-0	R/W-0	R/W-0

名称	RTXCON2							
----	---------	--	--	--	--	--	--	--

地址	01:02C6H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RTX7EN	RXDFLAG2	TXDFLAG2
位权限						R/W-0	R/W-0	R/W-0

名称	RTXCON3							
地址	01:02C7H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					RTX7EN	RXDFLAG3	TXDFLAG3
位权限						R/W-0	R/W-0	R/W-0

位号	位名	说明
7-3	RFU	
2	RTX7EN	收发 7bit 数据使能 1 = 收发 7 位数据帧，格式为 7 位数据位 +STOP，收发数据为 RXREG/TXREG[6:0] 0 = 正常收发；
1	RXDFLAG	接收控制位 1 = 接收数据取反； 0 = 接收数据不取反。
0	TXDFLAG	发送控制位 1 = 发送数据取反，若红外调制开启时，则取反无效，详见下图波形； 0 = 发送数据不取反。

# 11 SPI

## 11.1 概述

串行外设接口（Serial Peripheral Interface, SPI）是外部设备通过 3 线交换 8 位数据的串行同步通讯手段。芯片提供了一个 SPI 接口模块，可配置为主设备或从设备，实现与外部的 SPI 通信。

特点：

- 全双工3线串行同步收发
- 主从模式
- 可编程时钟极性和相位
- 可编程比特速率
- 从模式最大频率为 $F_{mclk}/2$
- 传输结束中断标志
- 写冲突错标志
- 主模式错误检测、保护和中断标志
- 支持DMA

## 11.2 结构框图

图 11-1 为 SPI 模块的结构示意图。

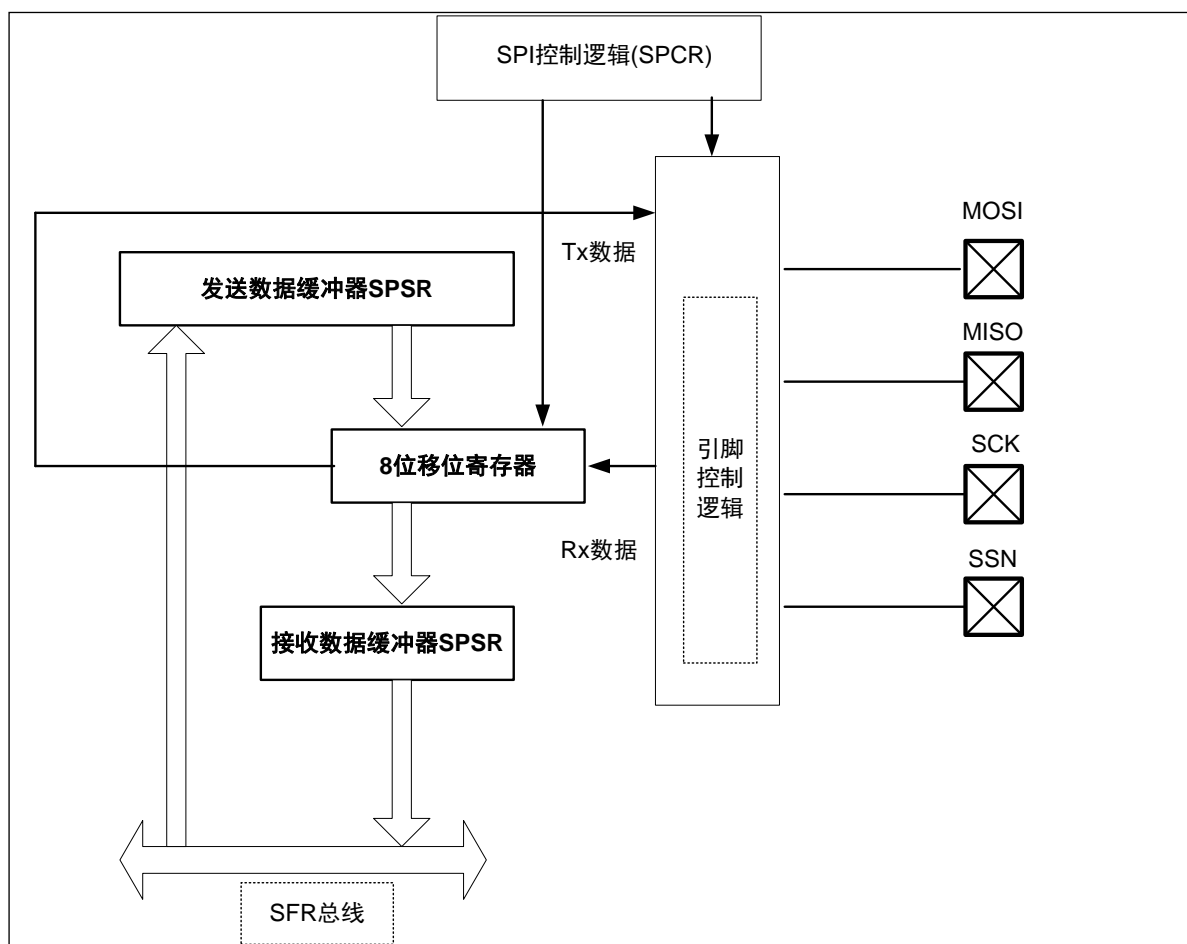


图 11-1 SPI 结构框图

## 11.3 接口时序

为了兼容不同的 SPI 外设，SPI 串行时钟的时序可以通过时钟相位选择位（SPCR.CPHA）和时钟极性选择位（SPCR.CPOL）设置产生 4 种不同组合。为保证数据正确传输，主从器件的时序配置必需一致。

当处于从器件模式或 SPI 系统使能位（SPCR.SPE）位为 0 时，SPI 的 SCK 引脚无串行时钟输出。

### 11.3.1 CPHA=0

CPHA=0 时，SPI 模块在串行时钟的第一个跳变沿采样数据，即：

若 CPOL=1，在串行时钟的下降沿采样数据；

若 CPOL=0，在串行时钟的上升沿采样数据。如图 11-2 所示：

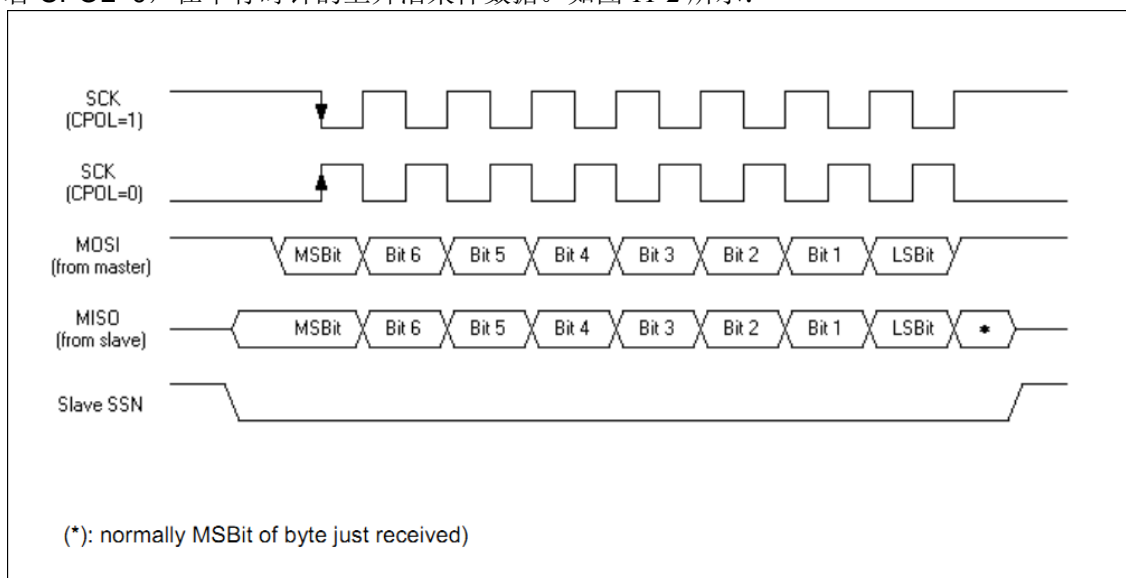


图 11-2 SPI 数据/时钟时序图（CPHA=0）

### 11.3.2 CPHA=1

CPHA=1 时，SPI 模块在串行时钟的第二个跳变沿采样数据，即：

若 CPOL=1，在串行时钟的上升沿采样数据；

若 CPOL=0，在串行时钟的下降沿采样数据。如图 11-3 所示：

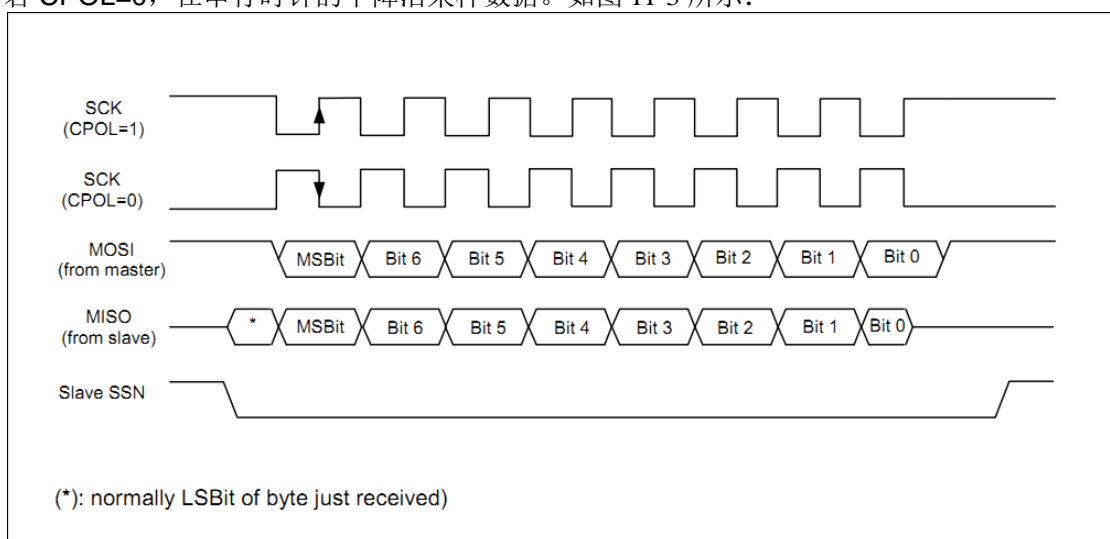


图 11-3 SPI 数据/时钟时序图（CPHA=1）



### 11.3.3 从器件 SSN

若 SPI 为从器件，则  $CPHA=0$  时，SSN 引脚必须在每字节数据传输后拉高，以便可以拉低启动下一字节传输，并避免产生写冲突错误。如图 11-4 所示：

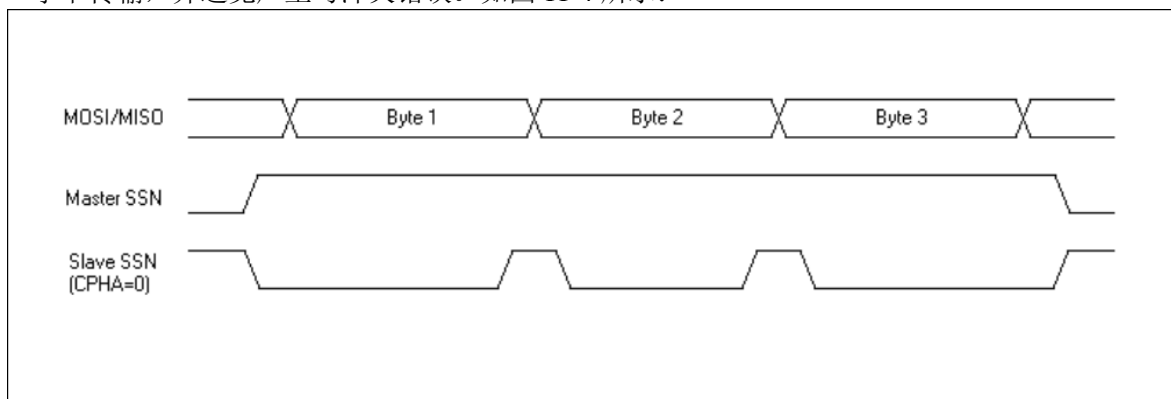


图 11-4 SPI SSN 时序图 ( $CPHA=0$ )

$CPHA=1$  时，从器件的 SSN 引脚可以在连续数据传输时一直为低，如图 11-5 所示：

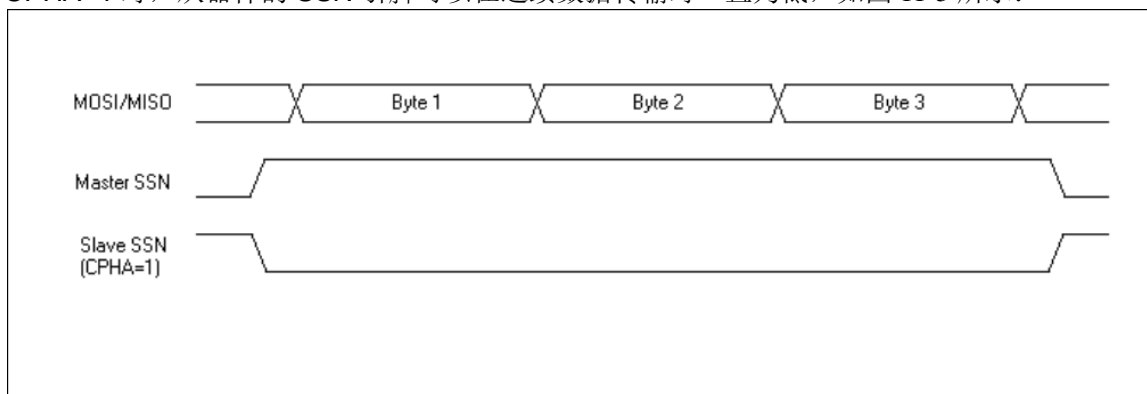


图 11-5 SPI SSN 时序图 ( $CPHA=1$ )

## 11.4 SPI 配置

### 11.4.1 I/O 配置

#### 主输出、从输入 (MOSI)

主出从入 (MOSI) 引脚是主器件的输出和从器件的输入，用于主器件到从器件的串行数据传输。当 SPI 配置为主器件时，该引脚为输出，当 SPI 配置为从器件时，该引脚为输入。数据传输时 MSB 在前。

该引脚映射到 PD4，需要配置数字功能选择寄存器 DFSEL。

#### 主输入、从输出 (MISO)

主入从出 (MISO) 引脚是从器件的输出和主器件的输入，用于从器件到主器件的串行数据传输。当 SPI 配置为主器件时，该引脚为输入，当 SPI 配置为从器件时，该引脚为输出。数据传输时 MSB 在前。

该引脚映射到 PD5，需要配置数字功能选择寄存器 DFSEL。

#### 串行时钟 (SCK)

串行时钟 (SCK) 引脚是主器件的输出和从器件的输入，用于同步主器件和从器件之间在 MOSI 和 MISO 线上的串行数据传输。当 SPI 配置为主器件时，该引脚输出时钟，当 SPI 配置为从器件时，该

引脚为输入。

该引脚映射到 PD6，需要配置数字功能选择寄存器 DFSEL。

### 从选择 (SSN)

从选择 (SSN) 引脚用来控制从器件选中，如图 11-2 所示，当 SPI 配置为主器件时，SSN 引脚必须接高电平，当 SPI 配置为从器件时，SSN 引脚必须接低电平。

该引脚映射到 PD7，需要配置数字功能选择寄存器 DFSEL。

SPI 主从器件的连接如图 11-6 所示：

主器件的 MOSI、MISO 和 SCK 分别连在一起，主器件的 SSN 必须接高电平，从器件的 SSN 必须接低电平。主从器件通过 MOSI、MISO 连成一个环路，主器件输出时钟，数据传输时，主器件通过 MOSI 输出数据，从器件通过 MISO 输出数据。一字节数据传输完毕，主从器件将交换 8 位移位寄存器数值。

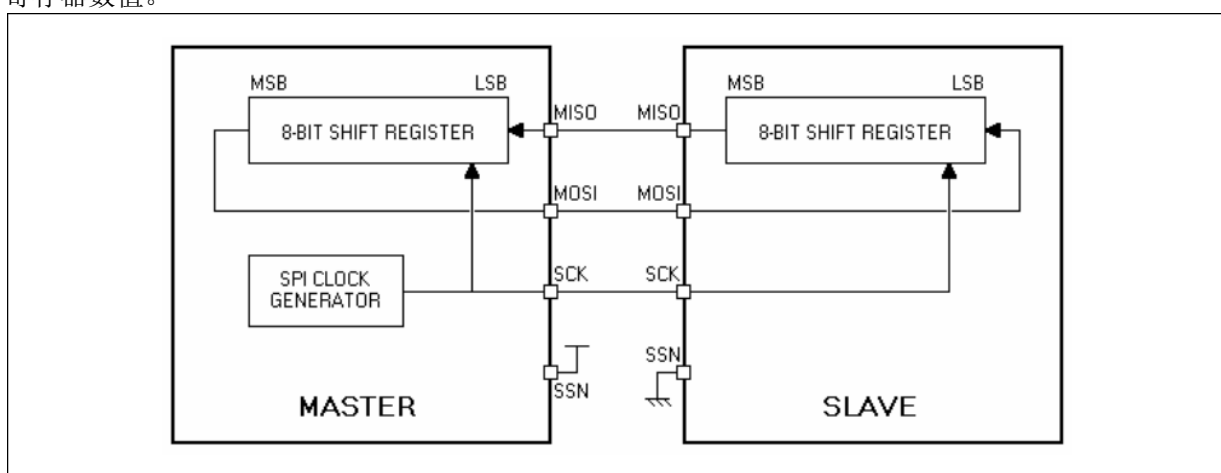


图 11-6 SPI Master/SPI Slave 互连

## 11.4.2 数据传输配置

- 1、进行数据传输前需先配置 SPCR2.SPI\_EN 位和 SPCR1.MSTR 位，以使能 SPI 和设置主从模式。
- 2、配置 SPCR1.CPHA 位和 SPCR1.CPOL 位，以设置串行时钟相位和极性（主从器件需一致）。
- 3、配置 SPCR1.BR[2:0]位，以设置串行时钟波特率（若为从器件模式则不用设置，串行时钟速率由主器件决定）。
- 4、需要时，配置中断，配置 SPIIE.TX\_E\_IE, SPIIE.RX\_NE\_IE 位。
- 5、主器件模式下数据传输前需先将从器件的 SSN 引脚拉低，主器件的 SSN 引脚必须保持高电平。主器件模式下 MCU 写 TXBUF 寄存器的动作启动数据传输，SPSR.RXBUF\_FULL 置起完成数据传输。
- 6、从器件模式处理较为特殊，当 SPCR1.CPHA=0 时，从器件的 SSN 引脚拉低启动数据传输，从器件的 SSN 引脚拉高结束数据传输（即使在此之前 SPIF 中断已经产生），因为从器件不知道传输何时开始，当 SSN 引脚拉低后，MISO 引脚立即开始数据 MSB 的传输（见图 11-4）。当 SPCR1.CPHA=1 时，从器件在串行时钟的第一个沿启动数据传输，在 SPSR.TXBUF\_EMPTY 置位后结束数据传输（见图 11-5）。

## 11.4.3 写冲突错

当数据传输进行时，对 TXBUF 寄存器的写操作会产生写冲突错，SPSR.TXBUF\_WCOL 位会置起，传输继续进行，导致写冲突的写入数据将被忽略。写冲突错在主从模式下都会产生。

当发生写冲突错 SPSR.TXBUF\_WCOL 置位，先设定 SPCR4.CLR\_TXBUF=1，以清除 TXBUF,即 SPSR.TXBUF\_EMPTY=1，接着写 SPSR.TXBUF\_WCOL 为 0 即可清除写冲突。

#### 主器件模式下写冲突错

主器件模式下数据传输由 TXBUF 寄存器的写动作启动，由 SPSR.RXBUF\_FULL 的置位结束，在此过程中任何对 TXBUF 寄存器的写动作将产生写冲突错。

#### 从器件模式下写冲突错

从器件模式下根据 SPCR1.CPHA 的状态处理不同，当 SPCR1.CPHA=0 时，若 SSN 引脚为低，则写 TXBUF 将产生写冲突，为避免产生写冲突，连续传输数据时 SSN 引脚必需在每字节数据间拉高（见图 11-4）。

当 SPCR1.CPHA=1 时，数据传输由串行时钟的第一个沿启动，由 SPSR.TXBUF\_EMPTY 的置位结束，在此期间任何对 TXBUF 寄存器的写动作将产生写冲突。

### 11.4.4 溢出条件

当 SPI 配置为从器件模式，从器件还未清除上一字节数据传输产生的 RXBUF\_FULL 位，又接收到新数据时，会发生溢出（RXBUF\_FULL 位必须在第 7 个时钟采样沿之前清除）。

发生溢出时，数据缓冲寄存器和数据移位寄存器的数据为最后一次 RXBUF\_FULL 位清除后接收到的数据，其它的数据丢失。若 RXBUF\_FULL 位在第 7 个和第 8 个时钟采样沿之间被清除，RXBUF\_FULL 将不会在第 8 个采样沿后置起（即最后一字节接收数据丢失）。

移位寄存器的数据为最后一次 RXBUF\_FULL 位清除后接收的数据，为了进行连续的数据传输可以采用以下方法：

主器件发送一字节数据到从器件；

从器件通过发送上一字节收到的数据进行响应（从器件没有写 TXBUF 寄存器）；

主器件增加一个补充的传输周期以接收其最后一次发送的数据（因从器件需先收到一字节才能发送它）；

两个连续的字必须是不同的，因为溢出可能发生在两次相同数据传输之间，主器件不应检测到已被从器件丢弃的第二字节数据。

## 11.5 寄存器

地址	名称	符号	Stop 模式
01:0280	SPI 控制寄存器 1	SPCR1	复位
01:0281	SPI 控制寄存器 2	SPCR2	复位
01:0282	SPI 控制寄存器 3	SPCR3	复位
01:0283	SPI 控制寄存器 4	SPCR4	复位
01:0284	SPI 中断使能寄存器	SPIIE	复位
01:0285	SPI 状态寄存器	SPSR	复位
01:0286	SPI 发送缓冲寄存器	TXBUF	复位
01:0287	SPI 接收缓冲寄存器	RXBUF	复位

### 11.5.1 SPI 控制寄存器 1

寄存器	SPCR1
地址	01:0280H

位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BR[2:0]			SSN_MODE	LSBFIRST	MSTR	CPOL	CPHA
位权限	R/W-001			R/W-0	R/W-0	R/W-1	R/W-0	R/W-0

位号	位名	说明
7-5	BR[2:0]	<p>master 模式波特率配置位:</p> <p>000: fPCLK/2</p> <p>001: fPCLK/4 (默认值)</p> <p>010: fPCLK/8</p> <p>011: fPCLK/16</p> <p>100: fPCLK/32</p> <p>101: fPCLK/64</p> <p>110: fPCLK/128</p> <p>111: fPCLK/256</p> <p>当通信正在进行的时候, 不能修改这些位。</p>
4	SSN_MODE	<p>在 Master 模式下, 当 TXBUF 存入多个字节时, SSN_MODE 表示在每传完 8Bit 后, SSN 是否会被拉高。</p> <p>1'b1: 每个 8Bit 会被拉高, 拉高的时间为起码 1 个 SCK Cycle, 如果 WAIT_CNT 不为 0, 那么拉高的时间为 1+WAIT_CNT 个 SCK Cycle</p> <p>1'b0: 在 TXBUF 为非空, 且已经发送完毕 8Bit, SSN 保持低(默认值)</p>
3	LSBFIRST	<p>帧格式 (Frame format)</p> <p>0: 先发送MSB (Bit7); (默认值)</p> <p>1: 先发送LSB (Bit0)。</p> <p>注: 当通信在进行时不能改变该位的值。</p>
2	MSTR	<p>Master/Slave 模式选择。</p> <p>1'b1 时为 master; (默认值)</p> <p>1'b0 时为 slave;</p>
1	CPOL	<p>时钟极性选择。</p> <p>1'b1 时, 串行时钟 stop 在高电平;</p> <p>1'b0 时, 串行时钟 stop 在低电平; (默认值)</p> <p>注: 当通信在进行时不能改变该位的值。</p>
0	CPHA	<p>时钟相位选择。</p> <p>1'b1 时, 第二个时钟边沿是第一个捕捉边沿;</p> <p>1'b0 时, 第一个时钟边沿是第一个捕捉边沿 (默认值)。</p> <p>注: 当通信在进行时不能改变该位的值。</p>

注:

1. 当出现错误时, LSBFIRST 寄存器保持不变, 若需要重新启动 spi, 软件先写 spi\_en 为 0, 再写为 1。
2. 改变 CPOL, CPHA 后需要重新启动 spi, 软件先写 spi\_en 为 0, 再写为 1。

## 11.5.2 SPI 控制寄存器 2

寄存器	SPCR2							
地址	01:0281H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Sdin_sample_mode	TXONLY_AUTO_CLR (原 TXONLY_EN)	SPI_EN	SSN_MCU_EN	WAIT_CNT		RFU	
位权限	R/W-0	R/W-1	R/W-0	R/W-0	R/W-0	R/W-0		

位号	位名	说明
7	Sdin_sample_mode	Master 模式下, 对 Slave 输出的 MISO 信号采样点位置的选择 SamplePosition。 1'b1:采样点延后半 spi sck 周期 注: 当波特率为 fpcclk/2 的时候, 该位不起作用。 1'b0: (默认值) 采样点与协议一致
6	TXONLY_AUTO_CLR (原 TXONLY_EN)	TXONLY 硬件自动清空的使能 1'b1: TXONLY 硬件自动清零有效(默认值), 软件打开 SPCR2 的 TXONLY 后, 等待发送完毕后, 硬件清零 1'b0: 关闭 TXONLY 硬件自动清零
5	SPI_EN	SPI 使能。采用关闭时钟的方式来关闭使能。 1'b1 时, 使能 SPI; 1'b0 时, 关闭 SPI; (默认值) 复位状态、清空 TXBUF 清空 RXBUF
4	SSN_MCU_EN	在 Master 模式下, 由软件控制 SSN 端口的使能: 1: 由软件控制 SSN 输出, 使能有效 0: 由内部硬件控制 SSN 输出 (默认值)。
3-2	WAIT_CNT	在 Master 模式下, 每发完 8Bit 后加入 WAIT 再传输下一个 8Bit 的数据 00: 无等待(默认值) 01: 中间加入 2 个 SCK Cycle 等待 10: 中间加入 3 个 SCK Cycle 等待 11: 中间加入 4 个 SCK Cycle 等待
1	--	--
0	--	--

### 11.5.3 SPI 控制寄存器 3

寄存器	SPCR3							
地址	01:0282H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				TX_ONLY	SSN_MCU	Signal_filter	Sdout_send_mode
位权限					R/W-0	R/W-1	R/W-1	R/W-0

位	位名	功能
7-4	RFU	
3	TX_ONLY	限制 SPI 仅启动发送 1'b1:设定 SPI 仅发送 1'b0:设定 SPI 为收发同时
2	SSN_MCU	在 Master 模式下, 如果 SSN_MCU_EN =1, MCU 可以通过写此位控制 SSN 输出端口: 1'b1: SSN 被软件写成 1 (默认值) 1'b0: SSN 被软件写成 0
1	Signal_filter	是否对 SSN/SCK/MOSI 上可能产生的毛刺数字滤波 1'b1: 滤波 (默认值) 1'b0: 不滤波
0	Sdout_send_mode	SLAVE 模式下, 对 slave 输出的 MOSI 信号使用 transmit 起始点时钟: 1'b0: 按照协议的时钟点进行发送。

位	位名	功能
		1'b1: 提前半个周期进行发送。

#### 11.5.4 SPI 控制寄存器 4

寄存器	SPCR4							
地址	01:0283H							
复位值	0x00							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CLR_RXBUF	CLR_TXBUF	CLR_MASTER_ERROR	CLR_SLAVE_ERROR
位权限					W-0	W-0	W-0	W-0

位号	位名	说明
7-4	RFU	保留
3	CLR_RXBUF	写 1 清除 RXBUF 所有内容, 包括状态
2	CLR_TXBUF	写 1 清除 TXBUF 所有内容, 包括状态
1	CLR_MASTER_ERROR	写 1 清除 SPSR 中 MASTER_ERROR 状态
0	CLR_SLAVE_ERROR	写 1 清除 SPSR 中 SLAVE_ERROR 状态

#### 11.5.5 SPIE 寄存器

中断使能寄存, 中根据此寄存器的使能产生中断。

寄存器	SPIE							
地址	01:0284H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					ERROR_IE	TX_E_IE	RX_NE_IE
位权限						R/W-0	R/W-0	R/W-0

位号	位名	说明
7-3	RFU	
2	ERROR_IE	错误中断使能, 包括 TXBUF/RXBUF 溢出, Master/Slave Err。 0: 关掉中断; (默认值) 1: 使能中断。
1	TX_E_IE	发送 TXBUF 空中断使能 0: 关掉中断; (默认值) 1: 使能中断。
0	RX_NE_IE	接收 TXBUF 非空中断使能 0: 关掉中断; (默认值) 1: 使能中断。

#### 11.5.6 SPSR(status)状态寄存器

名字	SPSR							
地址	01:0285H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	MASTER_ERROR	SLAVE_ERROR	RXBUF_WCOL	TXBUF_WCOL	BUSY	TXBUF_EMPTY	RXBUF_FULL
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-1	R-0

位	位名	功能
7	RFU	
6	MASTER_ERROR	Master 下传输未满 8 位, SSN 变成 1
5	SLAVE_ERROR	Slave 下传输未满 8 位, SSN 变成 1
4	RXBUF_WCOL	RX 溢出, 软件写 0 清 0
3	TXBUF_WCOL	当 TXBUF 为满时, MCU 进行写 TXBUF 操作。 1: 冲突 0: 无冲突 软件写 0 清 0
2	BUSY	指示 0: 表示 TXBUF 为空, 且 SPI 没有在传输数据 1: 表示 TXBUF 不为空, 或者 SPI 在传输数据 slave 模式下根据 SSN 和 TXBUF, SSN 为高, 且 TXBUF 为空, BUSY 信号为 0
1	TXBUF_EMPTY	写 TXBUF 动作可清除该标志位 0: TXBUF 中有数据等待发送 1: TXBUF 中无数据, 可以写入
0	RXBUF_FULL	读 RXBUF 动作可清除该标志位 0: RXBUF 中无数据 1: RXBUF 中有数据

### 11.5.7 TXBUF 寄存器

寄存器	TXBUF							
地址	01:0286H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	WR_DATA							
位权限	W-00000000							

位	位名	功能
7-0	WR_DATA	该寄存器在写的时候, 根据 TXBUF 的空满状态, 如果 TXBUF 已经为满, 将产生溢出中断。

MCU 把需要发送的数据写入该寄存器, 达到把发送数据缓存到发送缓冲区的目的。TXBUF 无实际寄存器, 只支持写操作

### 11.5.8 RXBUF 寄存器

寄存器	RXBUF							
地址	01:0287H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	D7-D0							
位权限	R-00000000							

位	位名	功能
7-0	D7-D0	MCU 根据 RXBUF 的非空中断, 对该地址进行读操作, 读到内部 RXBUF 中的数据。

---

通过 SPI 接口接收的数据，会先缓存到 RXBUF 中，当 Spi 接口完成一个字节的接收后，会往 RXBUF 写入一个字节的数据。MCU 通过读该寄存器，可以得到从 SPI 接收到的数据。



## 12 智能卡接口 (7816)

### 12.1 概述

智能卡接口(7816)是外部智能卡通过2线交换8位数据的串行同步通讯手段。芯片提供了一个7816主机接口模块,可分时与两个智能卡模块通信。

- 1路带2个IO的7816接口,可实现一个7816模块分别(分时)与2个带7816接口的器件通信。
- 7816具备卡时钟输出端口,输出频率在1MHz~5MHz之间可设。
- 通信协议符合7816协议规范,支持多种分频比。
- 7816位传输方向可设,支持先高位后低位(负逻辑)和先低后高(正逻辑)两种方式。
- 7816错误信号宽度可设1, 1.5, 2个ETU。基于兼容性考虑,增加不常用的1.5个ETU的配置错误信号宽度设置。
- 7816发送数据支持传输错误重发机制。重发次数可设0~3次,3次重发仍然无效则产生相应出错中断。
- 7816支持EGT可设0~256,并支持多种超时中断。
- 在7816协议规范的范围内改善7816的接口设计,以实现更好的性能和兼容性。
- 7816具有数据接收完成/接收错误中断,并提示错误类型。
- 7816发送中断产生条件可配置为缓冲区空或移位寄存器空(7816在完成数据发送和重发后再产生中断)。
- 7816接收数据时,只有检测到起始位下降沿且起始位有效时才启动移位接收器。
- 支持侦听模式,即只接收数据,不回复任何出错标志。
- 在7816协议规范的范围内改善7816的接口设计,以实现更好的性能和兼容性。
- 时钟、数据皆可关断,接收发送功能也可禁止和使能;无数据传输时可关闭工作时钟节省功耗。
- 支持DMA接口读写RAM

### 12.2 结构框图

图 12-1 为 7816 模块的结构示意图。

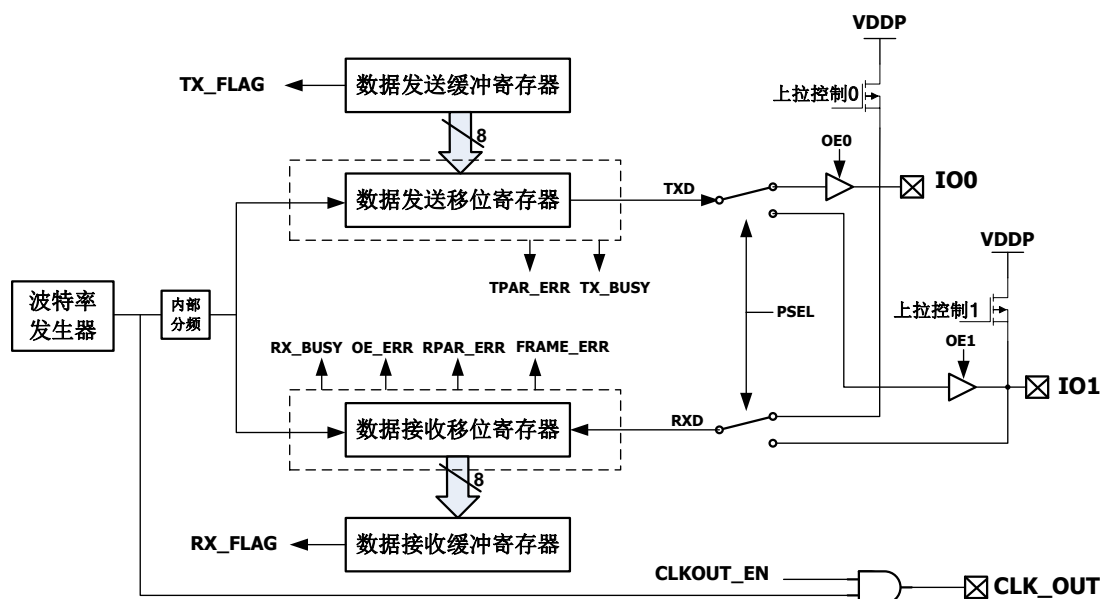
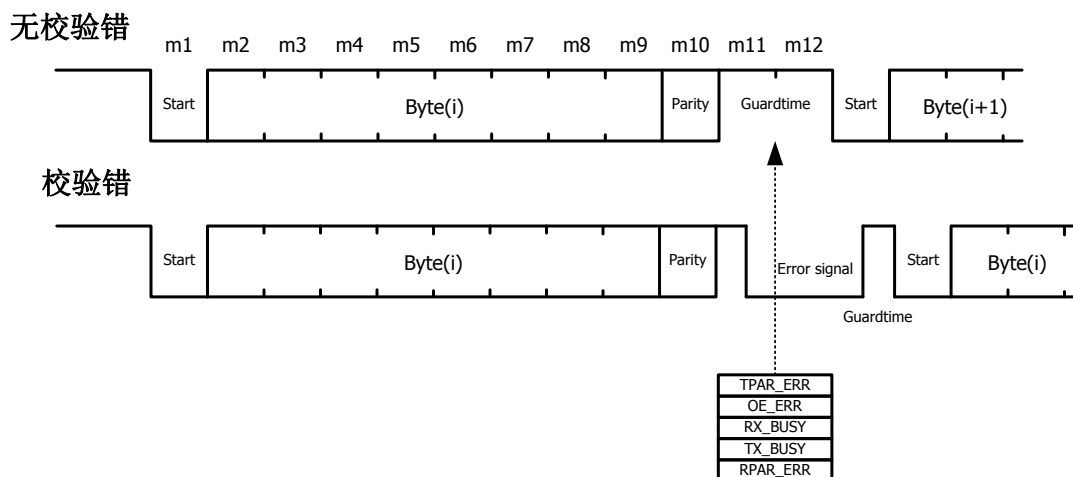


图 12-17816 结构框图

结构示意图，内部数据收发通道独立，在端口进行输入输出通道的合并复用。由于应用上的要求，一个 7816 模块有 2 个通道，可以分别接 2 个此接口的器件，由电路内部控制通道的切换。各端口的可由内部信号控制使能。

7816 在发送数据时，OE\_N 有效，输出由 TXD 驱动；当 7816 不发送数据或处于 GUARD TIME 时，OE\_N 关闭，外部总线由模拟电路上拉为 WEAK 1 (HPUE\_N 和 LPUE\_N 有效)。不处于发送数据阶段时，IE\_N 始终有效，7816 默认处于接收态。

## 12.3 接口时序



参照 7816 协议标准，7816 基本接口时序如下：

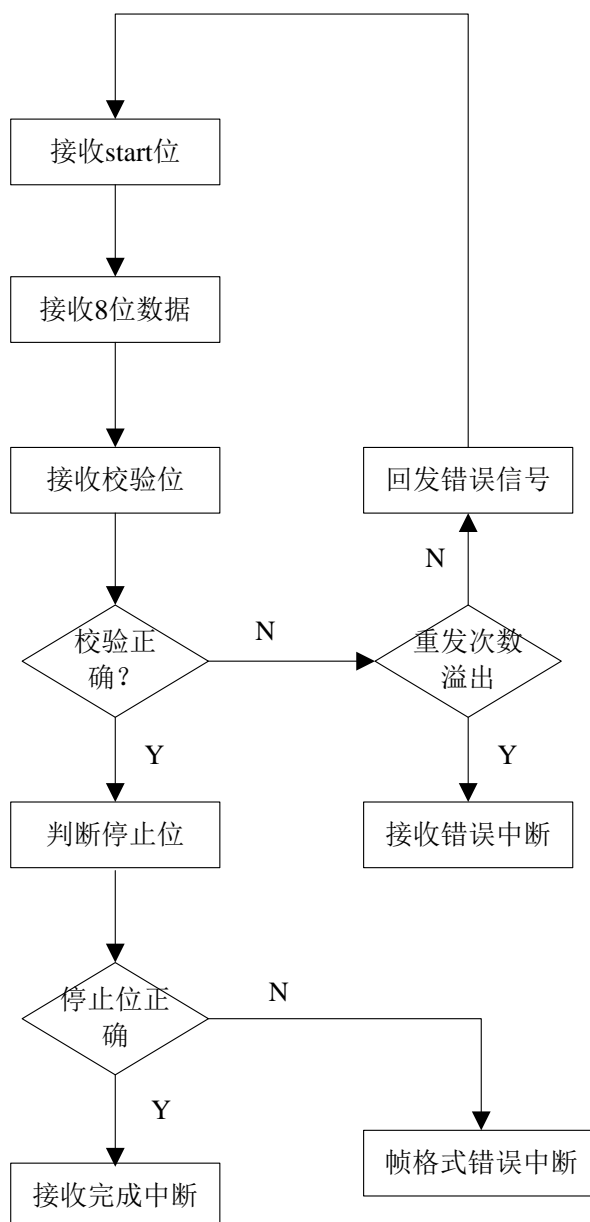
- 一个起始位后跟8个数据位及1个校验位，以1etu或2etu的guardtime结束。
- 单字节数据长度最小为11etu或12etu。
- 第10.5个etu接收电路校验接收数据，若校验正确，则插入2个etu的guardtime，确保数据长度为12etu，并在第11个etu时令RX\_BUSY无效并产生可能的OE\_ERR标志，完成数据发送；若接收校验出错，则在第10.5etu拉低IO，产生error signal。error signal最短1个etu，最长2个etu。并在第11个etu根据需要产生RPAR\_ERR标志。
- 第11个etu时发送电路未采样到error signal，则说明发送数据正确，数据发送完成，令TX\_BUSY无效。
- 若第11个etu发送电路采样到error signal，则说明发送数据错误，根据设定产生需要的TPAR\_ERR或等待2个etu后重发数据。
- 所有中断标志尽可能都在同一时刻产生，使得MCU可以正确及时处理中断。

由于 1 个 7816 模块共用 2 个通道，为避免 2 个通道同时收发引起冲突，硬件上限制某一时刻只能使用一个通道，通过寄存器位 PSEL 进行二选一。当通道处于发送状态下，状态机不响应任何数据输入，不考虑收发冲突问题，也没有收发冲突标志。

## 12.4 通信流程

### 12.4.1 数据接收

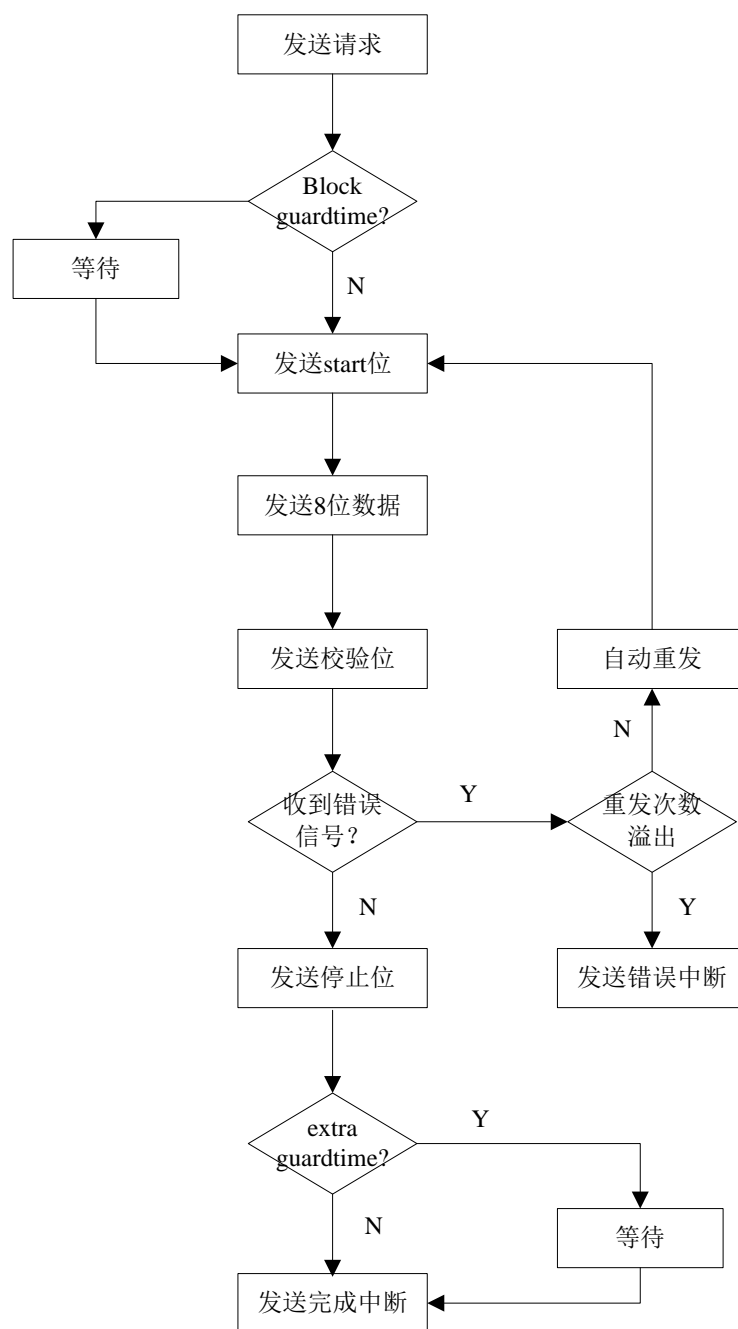
此模块同时连接 2 个 IO，mcu 只能选择开启其中一个 IO 的接收使能，7816 数据接收过程：



### 12.4.2 数据发送

与接收类似,MCU 只能选择打开一个 IO 口的发送使能。在 UTXEN 开启的时候,MCU 只要向 TXBUF 写入数据,硬件在相应 IO 口空闲的条件下会自动发送数据, MCU 可以在发送过程中向 TXBUF 写入数据,硬件会在前一帧发送结束后继续发送下一帧。当进行数据发送时,内部输入端口自动关闭,即电路正常应用模式下不能收到自己发出的数据。要注意的是,由于本设计中只有一级缓存,MCU 两次写 TXBUF 的间隔不能太短,如果在状态机把数据装入移位寄存器开始发送之前又写 TXBUF,会把前面的数据冲掉。注意在发送时,软件至少要等硬件将前一笔数据移入移位寄存器以后才能写下一笔数据,MCU 可以监视 TX\_FLAG, TX\_FLAG 为 1 表示发送缓存寄存器空,数据已经进入移位寄存器发送,可以向 TXBUF 写入下一笔数据。

7816 数据发送流程:



## 12.5 寄存器

地址	名称	符号	Stop 模式
01:0240	7816 通道 0 控制寄存器	U7816CTRL0	复位
01:0241	7816 通道 1 控制寄存器	U7816CTRL1	复位
01:0242	7816 帧格式控制寄存器 0	U7816FRMCTRL0	复位
01:0243	7816 帧格式控制寄存器 1	U7816FRMCTRL1	复位
01:0244	7816 EGT 配置寄存器	U7816EGTCTRL	复位
01:0245	7816 时钟分频寄存器	U7816CLKDIV	复位
01:0246	7816 波特率寄存器高位	U7816PREDIVH	复位
01:0247	7816 波特率寄存器低位	U7816PREDIVL	复位
01:0248	7816 接收缓冲寄存器	U7816RXBUF	复位

地址	名称	符号	Stop 模式
01:0249	7816 发送缓冲寄存器	U7816TXBUF	复位
01:024A	7816 中断使能寄存器	U7816INTEN	复位
01:024B	7816 主状态标志寄存器	U7816PRIMARYSTATUS	复位
01:024C	7816 错误状态标志寄存器	U7816ERRSTATUS	复位
01:024D	7816 次状态标志寄存器	U7816SECONDSTATUS	复位

### 12.5.1 7816 通道 0 控制寄存器

寄存器	U7816CTRL0							
地址	01:0240H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	UTXEN	URXEN	UCKOEN	PSEL	HPUAT0	RFU	HPUEN0	LPUEN0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0		R/W-0	R/W-0

位号	位名	说明
7	UTXEN	7816通道发送使能控制位 0: 发送禁止 1: 发送使能
6	URXEN	7816通道接收使能控制位 0: 接收禁止 1: 接收使能
5	UCKOEN	7816 时钟输出使能控制位 0: 7816 时钟输出禁止 1: 7816 时钟输出使能
4	PSEL	7816 通道选择 0: 选择通道 0 1: 选择通道 1
3	HPUAT0	7816 通道 0 数据发送强上拉自动使能控制位 0: 数据发送时不自动使能强上拉, 上拉电阻由 HPUEN 和 LPUEN 寄存器控制 1: 数据发送时自动使能强上拉电阻
2	RFU	
1	HPUEN0	7816 通道 0 强上拉电阻控制位 0: 强上拉无效 1: 强上拉使能
0	LPUEN0	7816 通道 0 弱上拉电阻控制位 0: 弱上拉无效 1: 弱上拉使能

### 12.5.2 7816 通道 1 控制寄存器

寄存器	U7816CTRL1							
地址	01:0241H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				HPUAT1	RFU	HPUEN1	LPUEN1
位权限					R/W		R/W	R/W

位号	位名	说明
7-4	RFU	
3	HPUAT1	7816 通道 1 数据发送强上拉自动使能控制位 0: 数据发送时不自动使能强上拉, 上拉电阻由 HPUEN 和 LPUEN 寄存器控制 1: 数据发送时自动使能强上拉电阻
2	RFU	
1	HPUEN1	7816 通道 1 强上拉电阻控制位 0: 强上拉无效 1: 强上拉使能
0	LPUEN1	7816 通道 1 弱上拉电阻控制位 0: 弱上拉无效 1: 弱上拉使能

### 12.5.3 7816 帧格式控制寄存器 0

寄存器	U7816FRMCTRL0							
地址	01:0242H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BGTEN	REP_T	PAR		FREN	TREPE N	RREPE N	DICONV
位权限	R/W-0	R/W-0	R/W-00		R/W	R/W-1	R/W-1	R/W-0

位号	位名	说明
7	BGTEN	Block Guard Time使能控制位。BGT是接收->发送时间的最小间隔时间。 1: BGT使能, 插入BGT(22 ETU) 0: BGT禁止, 不插入BGT
6	REP_T	接收数据奇偶校验出错时自动重发次数 1: 3次 0: 1次
5-4	PAR	奇偶校验类型选择 00: 偶校验 01: 奇校验 10: 总是 1 11: 无校验位
3	FREN	Guard Time 长度控制位 (发送时严格按照协议 2ETU) 1: Guard time 为 1 ETU 0: Guard time 为 2 ETU
2	TREPEN	发送数据奇偶校验错的处理方式选择。 1: 收到奇偶校验出错标志 (ERROR SIGNAL), 根据 T=0 协议自动进行回发。在单一 BYTE 重复发送次数超过 REP_T 后, 置 TX_PARITY_ERR 标志, 进行中断。 0: 收到 ERROR SIGNAL 时不进行自动回发, 置 TX_PARITY_ERR 标志, 直接中断。
1	RREPEN	接收数据奇偶校验错的处理方式选择。 1: 奇偶校验错, 根据 T=0 协议自动回发 ERROR SIGNAL。单一 BYTE 连续接收次数超过 REP_T 后, 置 RX_PARITY_ERR 标志, 进行中断。 0: 奇偶校验错, 不自动发送 ERROR SIGNAL, 置 RX_PARITY_ERR

位号	位名	说明
		标志, 进行中断。
0	DICONV	传输次序, 编码方式选择。 1: 反向编码, 先收发 MSB。(收发数据+校验位) 反逻辑电平。 0: 正向编码, 先收发 LSB。(收发数据+校验位) 正逻辑电平。

#### 12.5.4 7816 帧格式控制寄存器 1

寄存器	U7816FRMCTRL1							
地址	01:0243H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		RFUI		ERSW		ERSGD	
位权限			R/W-00		R/W-00		R/W-0	

位号	位名	说明
7-5	RFU	
4-3	RFUI	保留位
2-1	ERSW	Error Signal 宽度配置 00/01: 2 ETU 10: 1.5 ETU 11: 1 ETU
0	ERSGD	Error Signal 后 guardtime 宽度选择 (仅在发送时有效) 1: Error Signal 后 guardtime 为 1~1.5etu。 0: Error Signal 后 guardtime 为 2~2.5etu。 Error Signal 宽度为整数 etu 时 guardtime 为 1.5 或 2.5etu; Error Signal 宽度为 1.5etu 时 guardtime 为 1 或 2etu

#### 12.5.5 7816 EGT 配置寄存器

寄存器	U7816EGTCTRL							
地址	01:0244H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXEGT							
位权限	R/W							

位号	位名	说明
7-0	TXEGT	7816 发送时插入的 Extra Guard Time 数量 (以 ETU 为单位)

#### 12.5.6 7816 工作时钟分频寄存器

寄存器	U7816CLKDIV							
地址	01:0245H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CLKDIV			
位权限					R/W-00011			

位号	位名	说明
7-5	RFU	

位号	位名	说明
4-0	CLKDIV	7816 时钟输出分频控制寄存器, 控制 7816 工作时钟及引脚输出时钟分频数。 7816 工作时钟 $f_{7816}$ 与系统主时钟 $fmclk$ 的分频关系: $f_{7816}=fmclk/(CLK\_DIV+1)$ 特殊情况: CLK_DIV 设置成 0 或 1 时, $f_{7816}=fmclk/2$ 注: 7816 协议规定的工作时钟范围是 1~5MHz。

### 12.5.7 7816 波特率分频寄存器高位

寄存器	U7816PREDIVH							
地址	01:0246H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				PDIV[11:8]			
位权限					R/W-0001			

位号	位名	说明
7-4	RFU	保留
3-0	PDIV[11:8]	7816 通信波特率分频寄存器高 4bit

### 12.5.8 7816 波特率分频寄存器低位

寄存器	U7816PREDIVL							
地址	01:0247H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PDIV[7:0]							
位权限	RW-01110011							

位号	位名	说明
7-0	PDIV[7:0]	7816 通信波特率分频寄存器低 8bit 通信波特率由下式定义: $Baud = f_{7816}/(PDIV + 1)$

### 12.5.9 7816 数据接收缓存

寄存器	U7816RXBUF							
地址	01:0248H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RXBUF							
位权限	R-00000000							

位号	位名	说明
7-0	RXBUF	7816 接收数据



## 12.5.10 7816 数据发送缓存

寄存器	U7816TXBUF							
地址	01:0249H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TXBUF							
位权限	R/W-00000000							

位号	位名	说明
7-0	TXBUF	7816 发送数据

## 12.5.11 7816 中断使能

寄存器	U7816INTEN							
地址	01:024AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					LSIE	TXIE	RXIE
位权限						R/W-0	R/W-0	R/W-0

位号	位名	说明
7-3	RFU	
2	LSIE	线路状态中断使能位。对应 ERROR_FLAG 中断标志位。 1: 线路状态中断使能 0: 线路状态中断禁止
1	TXIE	数据发送中断使能位。对应 TX_FLAG 中断标志位。 1: 数据发送中断使能 0: 数据发送中断禁止
0	RXIE	数据接收中断使能位。对应 RX_FLAG 中断标志位。 1: 数据接收中断使能位 0: 数据接收中断使能位

## 12.5.12 7816 主状态中断标志

寄存器	U7816PRIMARYSTATUS							
地址	01:024BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					ERROR_FLAG	TX_FLAG	RX_FLAG
位权限						R/W-	R/W-1	R/W-0

位号	位名	说明
7-3	RFU	
2	ERROR_FLAG	ERROR_FLAG: 错误标志, 寄存器配置出错或传输过程中出错。硬件置位, 清 U7816_ERROR_STATUS 中相应错误标志清零。 1: 出错, 错误类型见 U7816_ERROR_STATUS 寄存器 0: 无出错情况
1	TX_FLAG	发送缓冲区空标志, 上电复位后此标志就自动置位, 表示缓冲区空, 可以写入数据。软件写入数据后标志自动清除, 数据从发送缓存移入移位寄存器后置 1。

位号	位名	说明
		1: 数据发送缓冲器空 0: 数据发送缓冲器内有数据待发送
0	RX_FLAG	接收完成标志, 7816 接口控制器每收到 1byte 数据, 根据接收的通道相应发出一次中断。硬件置位, 读数据接收缓冲寄存器清零。 1: 接收到 1byte 数据, 数据接收缓冲器满 0: 未接收到数据, 数据接收缓冲器空

### 12.5.13 7816 错误中断标志

寄存器	U7816ERRSTATUS								
地址	01:024CH								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU				TPAR_ERR	RPAR_ERR	FRAME_ERR	OV_ERR	
位权限					R/W-0	R/W-0	R/W-0	R/W-0	

位	位名	功能
7-4	RFU	
3	TPAR_ERR	发送数据奇偶校验错误标志位。硬件置位, 写 0 清零。 1: 发送数据时发生奇偶校验错误 0: 发送数据时无奇偶校验错误
2	RPAR_ERR	接收数据奇偶校验错误标志位。硬件置位, 写 0 清零。 1: 接收数据时发生奇偶校验错误 0: 接收数据时无奇偶校验错误
1	FRAME_ERR	接收帧格式错误标志位。硬件置位, 写 0 清零。 1: 帧格式有错误, 接收到的 FRAME 字节长度有误或接收到的 FRAME 或者 STOP 位有误 0: 接收数据时无奇偶校验错误
0	OV_ERR	接收溢出错误标志位。硬件置位, 写 0 清零。 1: 接收缓冲寄存器未被读出, 又接收到新的数据, 溢出错误标志有效。原接收缓冲寄存器内数据被新覆盖 0: 无溢出错误

### 12.5.14 7816 次状态中断标志

寄存器	U7816SECONDSTATUS								
地址	01:024DH								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU			WAIT_RPT	RFU		TX_BUSY	RX_BUSY	
位权限				R/W-0			R-0	R-0	

位号	位名	说明
7-5	RFU	
4	WAIT_RPT	7816 接口发送了错误信号, 正在等待对方重发数据。状态机进入发送错误信号状态时置位, 收到数据起始位或者进入发送状态时硬件清零。Mcu 可以查询此位, 但是不能改写。
3-2	RFU	

位号	位名	说明
1	TX_BUSY	发送数据忙标志。(发送完成后自动清零) 1: 处于数据发送状态, 发送移位寄存器正在发送数据。(开始发送起始位置 1, 停止位中间清零) 0: 数据发送空闲
0	RX_BUSY	接收数据忙标志。(接收完成后自动清零) 1: 处于数据接收状态, 接收移位寄存器正在接收数据。(收到起始位置 1, 收到停止位清零, 若接收数据出错需重发, 则回发 <b>error signal</b> 时清零。即数据及校验位接收之后, 无论是否需要重发, 都需要及时清除该标志) 0: 数据接收空闲

# 13 DMA

## 13.1 概述

- 双通道外设DMA，能够支持SPI、UART全双工通信
- 支持外设->RAM或RAM->外设传输
- 单通道memory DMA，支持Flash->RAM传输
- 外设DMA传输由外设请求触发，DMA工作期间不影响CPU运行
- 最大传输长度255字节（外设和存储器通道相同）
- RAM指针递增或递减
- 可产生半程中断和全程中断
- DMA对RAM和外设的访问优先级高于CPU，同周期访问会引起CPU数据总线wait
- 通道优先级可配置
- 接入外设可选择为SPI、UARTx、I2C、7816、ADC

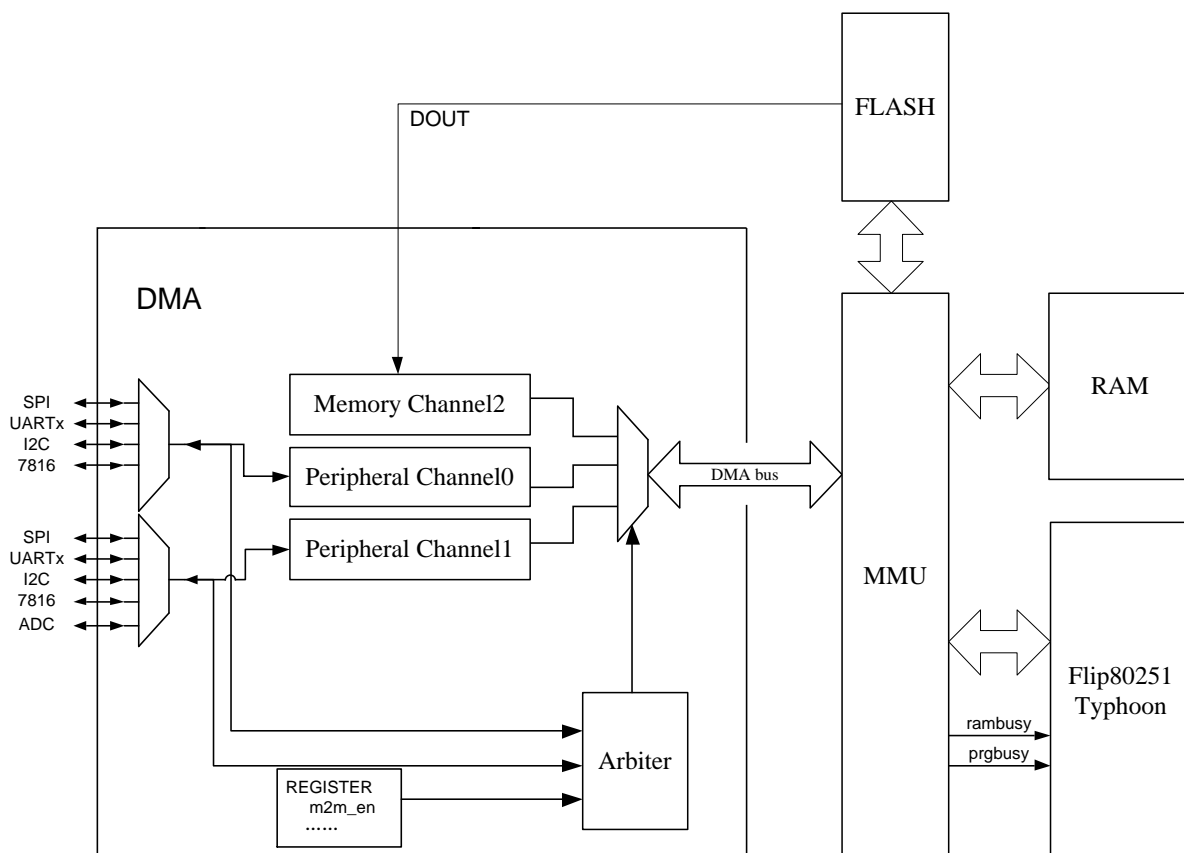
## 13.2 工作原理

DMA 共有 3 个通道：

-通道 0/1 为外设通道，负责完成外设与 RAM 之间的数据双向传输；

-通道 2 固定为 FLASH->DMA->RAM 的数据搬运通道；

外设 DMA 为 Peripheral<->RAM 通道，采用外设请求触发方式进行数据传输。MemoryDMA 由软件触发。ADC/FLASH 为单向数据传输，仅有 ADC/FLASH->RAM 方向；



每个 channel 可以从 8 个外设中选择一个作为 source 或 destination, 同时软件可以设置通道优先级, 当两个通道同时要访问 RAM 时, 由优先级决定谁先访问, 另一个通道将被挂起, 直到优先通道访问完毕。

外设请求可以是发送完成 (RAM->Peripheral) 或接收完成 (Peripheral->RAM), 数据传输通过 MMU 完成, 当 DMA 占据 MMU 通道时, CPU 访问相同地址将被挂起。

软件可设置 DMA 的 RAM 指针, 用于配置 DMA 传输的起始地址, 另外可以选择指针递增或递减方式。

当 channel 被使能后, DMA 就准备好接受通道所选中的外设请求。当配置传输长度一半的字节被传输后, 一个 HTIF (Half transfer interrupt flag) 中断置位; 当配置传输长度全部完成后, TCIF (Transfer complete interrupt flag) 中断置位。上述中断都可以被相应的中断使能寄存器屏蔽。

在 DMA 一个完整 transfer block 完成之前, 软件随时可以关闭 channel 使能, 此时 DMA 将被挂起, 如果软件此后重新使能通道, 则 DMA 继续执行之前挂起的操作。

## 13.3 工作流程

DMA 共有 3 个通道:

-通道 0/1 为外设接收/发送通道, 负责完成外设<->DMA<->RAM 的数据传输;

-通道2固定为FLASH->DMA->RAM的数据搬运通道;

外设请求映射如下

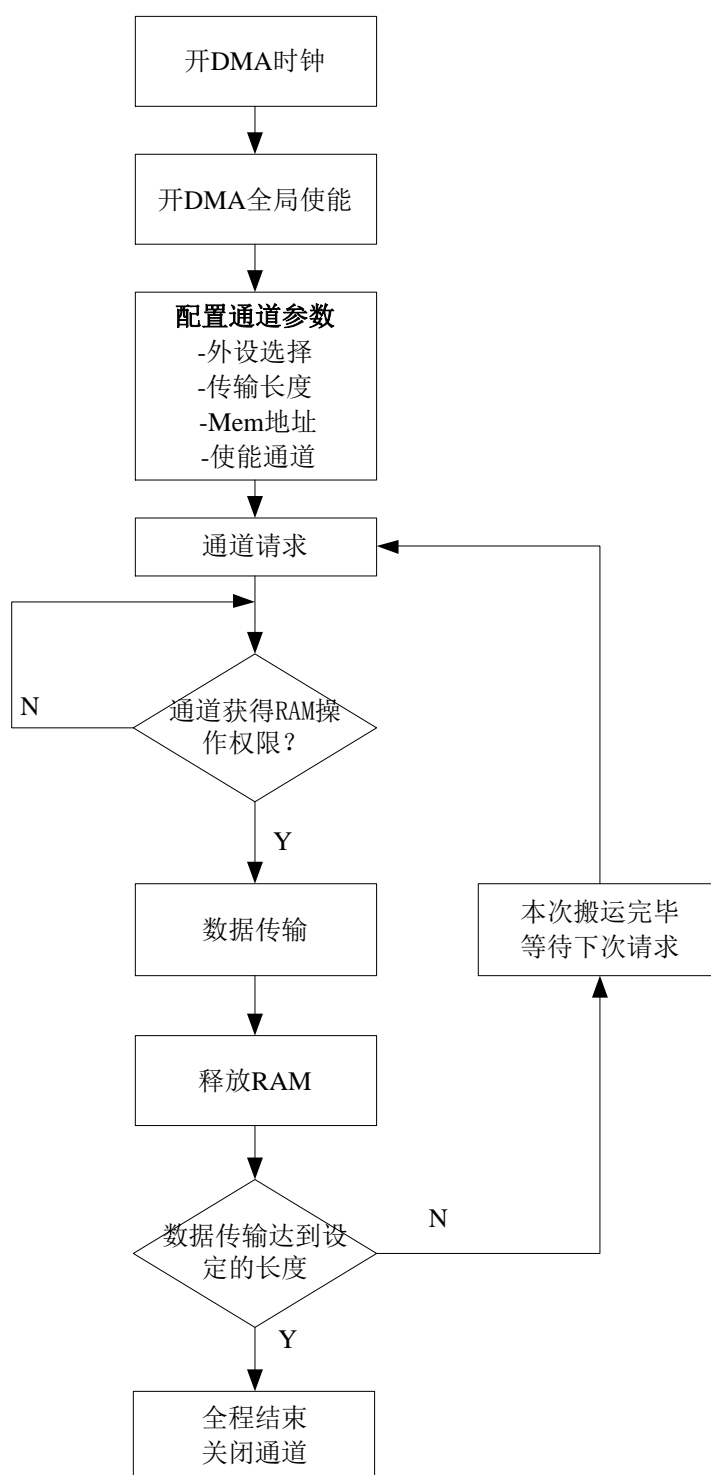
外设/Memory	channel0 (Tx/Rx)	channel1 (Tx/Rx)	channel2 (mem)
SPI	spi_tx	spi_tx	--
I2C	i2c_tx	i2c_tx	--
UART0	uart0_tx	uart0_tx	--
UART1	uart1_tx	uart1_tx	--
UART2	uart2_tx	uart2_tx	--
UART3	uart3_tx	uart3_tx	--
m7816	m7816_tx	m7816_tx	--
SPI	spi_rx	spi_tx	--
I2C	i2c_rx	i2c_tx	--
UART0	uart0_rx	uart0_tx	--
UART1	uart1_rx	uart1_tx	--
UART2	uart2_rx	uart2_tx	--
UART3	uart3_rx	uart3_tx	--
m7816	m7816_rx	m7816_tx	--
ADC	adc_rx(data ready)	adc_rx(data ready)	--
FLASH	--	--	flash->ram

在 DMA 访问 RAM/FLASH 时, 会发出存储器总线占用信号给 MMU, 令 CPU 进入 WAIT-State, 本次访问完毕, 放开占用, CPU 恢复运行。对于外设而言, 每发送/接收一个字节, 则请求一次存储器访问。

对 Memory 端的访问, 以寄存器配置的地址作为起始地址, 根据通道地址加减方向和通道数据传输长度的定义, 依次访问 Memory 对应地址。如果 Memory 端地址发生上下溢, 则采用 roll-over 策略, 即下溢时, 由 0 地址跳转最大地址, 上溢时, 由最大地址跳转 0 地址。用户应自行保证地址符合预期。

在 DMA 传输的过程中, 对于通道 0/1, 由于只占用 RAM 总线, CPU 依然可以运行, 可以随时关闭通道使能寄存器, 暂停数据传输。再次开启, 将继续之前未完成的传输。对于 Channel2, 即 Flash-RAM 通道, 由于在传输时 DMA 占用 FLASH 总线, CPU 的程序总线处于 Wait-State, 直至 DMA 传输完毕。

DMA 工作的流程如下：



其中，通道请求对于各个通道意义如下

通道0/1：该通道为接收/发送通道，在DMA使能+数据传输长度不为0+通道使能时，若外设不是ADC，则通道请求为串行接口外设的接收buffer空标志的反相或发送buffer空标志；若外设为ADC时，则ADC数据ready信号取反作为外设的通道请求。以上条件任意一个不满足，则该请求无法发出；

通道2：该通道为FLASH-RAM通道，在DMA使能+数据传输长度不为0时，M2MEN寄存器使能及发出请求；

## 13.4 通道仲裁

### 13.4.1 通道优先级

DMA 总共3个通道，其中通道0和1由外设使用，优先级通过寄存器配置设定。而通道2，为 FLASH-RAM通道，拥有最高优先级。若通道0和1选择了同一个外设，比如都选择SPI\_RX，则根据通道优先级设定分配SPI\_RX走哪个通道。

## 13.5 寄存器

地址	名称	符号	Stop 模式
01:0220	DMA 全局控制寄存器	GCTRL	复位
01:0221	通道 0 控制寄存器	CH0_CTRL	
01:0222	通道 0 传输数据长度	CH0_LEN	
01:0223	通道 0 RAM 指针高位	CH0_ADDRH	
01:0224	通道 0 RAM 指针低位	CH0_ADDRL	
01:0225	通道 1 控制寄存器	CH1_CTRL	
01:0226	通道 1 传输数据长度	CH1_LEN	
01:0227	通道 1 RAM 指针高位	CH1_ADDRH	
01:0228	通道 1 RAM 指针低位	CH1_ADDRL	
01:0229	通道 2 控制寄存器	CH2_CTRL	
01:022A	通道 2 传输数据长度	CH2_LEN	
01:022B	通道 2 源存储器地址高位	CH2_SADDRH	
01:022C	通道 2 源存储器地址低位	CH2_SADDRL	
01:022D	通道 1 目标存储器地址高位	CH2_DADDRH	
01:022E	通道 1 目标存储器地址低位	CH2_DADDRL	
01:022F	通道 0 状态寄存器	CH0STA	
01:0230	通道 0 中断使能寄存器	CH0IE	
01:0231	通道 1 状态寄存器	CH1STA	
01:0232	通道 1 中断使能寄存器	CH1IE	
01:0233	通道 2 状态寄存器	CH2STA	
01:0234	通道 2 中断使能寄存器	CH2IE	

### 13.5.1 DMA 全局控制寄存器

名称	GCTRL								
地址	01:0220H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	RFU					DMAEN	M2MEN	PRIOR	
位权限						R/W-0	R/W-0	R/W-0	

位号	位名	说明
7-3	RFU	
2	DMAEN	DMA 全局使能，此 bit 写 0 将同时关闭所有 DMA 通道
1	M2MEN	Memory 通道使能
0	PRIOR	通道 0/1 优先级设置 0: 通道 0 优先 1: 通道 1 优先

## 13.5.2 通道 0 控制寄存器

名称	CH0_CTRL							
地址	01:0221H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		CH0EN	CH0DEC	CH0SEL			
位权限			R/W-0	R/W-0	R/W-0000			

位号	位名	说明
7-6	RFU	
5	CH0EN	通道 0 使能
4	CH0DEC	通道 0 RAM 地址增减配置 0: RAM 指针递增 1: RAM 指针递减
3-0	CH0SEL	通道 0 外设选择 4'b0000: 选择 7816 发送 4'b0001: 选择 I2C 发送 4'b0010: 选择 SPI 发送 4'b0011: 选择 UART0 发送 4'b0100: 选择 UART1 发送 4'b0101: 选择 UART2 发送 4'b0110: 选择 UART3 发送 4'b0111: 选择 UART3 发送 4'b1000: 选择 7816 接收 4'b1001: 选择 I2C 接收 4'b1010: 选择 SPI 接收 4'b1011: 选择 UART0 接收 4'b1100: 选择 UART1 接收 4'b1101: 选择 UART2 接收 4'b1110: 选择 UART3 接收 4'b1111: 选择 ADC

## 13.5.3 通道 0 传输长度寄存器

名称	CH0_LEN							
地址	01:0222H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH0LEN							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH0LEN	CH0LEN 通道 0 数据传输长度, 0~255, 写 0 的情况下启动 DMA 不传输数据; DMA 通信结束, 并不会清除本寄存器, 因此, 在每次 DMA 通信前, 都应当软件设定合适的值; 在 DMA 通信的过程中, 不应当改写本寄存器;



## 13.5.4 通道 0 RAM 指针寄存器

名称	CH0_ADDRH							
地址	01:0223H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CH0ADDRH			
位权限					R/W-0000			

位号	位名	说明
7-4	RFU	
3-0	CH0ADDRH	通道 0 RAM 指针地址高位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不应当改写本寄存器；

名称	CH0_ADDRL							
地址	01:0224H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH0ADDRL							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH0ADDRL	通道 0 RAM 指针地址低位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不应当改写本寄存器；

## 13.5.5 通道 1 控制寄存器

名称	CH1_CTRL							
地址	01:0225H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		CH1EN	CH1DEC	CH1SEL			
位权限			R/W-0	R/W-0	R/W-0000			

位号	位名	说明
7-6	RFU	
5	CH1EN	通道 1 使能
4	CH1DEC	通道 1 RAM 地址增减配置 0: RAM 指针递增 1: RAM 指针递减
3-0	CH1SEL	通道 0 外设选择 4'b0000: 选择 7816 发送 4'b0001: 选择 I2C 发送 4'b0010: 选择 SPI 发送 4'b0011: 选择 UART0 发送 4'b0100: 选择 UART1 发送 4'b0101: 选择 UART2 发送

位号	位名	说明
		4'b0110: 选择 UART3 发送 4'b0111: 选择 UART3 发送 4'b1000: 选择 7816 接收 4'b1001: 选择 I2C 接收 4'b1010: 选择 SPI 接收 4'b1011: 选择 UART0 接收 4'b1100: 选择 UART1 接收 4'b1101: 选择 UART2 接收 4'b1110: 选择 UART3 接收 4'b1111: 选择 ADC

### 13.5.6 通道 1 传输长度寄存器

名称	CH1_LEN							
地址	01:0226H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH1LEN							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH1LEN	通道 1 数据传输长度，0~255，写 0 的情况下启动 DMA 不传输数据； DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

### 13.5.7 通道 1 RAM 指针寄存器

名称	CH1_ADDRH							
地址	01:0227H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				CH1ADDRH			
位权限					R/W-0000			

位号	位名	说明
7-4	RFU	
3-0	CH1ADDRH	通道 1 RAM 指针地址高位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

名称	CH1_ADDRL							
地址	01:0228H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH1ADDRL							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH1ADDR1	通道 1 RAM 指针地址低位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

### 13.5.8 通道 2 控制寄存器

名称	CH2_CTRL							
地址	01:0229H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH2SRC_DEC	CH2DST_DEC
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH2SRC_DEC	通道 2 源端（Flash）地址增减控制 0：地址递增 1：地址递减
0	CH2DST_DEC	通道 2 目标端（RAM）地址增减控制 0：地址递增 1：地址递减

### 13.5.9 通道 2 传输长度寄存器

名称	CH2_LEN							
地址	01:022AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH2LEN							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH2LEN	通道 1 数据传输长度，0~255，写 0 的情况下启动 DMA 不传输数据； DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

### 13.5.10 通道 2 源端指针寄存器

名称	CH2_SADDRH							
地址	01:022BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH2SRC_ADDRH							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH2SRC_ADDRH	通道 2 Flash 指针地址高位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

名称	CH2_SADDRL							
地址	01:022CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH2SRC_ADDRH							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH2SRC_ADDRL	通道 2 Flash 指针地址低位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

### 13.5.11 通道 2 目标端指针寄存器

名称	CH2_DADDRH							
地址	01:022DH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH2DST_ADDRH							
位权限	R/W--00000000							

位号	位名	说明
7-0	CH2DST_ADDRH	通道 2 RAM 指针地址高位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

名称	CH2_DADDRL							
地址	01:022EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH2DST_ADDRL							
位权限	R/W-00000000							

位号	位名	说明
7-0	CH2DST_ADDRL	通道 2 RAM 指针地址低位 DMA 通信结束，并不会清除本寄存器，因此，在每次 DMA 通信前，都应当软件设定合适的值；在 DMA 通信的过程中，不当改写本寄存器；

## 13.5.12 通道 0 状态寄存器

名称	CH0STA							
地址	01:022FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH0HF	CH0END
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH0HF	通道 0 半程标志, 高有效, 硬件置位, 软件写 0 清零
0	CH0END	通道 0 传输完成标志, 高有效, 硬件置位, 软件写 0 清零

## 13.5.13 通道 0 中断使能寄存器

名称	CH0IE							
地址	01:0230H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH0HF_IE	CH0END_IE
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH0HF_IE	通道 0 半程中断使能, 高有效
0	CH0END_IE	通道 0 传输完成中断使能, 高有效

## 13.5.14 通道 1 状态寄存器

名称	CH1STA							
地址	01:0231H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH1HF	CH1END
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH1HF	通道 1 半程标志, 高有效, 硬件置位, 软件写 0 清零
0	CH1END	通道 1 传输完成标志, 高有效, 硬件置位, 软件写 0 清零

## 13.5.15 通道 1 中断使能寄存器

名称	CH1IE							
地址	01:0232H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH1HF_IE	CH1END_IE

名称	CH1IE							
地址	01:0232H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH1HF_IE	通道 1 半程中断使能, 高有效
0	CH1END_IE	通道 1 传输完成中断使能, 高有效

### 13.5.16 通道 2 状态寄存器

名称	CH2STA							
地址	01:0233H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH2HF	CH2END
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH2HF	通道 2 半程标志, 高有效, 硬件置位, 软件写 0 清零
0	CH2END	通道 2 传输完成标志, 高有效, 硬件置位, 软件写 0 清零

### 13.5.17 通道 2 中断使能寄存器

名称	CH2IE							
地址	01:0234H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CH2HF_	CH2END_
位权限							IE	IE
							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CH2HF_IE	通道 2 半程中断使能, 高有效
0	CH2END_IE	通道 2 传输完成中断使能, 高有效

# 14 CRC

## 14.1 概述

循环冗余校验(Cyclic Redundancy Check, CRC)是最为常用的计算机和仪表数据通信的校验方法, FM375中CRC计算单元为完全独立模块, 通过软件控制可进行7816、I2C、UART和SPI模块有串行数据流接口的收发CRC计算和校验, 也可进行code flash 和data flash等块存储区域的CRC校验。

## 14.2 CRC 算法说明

(1) CRC模块所支持的多项式为:

$$\text{CRC-8 : } G(x)=X_8+X_2+X+1$$

$$\text{CRC-16: } G(X) = X_{16} + X_{15} + X_2 + 1$$

$$\text{CRC-CCITT: } G(X) = X_{16} + X_{12} + X_5 + 1$$

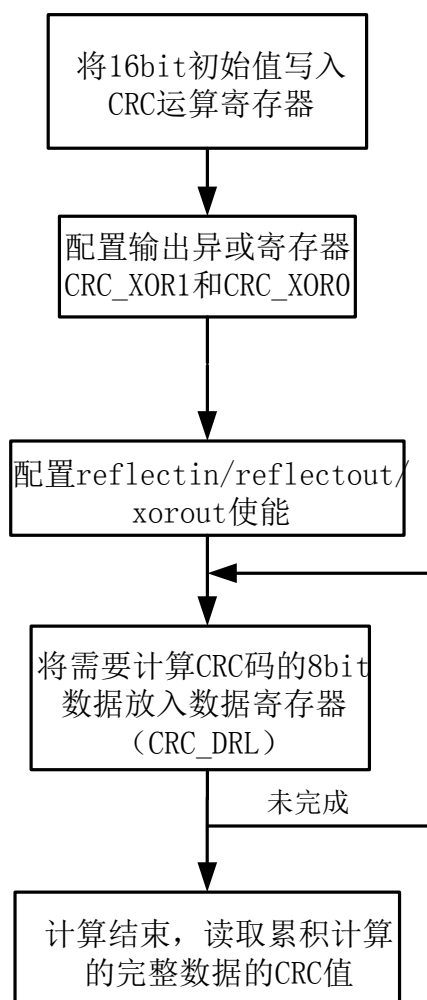
(2) CRC运算的初始值可设置

(3) 支持输入reflect (即将输入数据的每一byte依次反向后再进行计算)

支持输出reflect (即将计算结果数据全部反向后再进行输出)

(4) 计算出的结果支持异或输出

## 14.3 软件配置过程



CRC 配置及计算流程如下：

- 1、CRC开始计算的时候，配置运算移位寄存器中的初始值，范围是0000~FFFF。
- 2、配置输出异或寄存器CRC\_XOR1和CRC\_XOR0（可选）
- 3、软件需配置好输入reflectin处理使能；输出reflectout和xorout处理使能
- 4、软件将需要计算CRC码的8bit数据放入数据寄存器(CRC\_DRL)，然后自动开始计算逐次移位，总共移位8拍。（注意：触发计算的动作即是软件将需要计算CRC码的数据写入此数据寄存器，所以在这之前，所有的配置动作须完成。）
- 5、计算完毕后，结果数据回写到数据寄存器，软件根据当前计算状态busy位来判断是否能取结果：16bit计算结果存在{ CRC\_DRH, CRC\_DRL}；
- 6、计算完前一次CRC后，数据寄存器中会保留前一次结果，作为后续数据的移位寄存器初始值。在多次连续触发CRC计算后，软件最终读取的是累积计算的完整数据的CRC值。

## 14.4 Golden 数据

提供 Golden 数据表格供应用中测试及校验使用。



多项式	输入序列	初始值(16进制)		
		全 0	全 F	6363
		CRC 计算结果 (16 进制)		
CRC-8	5A5A	0F	D8	C5
	1223344	F9	28	96
CRC-16	5A5A	5DD9	DDD4	9696
	11223344	7D35	7D11	4698
CRC-CCITT	5A5A	1ACB	07C4	1877
	11223344	DD33	59F3	DD06

## 14.5 Flash 数据完整性校验

Flash内容的CRC校验可以在上电后进行，以保证内容正确性。校验以16KB为单位进行，软件可以配置校验16/32/48/64KB空间。

Flash校验由软件启动，如果当前CPU正在Flash取指运行，则启动CRC后将暂停CPU运行，等待CRC运算完成后，恢复CPU运行。如果当前CPU正在RAM中取指运行，则不会暂停CPU运行。

## 14.6 寄存器

地址	名称	符号	Stop 模式
01:0200	CRC 数据寄存器低位	CRC_DRL	复位
01:0201	CRC 数据寄存器高位	CRC_DRH	复位
01:0202	CRC 控制状态寄存器	CRC_CR	复位
01:0203	CRC 运算寄存器低位	CRC_CAL0	复位
01:0204	CRC 运算寄存器高位	CRC_CAL1	复位
01:0205	CRC 异或输出寄存器低位	CRC_XOR0	复位
01:0206	CRC 异或输出寄存器高位	CRC_XOR1	复位
01:0207	CRC Flash 校验寄存器	CRC_FLSCRC	复位

### 14.6.1 CRC 数据寄存器低位

名称	CRC_DRL							
地址	01:0200H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CRCD[7:0]							
位权限	R/W/Dy-00000000							

位号	位名	说明
7-0	CRCD[7:0]	数据寄存器 0 (CRC_DRL): 写入 CRC 计算器的新数据时作为输入寄存器, 读取时返回 CRC 计算的结果的低 8 位

## 14.6.2 CRC 数据寄存器高位

名称	CRC_DRH							
地址	01:0201H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CRCD[15:8]							
位权限	R/Dy-00000000							

位号	位名	说明
7-0	CRCD[15:8]	数据寄存器 1 (CRC_DRH): 写入时无意义, 读取时返回 CRC 计算的结果的高 8 位

## 14.6.3 CRC 控制状态寄存器

名称	CRC_CR							
地址	01:0202H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	REFLECTIN	REFLECTOUT	RESULT	BUSY	XOROUT	CRCSEL	
位权限		R/W-0	R/W-0	R/Dy-0	R/Dy-0	R/W-0	R/W-00	

位号	位名	说明
7	RFU	
6	REFLECTIN	表示是否把要计算 CRC 的数据按 BYTE 依次反转 0: 不反转 1: 反转 例如: 计算数据为 11223344h, 如果 REFLECTIN==1, 则需要将数据变为 8844CC22h, 再进行计算 如果 REFLECTIN==0, 则直接使用 11223344h 进行计算
5	REFLECTOUT	表示是否把要把 crc 的计算结果数据整体反转 0: 不反转 1: 反转 例如: 如果 REFLECTOUT==1, 若当前计算的 CRC 结果为 1234h, 则输出的结果为 2c48h 如果 REFLECTOUT==0.则直接输出 1234h <b>注意: 此结果不一定为最终输出结果, 还需要看 bit2 的状态</b>
4	RESULT	结果位, 只读 0: CRC 计算结果为 0 1: CRC 计算结果不为 0
3	BUSY	CRC 计算状态标志 0: 计算结束 1: 计算进行中
2	XOROUT	表示在最终输出前是否要异或 CRC_XOR 寄存器 0: 不需要异或 1: 需要异或 例如: 假设 CRC 运算结果为 5a5ah (1) 假设 crc_xor 的值为 5a5ah, 且 reflectout ==0 时。 如果 xorout==1, CRC 计算结果为 1234h, 则最终输出结果为 $1234 \oplus 5a5a = 486eh$ 如果 xorout==0, CRC 计算结果为 1234h, 则最终输出结

位号	位名	说明
		果为 1234 h (2) 假设 crc_xor 的值为 5a5ah, 且 reflectout ==1 时。 如果 xorout==1, CRC 计算结果为 1234h, 经过 reflectout 反序后变为 2c48h, 则最终输出结果为 $2c48 \wedge 5a5a = 7612h$ 如果 xorout==0, CRC 计算结果为 1234h, 经过 reflectout 反序后变为 2c48h, 则最终输出结果为 2c48h
1-0	CRCSEL	CRC 校验多项式选择位 00: CRC-16 01: CRC- 8 10/11: CRC-CCITT

#### 14.6.4 CRC 运算寄存器低位

名称	CRC_CAL0							
地址	01:0203H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CALD[7:0]							
位权限	R/W-00000000							

位号	位名	说明
7-0	CALD[7:0]	CRC 运算寄存器低 8bit, 运算开始前需写入初值

#### 14.6.5 CRC 运算寄存器高位

名称	CRC_CAL1							
地址	01:0204H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CALD[15:8]							
位权限	R/W-00000000							

位号	位名	说明
7-0	CALD[15:8]	CRC 运算寄存器高 8bit, 运算开始前需写入初值

#### 14.6.6 CRC 异或输出寄存器低位

名称	CRC_XOR0							
地址	01:0205H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	XORD[7:0]							
位权限	R/W-00000000							

位号	位名	说明
7-0	XORD[7:0]	CRC 异或输出使用的异或值, 低 8bit

## 14.6.7 CRC 异或输出寄存器高位

名称	CRC_XOR1							
地址	01:0206H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	XORD[15:8]							
位权限	R/W-00000000							

位号	位名	说明
7-0	XORD[15:8]	CRC 异或输出使用的异或值，高 8bit

## 14.6.8 CRC FLASH 校验控制寄存器

名称	CRC_FLSCRC							
地址	01:0207H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					FLSCR CEN	FLSCRCCFG	
位权限						R/W-0	R/W-00	

位号	位名	说明
7-3	RFU	
2	FLSCR CEN	Flash CRC 校验使能位 0: 关闭 Flash 校验 1: 启动 Flash 校验
1-0	FLSCRCCFG	Flash CRC 校验空间配置 00: 校验空间 0~16KB 01: 校验空间 0~32KB 10: 校验空间 0~48KB 11: 校验空间 0~64KB

# 15 通用定时器组 (Timer Array)

## 15.1 功能描述

扩展定时器 ETIMER 共包括 5 个计数器模块 et1、et2、et3、et4、PCA，et1 与 et2 功能相同但输入源不同，et3 与 et4 功能相同而输入源不同。

所有的 5 个计数模块的输入信号频率均不能超过当前 MCU 的主时钟频率。

- **丰富的计数源选择**
  - ✓ 在选择内部信号作为定时器的计数源时可选择丰富的计数源信号
- **输入控制**
  - ✓ 可选择外部输入信号作为定时器的输入信号
  - ✓ 外部输入信号计数沿可设
  - ✓ 可实现电能表专用的双输入信号相加并实现方向检测
- **ET1/ET2**
  - ✓ 两个 8 位定时/计数器，时钟源/计数源可分别选择，均支持预置数、重加载、软件加载等功能，可级联成一个 16 位定时/计数器；
  - ✓ 可配置成支持电能表专用的电量脉冲计数器，计数匹配信号可由输出引脚输出，输出信号可选择电平和脉冲，电平和脉冲的极性可设，脉冲宽度可设置；
  - ✓ 捕捉功能仅支持 16 位捕捉模式，捕捉模式支持多周期捕捉（由预分频器配合）、周期捕捉、脉宽捕捉等，均支持清零和不清零模式，支持单次捕捉；
- **ET3/ET4**
  - ✓ 包含一个 16 位计数器和一个 16 位初值寄存器，初值寄存器同时作为捕捉寄存器（存放捕捉值）；
  - ✓ 允许在计数过程中改变计数初值，完成动态的定时时间更新；
  - ✓ 捕捉模式下有两种模式，带清零的捕捉模式和不带清零的捕捉模式
- **PCA**
  - ✓ 80251 PCA 的扩展，扩展 PCA 的时钟源和捕捉输入
- **中断系统**
  - ✓ 提供丰富的中断源和中断使能信号供 CPU 控制和查询，提高系统响应的实时性

## 15.2 ET1/ET2 模块

### 15.2.1 概述

扩展定时器 ETIMER 包含两个结构相同的定时器 ET1、ET2，这两个定时器支持定时/计数、捕捉功能；每一个定时器均包含两个 8 位的定时/计数器和一个 8 位预分频器，这两个 8 位的定时/计数器可级联组成一个 16 位定时/计数器。

作为 8 位定时/计数功能时两个 8 位定时/计数器的时钟源/计数源可分别选择，均支持预置数、重加载、软件加载等功能；计数功能可配置成支持电能表专用的电量脉冲计数器，计数匹配信号可由输出引脚输出，输出信号可选择电平和脉冲，电平和脉冲的极性可设，脉冲宽度可设置。

捕捉功能仅支持 16 位捕捉模式，捕捉模式支持多周期捕捉（由预分频器配合）、周期捕捉、脉宽捕捉等，均支持带清零和不清零清零模式，支持单次捕捉，即捕捉一次后停止捕捉功能，方便软件处理。

### 15.2.2 计数模式

**级联模式：**

中断状态寄存器只有 CMPHIF 置起。波形如下：CNTHSEL=00/11 表示级联模式；LOADL 和 LOADH 为加载寄存器；LLEN 和 LHEN 是 LOAD 使能脉冲信号，用来把加载寄存器的值 LOAD 进比较寄存器里；

CMPH和CMPL为高低位比较寄存器；CLEN和CHEN是计数器使能信号；CNTL和CNTH是计数器COUNTER；COMP\_HIF和COMP\_LIF为高低计数器比较中断标志位；OVHIF和OVLIF为高低计数器溢出标志位。

#### 非级联模式：

中断状态寄存器各状态位根据LOADH/LOADL计到指定值后分别置起。如果LOADH/LOADL等于0，则计数器计到8'HFF后CMPHIF/CMPLIF等跳起。CNTHSEL=01/10表示非级联模式；LOADL和LOADH为加载寄存器；LLEN和LHEN是LOAD使能脉冲信号，用来把加载寄存器的值LOAD进比较寄存器里；CMPH和CMPL为高低位比较寄存器；CLEN和CHEN是计数器使能信号；CNTL和CNTH是高低位计数器COUNTER；COMP\_HIF和COMP\_LIF为高低计数器比较中断标志位。

### 15.2.3 捕捉模式

捕捉模式只工作在16位计数模式，从0开始计数。当选择上升沿捕捉周期模式时，电路在检测到捕捉源CAPSRC的上升沿时把计数器CNTL和CNTH的值捕捉到寄存器PRESETL和PRESETH中，并置位中断标志位CAPIF。

### 15.2.4 结构框图

计数模式当高位计数源选到的计数源不是低8位计数的溢出信号时，计数部分作为两个8位计数器时分别计数。如下图所示：

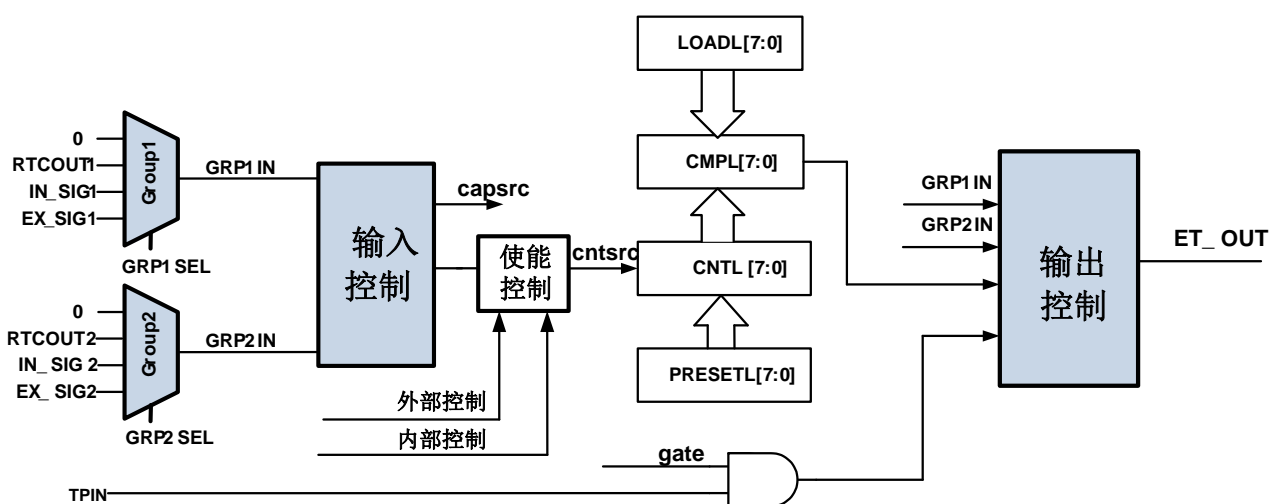


图 15-1 位计数器 CNTL 框图

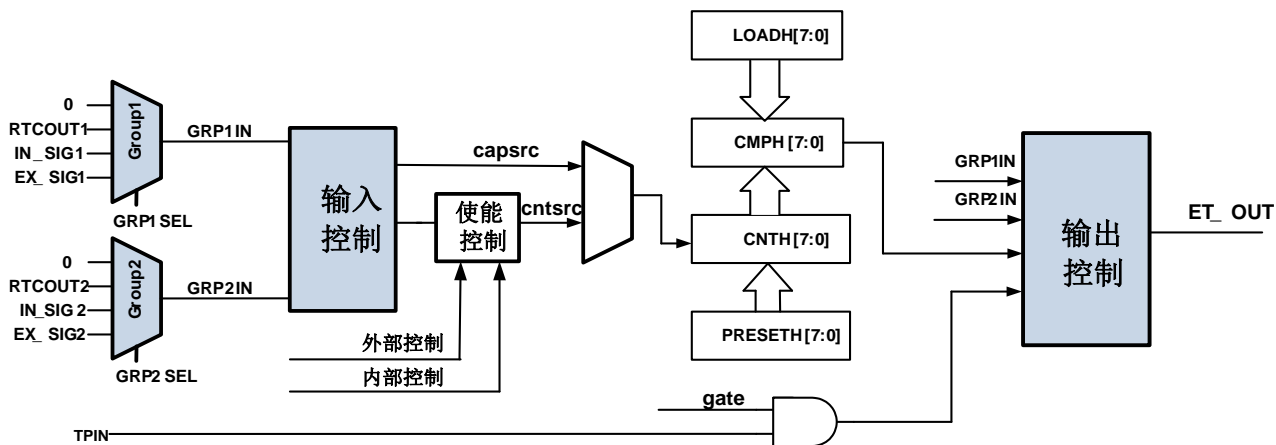
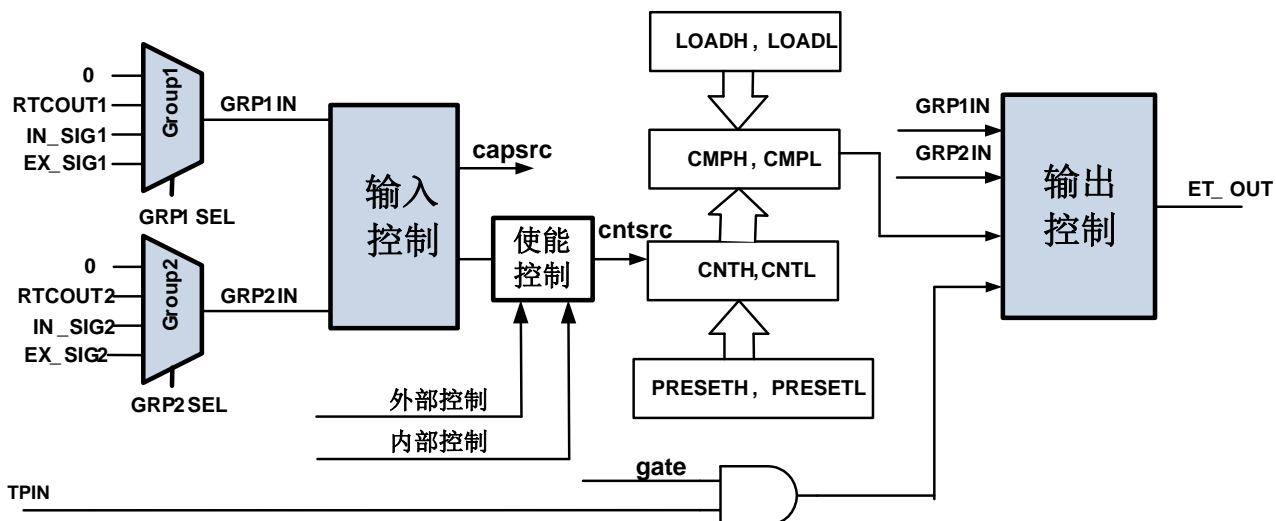
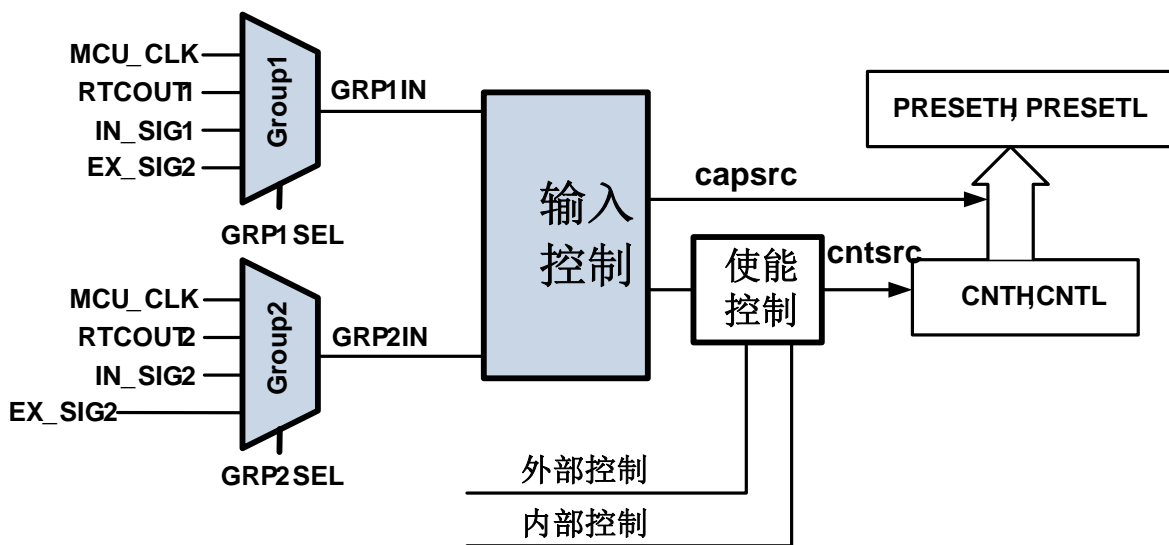


图 15-2 高位计数器 CNTH 框图

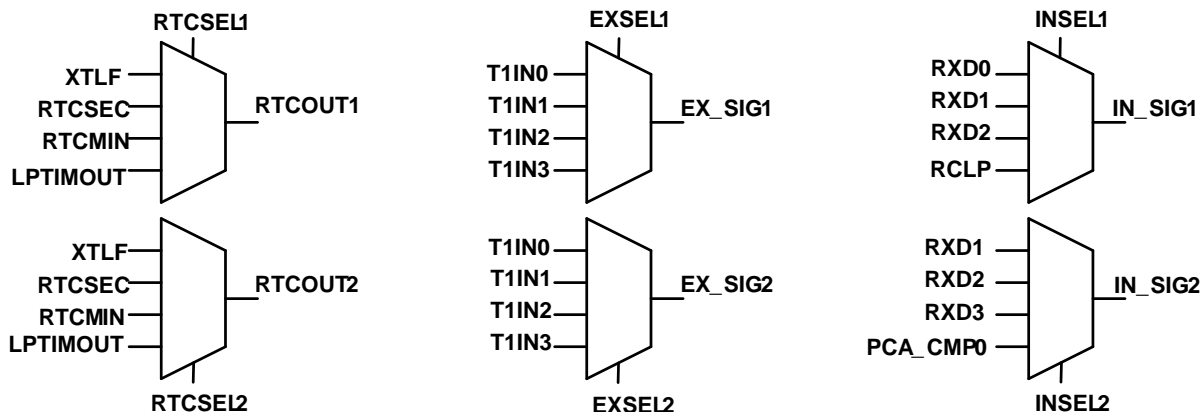
计数模式当高位计数源选到的计数源为低8位计数的溢出信号时，计数器级联为一个16位计数器。



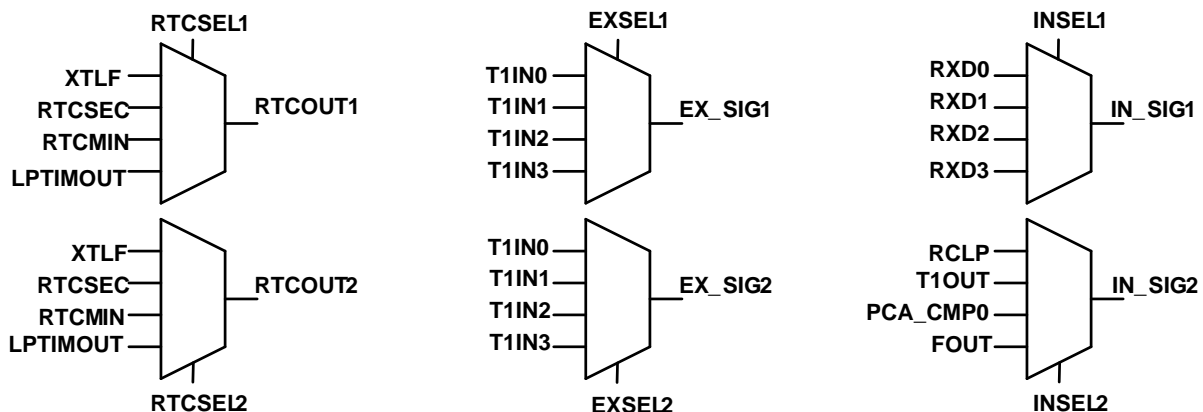
捕捉模式只工作在16位计数模式，从0开始计数。如下图所示



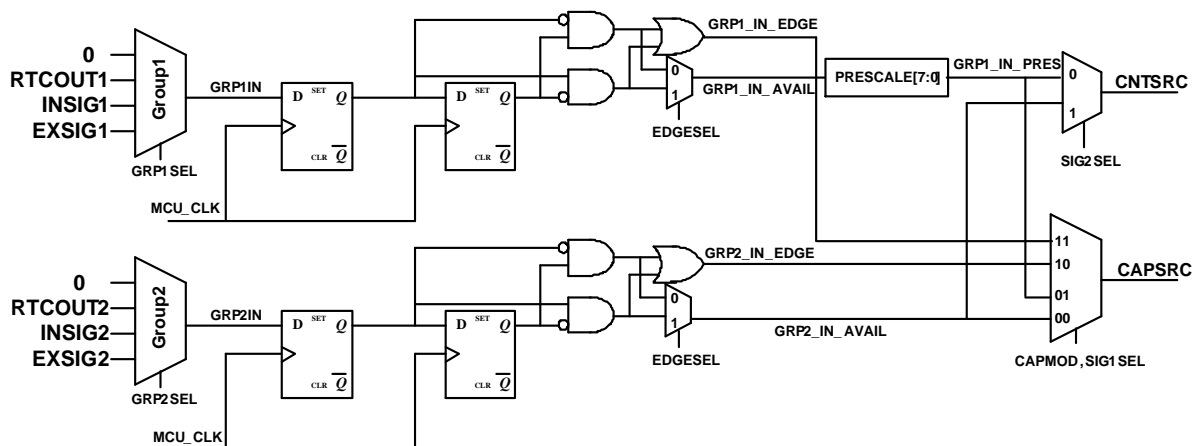
ET1的计数和捕捉源



ET2的计数和捕捉源

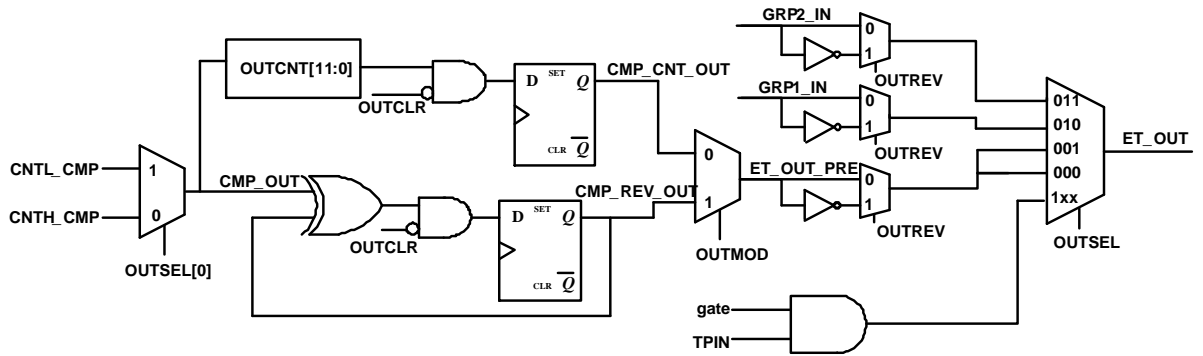


ET1/ET2的输入控制





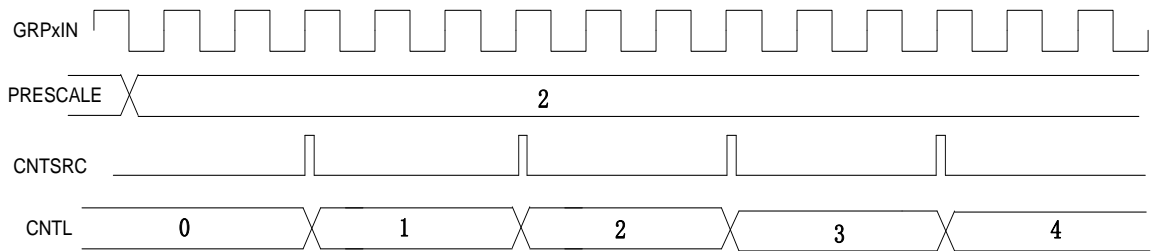
## ET1/ET2输出控制



## 15.2.5 功能说明

## 计数预分频功能

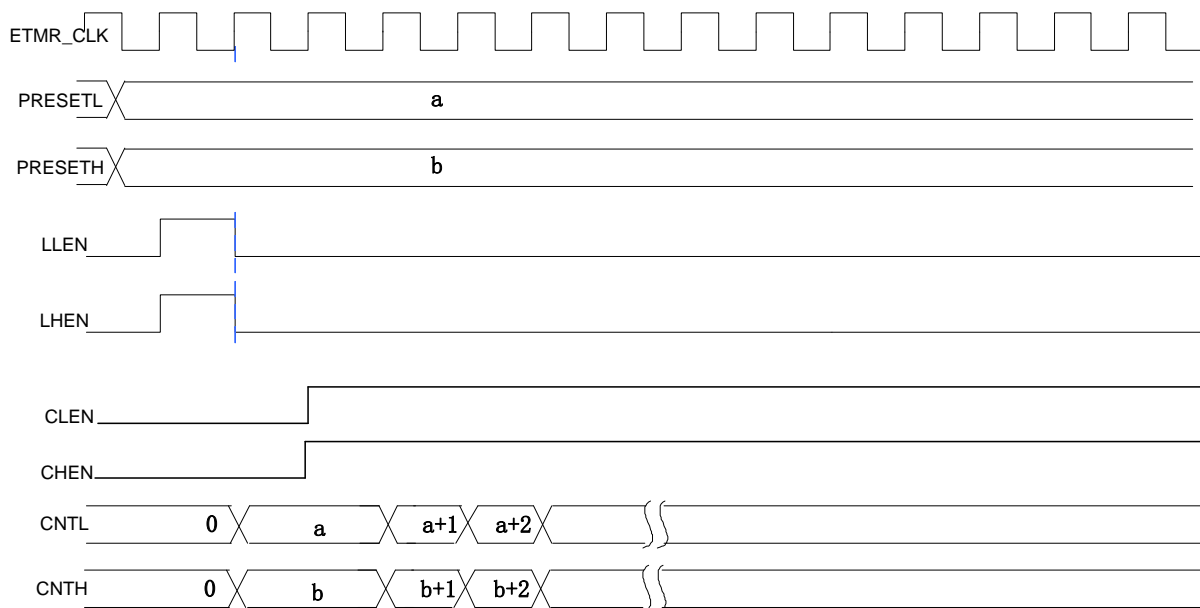
通过写计数源预分频寄存器，分频数 =  $(X+1)$ ，即00表示1分频，FF表示256分频。预分频后的信号都为单周期脉冲的形式，占空比1: X。假设X=2时如下图：PRESCALE为分频寄存器；CNTSRC为计数脉冲；CNTL为计数器COUNTER。



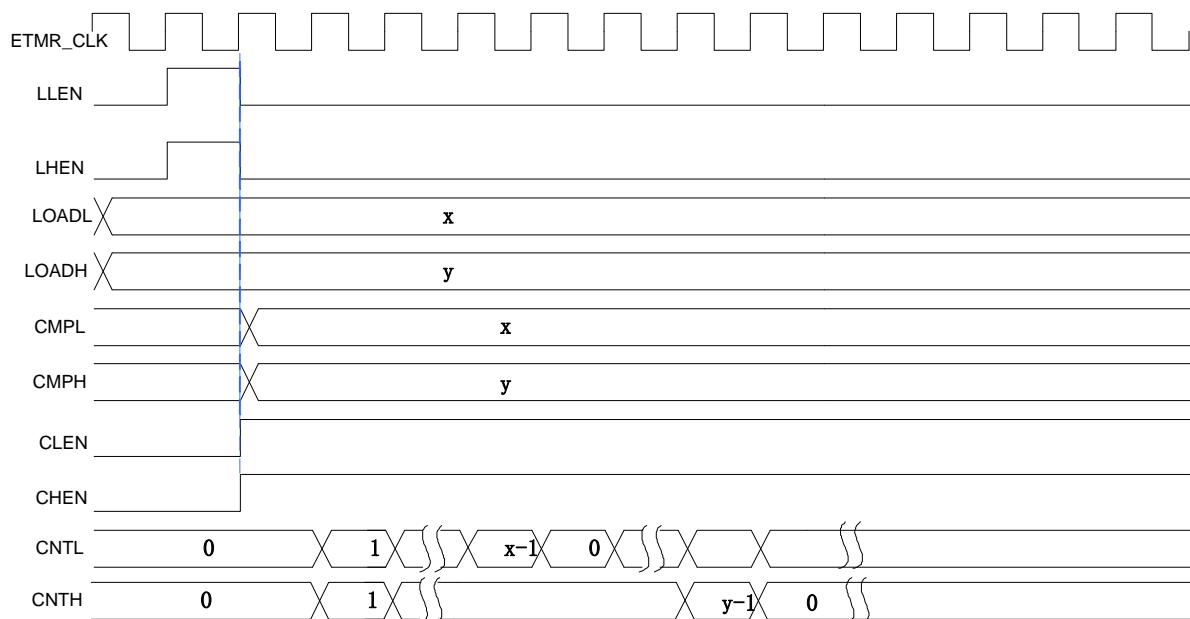
## 计数器加载功能

预置数功能：加载控制寄存器有效时将预置数寄存器的值加载到计数器中作为初值，

当作为两个8BIT计数器时预置数波形如下图：PRESETL和PRESETH为预置数寄存器；LLEN和LHEN是LOAD使能脉冲信号，用来把预置数LOAD进计数器COUNTER里；CLEN和CHEN是计数器使能信号；CNTL和CNTH是计数器COUNTER。



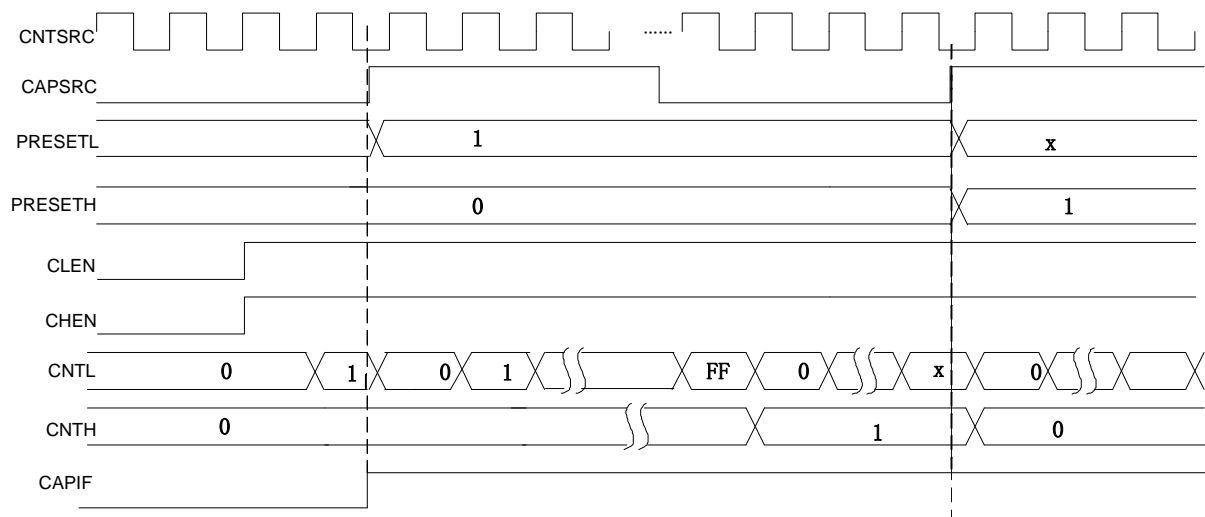
**比较寄存器**：存放计数目标值，计数模式下有效，计数模式启动不加载；比较匹配、加载控制有效时将加载寄存器的值加载到比较寄存器中。波形如下：**LOADL**和**LOADH**为加载寄存器；**LLEN**和**LHEN**是**LOAD**使能脉冲信号，用来把加载寄存器的值**LOAD**进比较寄存器里；**CMPH**和**CMPL**为高低位比较寄存器；**CLEN**和**CHEN**是计数器使能信号；**CNTL**和**CNTH**是计数器**COUNTER**。



### 捕捉功能

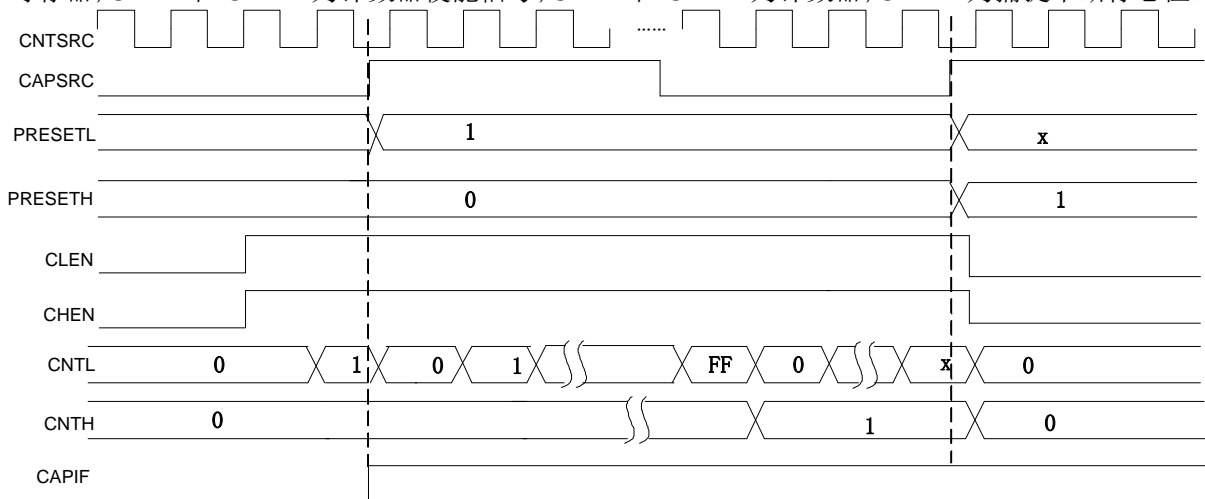
#### ● 带清零捕捉模式

不论在脉冲宽度还是周期捕捉情况下，捕捉到第一个沿后将计数器清零产生中断，捕捉到第二个沿后把计数值锁存到高低位预置数寄存器，同时清零计数器。以周期捕捉为例见下图：**CAPSRC**为捕捉源信号；**PRESETL**和**PRESETH**为预置数寄存器；**CLEN**和**CHEN**为计数器使能信号；**CNTL**和**CNTH**为计数器；**CAPIF**为捕捉中断标志位。



### ● 单次捕捉

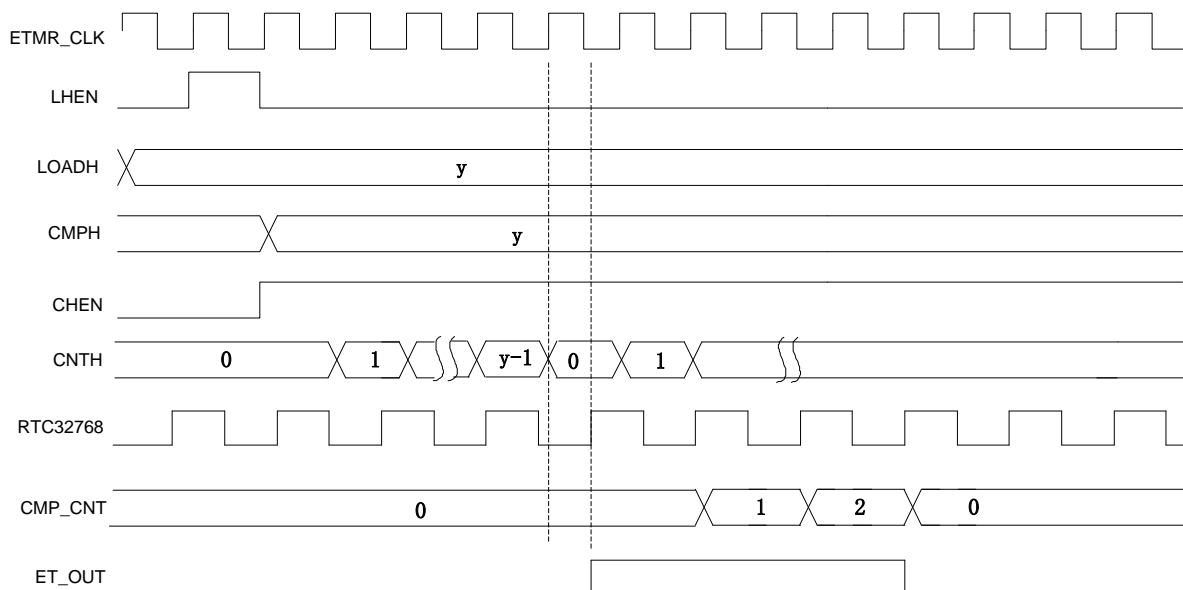
是指捕捉到一个有效的脉冲宽度（宽度捕捉）或者一个有效的周期（周期捕捉）后停止计数。以带清零捕捉模式下周期捕捉为例见下图：CAPSRC 为捕捉源信号；PRESETL 和 PRESETH 为预置数寄存器；CLEN 和 CHEN 为计数器使能信号；CNTL 和 CNTH 为计数器；CAPIF 为捕捉中断标志位。



### 输出功能

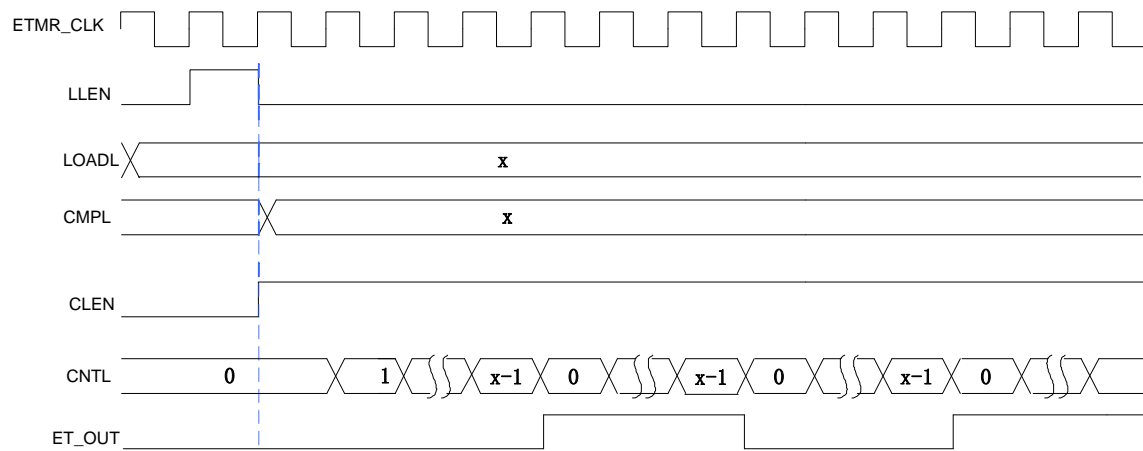
#### ● 脉冲输出功能

当设置了 ET\_OUT 输出脉冲宽度寄存器后，模块可以输出相应的脉冲宽度。当计数器匹配到来后的第一个 32768 时钟上升沿开始触发脉冲输出，计数时钟为 32768HZ。输出脉冲宽度 =  $([OUTCNTH, OUTCNTL] + 1) / 32768$  秒。以高 8BIT 计数器匹配为例，设  $[OUTCNTH, OUTCNTL] = 'H02$ ，波形如下：LOADH 为高位加载寄存器；LHEN 是高位 LOAD 使能脉冲信号，用来把高位加载寄存器的值 LOAD 进高位比较寄存器里；CMPH 为高位比较寄存器；CHEN 高位是计数器使能信号；CNTH 是高位计数器 COUNTER；RTC32768 是 RTC32K 时钟信号；CMP\_CNT 是以 32768 为周期的脉冲宽度内部计数器，当它计数到等于  $[OUTCNTH, OUTCNTL]$  的值时跳回 0；ET\_OUT 为输出脉冲宽度信号。



- 输出反向电平功能

当设置了输出 ET\_OUT 控制寄存器的 OUTMOD 位为 1 后, 当比较匹配后模块可以输出与之前相反的电平。以低 8 位的计数器为例: LOADL 为低位加载寄存器; LLEN 是低位 LOAD 使能脉冲信号, 用来把低位加载寄存器的值 LOAD 进低位比较寄存器里; CMPL 为低位比较寄存器; CLEN 低位是计数器使能信号; CNTL 是低位计数器 COUNTER; ET\_OUT 为输出翻转信号。



## 15.2.6 寄存器

地址	名称	符号	Stop 模式
01:0300	ET1 控制寄存器 1	ET1CTRL1	复位
01:0301	ET1 控制寄存器 2	ET1CTRL2	
01:0302	ET1 配置寄存器 1	ET1CFG1	
01:0303	ET1 配置寄存器 2	ET1CFG2	
01:0304	ET1 预分频寄存器	ET1PRESCALE	
01:0305	ET1 加载控制寄存器	ET1LOADCTRL	
01:0306	ET1 计数值低位	ET1CNTL	
01:0307	ET1 计数值高位	ET1CNTH	
01:0308	ET1 预置数寄存器低位	ET1PRESETL	
01:0309	ET1 预置数寄存器高位	ET1PRESETH	

地址	名称	符号	Stop 模式
01:030A	ET1 计数加载寄存器低位	ET1LOADL	
01:030B	ET1 计数加载寄存器高位	ET1LOADH	
01:030C	ET1 比较值寄存器低位	ET1CMPL	
01:030D	ET1 比较值寄存器高位	ET1CMPH	
01:030E	ET1 输出脉冲宽度寄存器低位	ET1OUTCNTL	
01:030F	ET1 输出脉冲宽度寄存器高位	ET1OUTCNTH	
01:0310	ET1 输出控制寄存器	ET1OUTCTRL	
01:0311	ET1 中断使能寄存器	ET1IE	
01:0312	ET1 中断标志寄存器	ET1IF	
01:0313	ET2 控制寄存器 1	ET2CTRL1	
01:0314	ET2 控制寄存器 2	ET2CTRL2	
01:0315	ET2 配置寄存器 1	ET2CFG1	
01:0316	ET2 配置寄存器 2	ET2CFG2	
01:0317	ET2 预分频寄存器	ET2PRESCALE	
01:0318	ET2 加载控制寄存器	ET2LOADCTRL	
01:0319	ET2 计数值低位	ET2CNTL	
01:031A	ET2 计数值高位	ET2CNTH	
01:031B	ET2 预置数寄存器低位	ET2PRESETL	
01:031C	ET2 预置数寄存器高位	ET2PRESETH	
01:031D	ET2 计数加载寄存器低位	ET2LOADL	
01:031E	ET2 计数加载寄存器高位	ET2LOADH	
01:031F	ET2 比较值寄存器低位	ET2CMPL	
01:0320	ET2 比较值寄存器高位	ET2CMPH	
01:0321	ET2 输出脉冲宽度寄存器低位	ET2OUTCNTL	
01:0322	ET2 输出脉冲宽度寄存器高位	ET2OUTCNTH	
01:0323	ET2 输出控制寄存器	ET2OUTCTRL	
01:0324	ET2 中断使能寄存器	ET2IE	
01:0325	ET2 中断标志寄存器	ET2IF	

### 15.2.6.1 ET1/ET2 控制寄存器 1

名称	ET1CTRL1/ET2CTRL1							
地址	01:0300H/01:0313H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CHEN	CLEN	MODE	EDGESEL	CAPMOD	CAPCLR	CAPONCE	RFU
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	CHEN	高位计数器启动控制 1 = 启动高位计数器，在计数器模式下启动时将预置数值和加载值分别加载至计数器和工作寄存器；捕捉模式下启动时计数器由零开始自由计数，计数到 0xFFFF 后产生溢出信号然后由零开始重新计数，捕捉功能只工作在 16 位模式；在 16 位的定时/计数和捕捉模式下 CHEN 作为计数器的启动控制，CLEN 自动失效 0 = 停止计数器计数
6	CLEN	低位计数器启动控制 1 = 启动低位计数器，在计数器模式下启动时将预置数值和加载值分

位号	位名	说明
		别加载至计数器和寄存器；捕捉模式下启动时计数器由零开始自由计数，计数到 0xFFFF 后产生溢出信号然后由零开始重新计数，捕捉功能只工作在 16 位模式；在 16 位的定时/计数和捕捉模式下 CHEN 作为计数器的启动控制，CLEN 自动失效 0 = 停止计数器计数
5	MODE	工作模式选择 1 = 16 位捕捉模式 0 = 8 位定时/计数模式，若高位计数器计数源选择为低位计数器的溢出信号，则可实现 16 位定时/计数模式
4	EDGESEL	计数模式下的计数沿和周期捕捉时的捕捉沿选择位 1 = 计数模式采下降沿，周期捕捉模式时下沿捕捉 0 = 计数模式采上升沿，周期捕捉模式时上沿捕捉 注：不支持 MCU_CLK 的下降沿捕捉和计数，捕捉源和计数源为 MCU_CLK 时选择下降沿将不会有效捕捉和计数。
3	CAPMOD	捕捉模式控制（只在捕捉模式下有效） 1 = 脉冲宽度捕捉 0 = 脉冲周期捕捉
2	CAPCLR	带清零捕捉模式控制 1 = 不论在脉冲宽度还是周期捕捉情况下，捕捉到第一个沿后将计数器清零产生中断，捕捉到第二个沿后锁存（锁存到高低位预置数寄存器）计数值并同时清零计数器 0 = 捕捉不清零，计数器一直自由计数
1	CAPONCE	单次捕捉控制 1 = 单次捕捉有效，在捕捉到一次脉冲宽度或脉冲周期后计数器停止，若需要再次捕捉需重新启动 0 = 连续捕捉
0	RFU	

## 15.2.6.2 ET1/ET2 控制寄存器 2

名称	ET1CTRL2 / ET2CTRL2							
地址	01:0301H/01:0314H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SIG2SEL	SIG1SEL	CNTHSEL[1:0]		DIREN	STDIR	SRCSEL	DIRPO
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	SIG2SEL	计数器内部计数源信号 CNTSRC 选择 1 = 内部计数源信号 CNTSRC 选择 Group2(由 GRP2SEL[1:0]配置) 0 = 内部计数源信号 CNTSRC 选择 Group1(由 GRP1SEL[1:0]配置)
6	SIG1SEL	计数器内部捕捉源信号 CAPSRC 选择 1 = 内部捕捉源信号 CAPSRC 选择 Group1 0 = 内部捕捉源信号 CAPSRC 选择 Group2
5-4	CNTHSEL[1:0]	高位计数器源选择 00/11 = 选择 ET1 的低位计数器的溢出信号，与低位计数器组成 16 位计数器 01 = 选择内部捕捉源信号 CAPSRC（由 SIG1SEL 位控制） 10 = 选择内部计数源信号 CNTSRC 或外部 DIR 输入组合信号

位号	位名	说明
3	DIREN	外部输入 DIR 控制使能。通常电量脉冲输出时同时会输出一个由高低电平指示正反方向信号 DIR。电路将通过 DIR 信号电平的高低，分别控制高位计数器和低位计数器计数使能，以实现针对正向、反向脉冲的各种计数功能 1 = 外部输入的 DIR 信号有效，此时高低位计数器是否计数可由外部输入的 DIR 信号控制。 0 = 外部输入的 DIR 信号无效，此时高低位计数器是否计数将由内部控制信号控制。
2	STDIR	内部 DIR 控制信号，当 DIREN 为 0，即外部输入 DIR 控制无效时，可由该信号代替 DIR 输入，直接控制内部计数器的计数。当需要外部 DIR 输入，即 DIREN 为 1 时，该位应设置为 0 1 = 内部 DIR 信号为高电平，则高 8 位计数器计数 0 = 内部 DIR 信号为低电平，此时若 SRCSEL 为 0，则低 8 位计数器计数
1	SRCSEL	低位计数器计数使能控制选择信号 1 = 低位计数器计数使能端选择常使能。此时低位计数器计数不受 DIR 控制，可将正反向所有脉冲一并计数 0 = 低位计数器计数使能端选则由寄存器 STDIR 或外部 EX_SIG2 输入控制。
0	DIRPO	输入信号 2 极性选择 1 = 对外部输入 DIR 信号 EX_SIG2 反向 0 = 对外部输入 DIR 信号 EX_SIG2 不反向

外部DIR信号 (EX\_SIG)、内部控制寄存器与计数器计数的关系如下表:

DIR (EX_SIG)	DIRPO	DIREN	STDDIR	SRCSEL	CNT1L	CNT1H
X	X	0	0	1	√	x
X	X	0	1	1	√	√
0	0	1	0	1	√	x
1	0	1	0	1	√	√
0	1	1	0	1	√	√
1	1	1	0	1	√	x
X	X	0	0	0	√	x
X	X	0	1	0	x	√
0	0	1	0	0	√	x
1	0	1	0	0	x	√
0	1	1	0	0	x	√
1	1	1	0	0	√	x

### 15.2.6.3 ET1/ET2 配置寄存器 1

名称	ET1CFG1 / ET2CFG1							
地址	01:0302H/01:0315H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RTCSEL2[1:0]		RTCSEL1[1:0]		GRP2SEL[1:0]		GRP1SEL[1:0]	
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	RTCSEL2[1:0]	RTCOUT2 信号选择控制 2 00 = RTC32768, 由 RTC 模块输出的 32768Hz 信号 01 = RTCSec, 由 RTC 模块输出的秒信号 10 = RTCMin, 由 RTC 模块输出的分钟信号 11 = RTCTMR1, 由 RTC 模块输出的 TIMER1 的溢出信号
5-4	RTCSEL1[1:0]	RTCOUT1 信号选择控制 1 00 = RTC32768, 由 RTC 模块输出的 32768Hz 信号 01 = RTCSec, 由 RTC 模块输出的秒信号 10 = RTCMin, 由 RTC 模块输出的分钟信号 11 = RTCTMR0, 由 RTC 模块输出的 TIMER0 的溢出信号
3-2	GRP2SEL[1:0]	Group2 信号选择控制 00 = MCU_CLK 01 = RTCOUT2 10 = IN_SIG2, 内部输入信号 2 11 = EX_SIG2, 外部输入信号 2 注: 不支持 mclk 的下降沿捕捉和计数, 捕捉源和计数源为 mclk 时选择下降沿将不会有效捕捉和计数。
1-0	GRP1SEL[1:0]	Group1 信号选择控制 00 = MCU_CLK 01 = RTCOUT1 10 = IN_SIG1, 内部输入信号 1 11 = EX_SIG1, 外部输入信号 1 注: 不支持 mclk 的下降沿捕捉和计数, 捕捉源和计数源为 mclk 时选择下降沿将不会有效捕捉和计数。

#### 15.2.6.4 ET1/ET2 配置寄存器 2

名称	ET1CFG2 / ET2CFG2							
地址	01:0303H/01:0316H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXSEL2[1:0]		EXSEL1[1:0]		INSEL2[1:0]		INSEL1[1:0]	
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	EXSEL2[1:0]	外部输入信号选择控制 2 00 = EXIN1 01 = EXIN2 10 = EXIN3 11 = EXIN4
5-4	EXSEL1[1:0]	外部输入信号选择控制 1 00 = EXIN1 01 = EXIN2 10 = EXIN3 11 = EXIN4
3-2	INSEL2[1:0]	内部输入信号选择控制 2 00 = RXD1 01 = RXD2 10 = RXD3 11 = PCA_CMP0



位号	位名	说明
1-0	INSEL1[1:0]	内部输入信号选择控制 1 00 = RXD0 01 = RXD1 10 = RXD2 11 = RCLP

#### 15.2.6.5 ET1/ET2 预分频寄存器

名称	ET1PRESCALE / ET2PRESCALE							
地址	01:0304H/01:0317H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2PRES							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	ET1/2PRES	输入 Group1 的预分频寄存器 分频数 = (X+1), 即 00 表示 1 分频, FF 表示 256 分频。预分频后的信号都为单周期脉冲的形式, 占空比 1: X						

#### 15.2.6.6 ET1/ET2 加载控制寄存器

名称	ET1/ET2 加载控制寄存器 ET1LOADCTRL / ET2LOADCTRL							
地址	01:0305H/01:0318H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			LHEN	RFU			LLEN
位权限				W-0				W-0
位号	位名	说明						
7-5	RFU							
4	LHEN	高位加载控制 写 1 将预置数寄存器 ET1PRESETH 和加载寄存器 ET1LOADH 分别加载到计数值寄存器 ET1CNTH 和比较寄存器 ET1CMPH, 写 0 无效, 该位硬件自动清 0。在 16 位的定时/计数下 LHEN 作为计数器的加载控制, LLEN 自动失效						
3-1	RFU							
0	LLEN	低位加载控制 写 1 将预置数寄存器 PRESETL 和加载寄存器 LOADL 分别加载到计数值寄存器 ET1CNTL 和比较寄存器 ET1CMPL, 写 0 无效, 该位硬件自动清 0。在 16 位的定时/计数下 LHEN 作为计数器的加载控制, LLEN 自动失效						

#### 15.2.6.7 ET1/ET2 计数值寄存器低位

名称	ET1CNTL / ET2CNTL							
地址	01:0306H/01:0319H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2CNTL							
位权限	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

位号	位名	说明
7-0	ET1/2CNTL	计数器低位计数值寄存器。LLEN 有效时加载预置数到该寄存器。

## 15.2.6.8 ET1/ET2 计数值寄存器高位

名称	ET1CNTH / ET2CNTH							
地址	01:0307H/01:031AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2CNTH							
位权限	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

位号	位名	说明
7-0	ET1/2CNTH	计数器高位计数值寄存器。LHEN 有效时加载预置数到该寄存器。

## 15.2.6.9 ET1/ET2 预置数寄存器低位

名称	ET1PRESETL / ET2PRESETL							
地址	01:0308H/01:031BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2PRESETL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET1/2PRESETL	计数器低位预置数寄存器 写入计数器的初值，也用于存放捕捉结果低 8 位。

## 15.2.6.10 ET1/ET2 预置数寄存器高位

名称	ET1PRESETH/ET2PRESETH							
地址	01:0309H/01:031CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2PRESETH							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET1/2PRESETH	计数器高位预置数寄存器 写入计数器的初值，也用于存放捕捉结果高 8 位。

## 15.2.6.11 ET1/ET2 加载寄存器低位

名称	ET1LOADL / ET2LOADL							
地址	01:030AH/01:031DH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2LOADL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET1/2LOADL	加载寄存器低位 在计数匹配或执行加载命令时将加载寄存器的值加载至比较工作寄存器。

## 15.2.6.12 ET1/ET2 加载寄存器高位

名称	ET1LOADH / ET2LOADH							
地址	01:030BH/01:031EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2LOADH							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET1/2LOADH	加载寄存器高位 在计数匹配或执行加载命令时将加载寄存器的值加载至比较工作寄存器。当工作在 8 位定时/计数器模式时, 该高位加载寄存器不支持加载值为 0x00 的设置。

## 15.2.6.13 ET1/ET2 比较寄存器低位

名称	ET1CMPL / ET2CMPL							
地址	01:030CH/01:031FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2CMPL							
位权限	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

位号	位名	说明
7-0	ET1/2CMPL	比较寄存器低位 加载寄存器的值加载后将写入该寄存器, 该寄存器与计数器比较, 若计数值大于等于该寄存器的值, 则产生计数匹配信号至输出控制模块, 并产生相应中断。

## 15.2.6.14 ET1/ET2 比较寄存器高位

名称	ET1CMPH / ET2CMPH							
地址	01:030DH/01:0320H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2CMPH							
位权限	R-0	R-0	R-0	R-0	R-0	R-0	R-0	R-0

位号	位名	说明
7-0	ET1/2CMPH	比较寄存器高位 加载寄存器的值加载后将写入该寄存器, 该寄存器与计数器比较, 若计数值大于等于该寄存器的值, 则产生计数匹配信号至输出控制模块, 并产生相应中断。

## 15.2.6.15 ET1/ET2 输出脉冲宽度寄存器低位

名称	ET1OUTCNTL / ET2OUTCNTL							
地址	01:030EH/01:0321H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET1/2OUTCNTL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	ET1/2OUTCNTL	扩展定时器输出脉冲宽度计数器低 8 位 该寄存器用于调整输出脉冲宽度。计数时钟为 32768Hz，对应的输出脉冲宽度范围为 30.5uS~125mS。以 ET1 为例，输出脉冲宽度 = $([ET1OUTCNTH, ET1OUTCNTL] + 1) / 32768$ 秒						

## 15.2.6.16 ET1/ET2 输出脉冲宽度寄存器高位

名称	ET1OUTCNTH / ET2OUTCNTH							
地址	01:030FH/01:0322H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				ET1/2OUTCNTH			
位权限					R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-4	RFU							
3-0	ET1/2OUTCNTH	扩展定时器输出脉冲宽度计数器高 4 位 该计数器用于调整输出脉冲宽度。计数时钟为 32768Hz，对应的输出脉冲宽度范围为 30.5uS~125mS。以 ET1 为例，输出脉冲宽度 = $([ET1OUTCNTH, ET1OUTCNTL] + 1) / 32768$ 秒						

## 15.2.6.17 ET1/ET2 输出控制寄存器

名称	ET1OUTCTRL / ET2OUTCTRL							
地址	01:0310H/01:0323H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		OUTCLR	OUTREV	OUTMOD	OUTSEL[2:0]		
位权限			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-6	RFU							
5	OUTCLR	输出清零，该位硬件自动清0，清0后输出由原信号驱动 1 = 输出清零，若设置了输出反向则清零后输出为高电平，反之为低电平（只适用于 OUTMOD 输出模式=1 输出之前反向电平的情况，OUTMOD 输出模式=0 输出脉冲模式无效） 0 = 写入无效						
4	OUTREV	输出电平反向选择 1 = 输出电平取反（CHEN/CLEN 有效后，ETOUT 信号输出本信号在 CHEN/CLEN 有效之前的状态） 0 = 输出电平不取反（CHEN/CLEN 有效后，ETOUT 信号输出本信号在 CHEN/CLEN 有效之前状态的反态）						

位号	位名	说明
3	OUTMOD	输出模式选择 1 = 输出之前的反向电平 0 = 输出脉冲, 脉冲宽度可调
2-0	OUTSEL[2:0]	输出信号选择 000 = 输出高位计数器的比较信号, 只在计数模式有效。 001 = 输出低位计数器的比较信号, 只在计数模式有效。 010 = 直接输出 Group1 的输入信号, 计数模式、捕捉模式有效。 011 = 直接输出 Group2 的输入信号, 计数模式、捕捉模式有效。 1xx = 输出 T12IN0 引脚信号 注: 输出信号不能配置为 MCU_CLK 的同频信号, 实际得到的结果为正向输出高电平, 反向输出低电平

## 15.2.6.18 ET1/ET2 中断使能寄存器

名称	ET1IE / ET2IE							
地址	01:0311H/01:0324H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			CMPHIE	CMPLIE	OVHIE	OVLIE	CAPIE
位权限				R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-5	RFU	
4	CMPHIE	扩展定时器高位比较发生信号 1 = 中断使能 0 = 中断禁止
3	CMPLIE	扩展定时器低位比较发生信号 1 = 中断使能 0 = 中断禁止
2	OVHIE	扩展定时器高位溢出信号 1 = 中断使能 0 = 中断禁止
1	OVLIE	扩展定时器低位溢出信号 1 = 中断使能 0 = 中断禁止
0	CAPIE	扩展定时器捕捉产生信号 1 = 中断使能 0 = 中断禁止

## 15.2.6.19 ET1/ET2 中断状态寄存器

名称	ET1IF / ET2IF							
地址	01:0312H/01:0325H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		EDGESTA	CMPHIF	CMPLIF	OVHIF	OVLIF	CAPIF
位权限			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	RFU	
5	EDGESta	捕捉沿状态 1 = 脉冲宽度捕捉模式时表示捕捉到下沿 0 = 脉冲宽度捕捉模式时表示捕捉到上沿
4	CMPhif	扩展定时器高位比较发生信号 1 = 当前计数器的值大于等工作寄存器的值, 该信号将重新加载新的加载寄存器的值到工作寄存器。 0 = 当前计数器的值小于工作寄存器的值
3	CMPlif	扩展定时器低位比较发生信号 1 = 当前计数器的值大于等工作寄存器的值, 该信号将重新加载新的加载寄存器的值到工作寄存器。 0 = 当前计数器的值小于工作寄存器的值
2	OVHif	扩展定时器高位溢出信号 1 = 产生计数溢出 0 = 未产生溢出
1	OVLif	扩展定时器低位溢出信号 1 = 产生计数溢出 0 = 未产生溢出
0	CAPIF	扩展定时器捕捉产生信号 1 = 捕捉到指定的沿 0 = 未捕捉到指定的沿

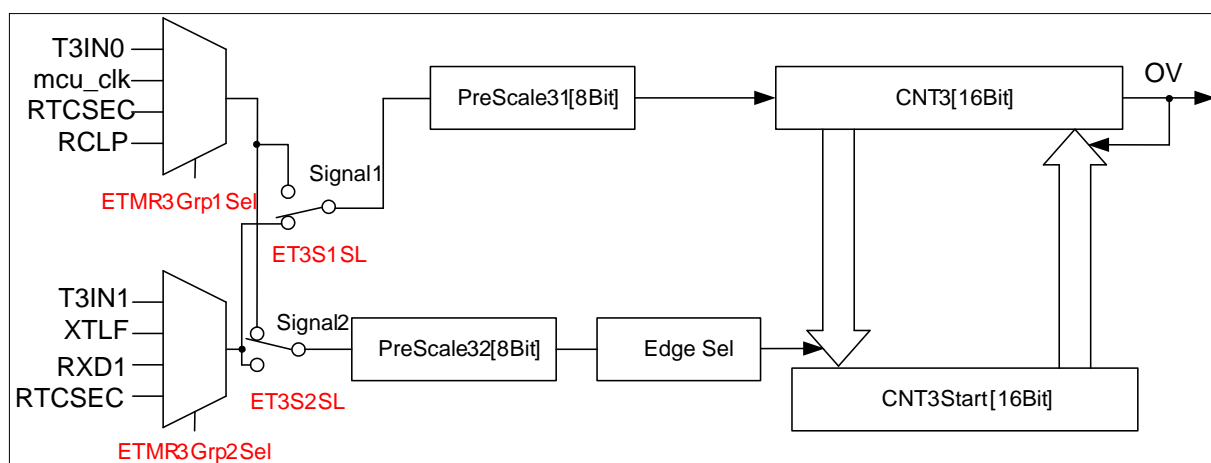
## 15.3 ET3/ET4 模块

### 15.3.1 概述

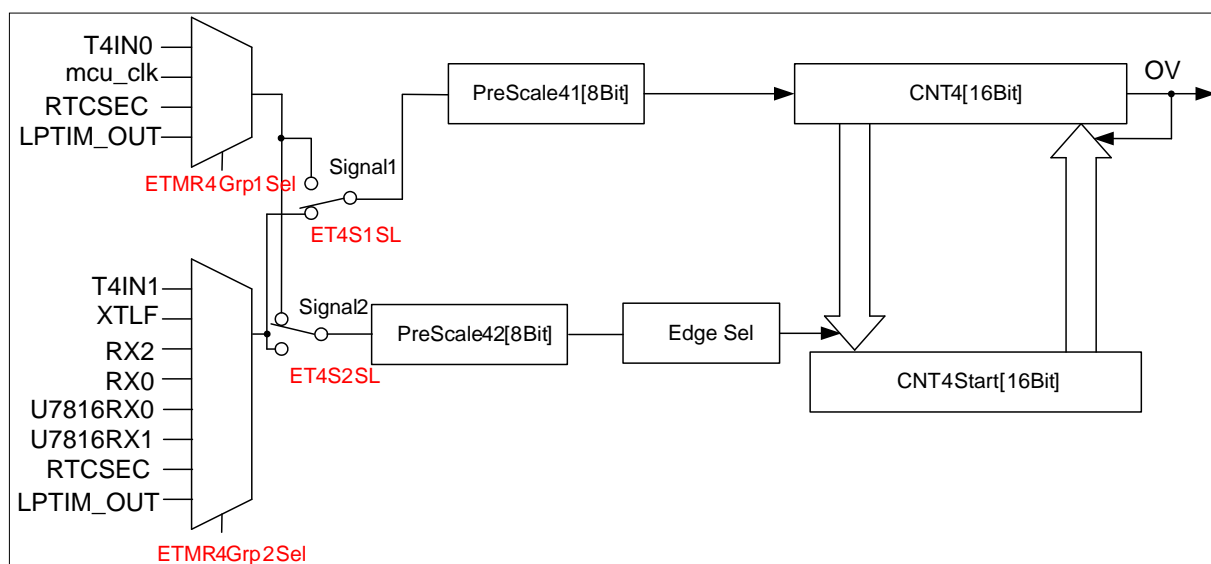
这两个定时器结构相同, 仅仅是计数源和捕捉源信号不同而已, 结构相比简单, 包含一个计数器和一个初值寄存器, 初值寄存器同时作为捕捉寄存器使用, 扩展定时器3(4)使能后自动将初值寄存器的值加载至计数器, 然后计数器以这个初值开始计数, 计数至溢出后产生溢出信号, 同时将初值寄存器的值重新加载至计数器, 这种结构允许在计数过程中改变计数初值, 完成动态的定时时间更新; 捕捉模式下有两种模式, 带清零的捕捉模式和不带清零的捕捉模式, 带清零捕捉模式下计数器使能后由0开始计数, 在捕捉第一个有效沿后清零计数器并产生捕捉中断, 在下一个有效沿锁存当前的计数值并产生捕捉中断信号; 不清零模式下定时器使能后即由0开始计数, 在有效捕捉信号沿检测到后锁存当前计数值, 同时产生捕捉中断, 在下一有效捕捉沿时再锁存当前计数值产生捕捉中断, 在计数溢出后产生溢出中断。

## 15.3.2 结构框图

## ET3



## ET4



## 15.3.3 功能说明

## ● 计数器模式

计数器：计数模式启动和计数溢出时将初值寄存器的值加载到计数器中；`starth`和`startl`为高低位初值寄存器；`cen`为计数器使能信号；`cnt`为16bit计数器counter；`ovif`为溢出信号。

● 捕捉功能。`CAPSRC`为捕捉源信号；`starth`和`startl`为高低位初值寄存器；`cen`为计数器使能信号；`cnt`为16bit计数器counter；`capif`为捕捉中断标志位。

本模块是全同步设计，用`mcu_clk`采样其他输入信号进行计数，所以不能配置`mcu_clk`比计数信号慢的情况出现，这需要在应用上保证。

## 15.3.4 寄存器

地址	名称	符号	Stop 模式
01:0326	ET3 控制寄存器	ET3CTRL	复位
01:0327	ET3 输入选择寄存器	ET3INSEL	
01:0328	ET3 预分频寄存器 1	ET3PRESCALE1	
01:0329	ET3 预分频寄存器 2	ET3PRESCALE2	
01:032A	ET3 低位初值寄存器	ET3PRESETL	
01:032B	ET3 高位初值寄存器	ET3PRESETH	
01:032C	ET3 中断使能寄存器	ET3IE	
01:032D	ET3 中断标志寄存器	ET3IF	
01:032E	ET4 控制寄存器	ET4CTRL	
01:032F	ET4 输入选择寄存器	ET4INSEL	
01:0330	ET4 预分频寄存器 1	ET4PRESCALE1	
01:0331	ET4 预分频寄存器 2	ET4PRESCALE2	
01:0332	ET4 低位初值寄存器	ET4PRESETL	
01:0333	ET4 高位初值寄存器	ET4PRESETH	
01:0334	ET4 中断使能寄存器	ET4IE	
01:0335	ET4 中断标志寄存器	ET4IF	

## 15.3.4.1 ET3/ET4 控制寄存器

名称	ET3CTRL / ET4CTRL							
地址	01:0326H/01:032EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CEN	MOD	RFU	EDGESEL	CAPMOD	CAPCLR	CAPONCE	CAPEDGE
位权限	R/W-0	R/W-0		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	CEN	启动控制 1 = 启动定时器, 在计数器模式下启动时将计数初值加载至计数器和工作寄存器; 在捕捉模式下, 启动时计数器由零开始自由计数, 计数到0xFFFF后产生溢出信号然后由零开始重新计数 0 = 停止计数器计数
6	MOD	工作模式选择 1 = 捕捉模式 0 = 定时/计数模式
5	RFU	
4	EDGESEL	计数模式采沿方式选择 (计数时钟选择mcu_clk时该位无效, 总是采用mcu_clk时钟上升沿计数) 1 = 计数模式采下降沿 0 = 计数模式采上升沿
3	CAPMOD	捕捉模式控制 1 = 脉宽捕捉 0 = 脉冲周期捕捉



位号	位名	说明
2	CAPCLR	带清零捕捉模式控制 1 = 捕捉到第一个沿后将计数器清零产生中断, 捕捉到第二个沿后锁存计数值并同时清零计数器 0 = 捕捉不清零, 计数器一直自由计数
1	CAPONCE	单次捕捉控制 1 = 单次捕捉有效, 在捕捉到一次脉冲周期后计数器停止, 若需要再次捕捉需重新启动 0 = 连续捕捉
0	CAPEDGE	捕捉沿选择 1 = 周期捕捉模式时下沿捕捉 0 = 周期捕捉模式时上沿捕捉

## 15.3.4.2 ET3/ET4 输入源选择寄存器

名称	ET3INSEL/ ET4INSEL							
地址	01:0327H/01:032FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SIG2SEL	SIG1SEL	RFU	GRP2SEL[2:0]			GRP1SEL[1:0]	
位权限	R/W-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	SIG2SEL	内部信号2源选择(捕捉源) 1 = 扩展定时器3的内部信号2选择Group1 0 = 扩展定时器3的内部信号2选择Group2
6	SIG1SEL	内部信号1源选择(在计数模式下计数源仅由此选择, 捕捉模式下计数源) 1 = 扩展定时器3的内部信号1选择Group2 0 = 扩展定时器3的内部信号1选择Group1
5	RFU	
4-2	GRP2SEL[2:0]	GROUP2 信号选择控制 ET3 000 = T3IN1 001 = XTTF 010 = RXD1 011 = RTCSEC 100~111 = RFU ET4 000 = T4IN1 001 = XTTF 010 = RX2 011 = RX0 100 = U7816RX0 101 = U7816RX1 110 = RTCSEC 111 = LPTIM_OUT

位号	位名	说明
1-0	GRP1SEL[1:0]	GROUP1 信号选择控制 ET3 00 = T3IN0 01 = MCU_CLK 10 = RTCSEC 11 = RCLP ET4 00 = T4IN0 01 = MCU_CLK 10 = RTCSEC 11 = LPTIM_OUT

## 15.3.4.3 ET3/ET4 预分频寄存器 1

名称	ET3PRESCALE1 / ET4PRESCALE1							
地址	01:0328H/01:0330H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET3/4PRESCALE1							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET3/4PRESCALE1	输入 Signal1 (计数源) 的预分频寄存器 00 表示 1 分频, FF 表示 256 分频。

## 15.3.4.4 ET3/ET4 预分频寄存器 2

名称	ET3PRESCALE2 / ET4PRESCALE2							
地址	01:0329H/01:0331H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET3/4PRESCALE2							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET3/4PRESCALE2	输入 Signal2 (捕捉源) 的预分频寄存器 00 表示 1 分频, FF 表示 256 分频。

## 15.3.4.5 ET3/ET4 初值寄存器低位

名称	ET3PRESETL/ ET4PRESETL							
地址	01:032AH/01:0332H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET3/4STARTL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET3/4STARTL	ET3/4 初值寄存器低位

## 15.3.4.6 ET3/ET4 初值寄存器高位

名称	ET3PRESETH/ ET4PRESETH							
地址	01:032BH/01:0333H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET3/4STARTEH							

名称	ET3PRESETH/ ET4PRESETH							
地址	01:032BH/01:0333H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ET3/4STARTH							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ET3/4STARTH	初值寄存器高位

#### 15.3.4.7 ET3/ET4 中断使能寄存器

名称	ET3IE/ ET4IE							
地址	01:032CH/01:0334H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						CAPIE	OVIE
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	CAPIE	扩展定时器捕捉中断使能 1 = 使能 0 = 禁止
0	OVIE	扩展定时器3溢出中断使能 1 = 使能 0 = 禁止

#### 15.3.4.8 ET3/ET4 中断标志寄存器

名称	ET3IF/ET4IF							
地址	01:032D/01:0335H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					EDGESTA	CAPIF	OVIF
位权限						R/W-0	R/W-0	R/W-0

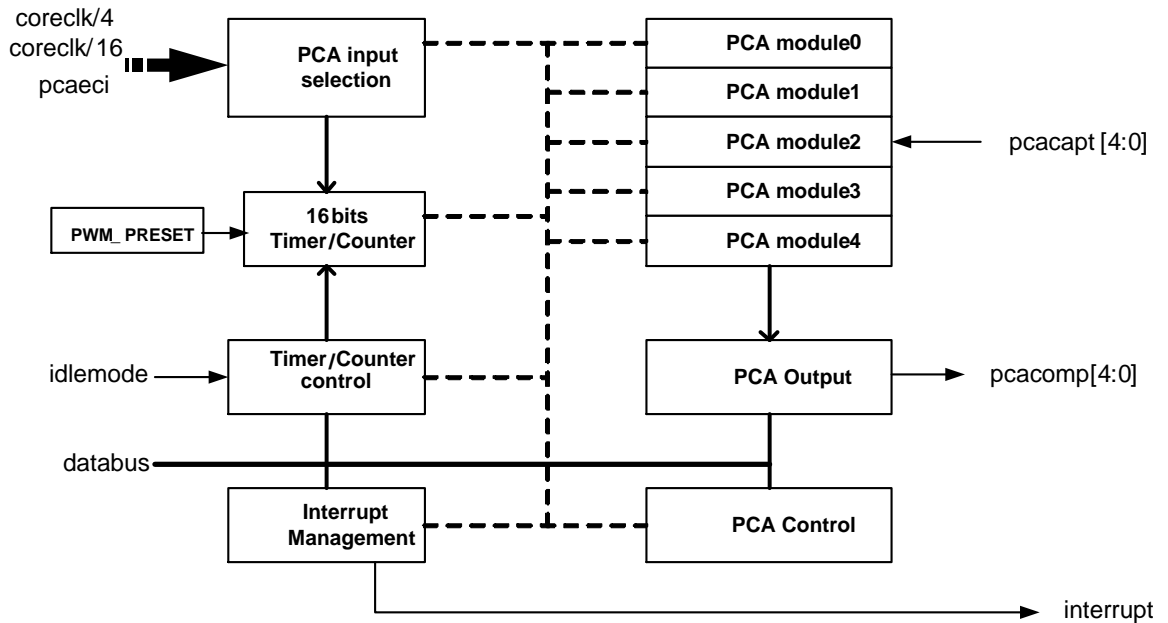
位号	位名	说明
7-3	RFU	
2	EDGESTA	捕捉沿状态 1 = 脉冲宽度捕捉模式时表示捕捉到下沿 0 = 脉冲宽度捕捉模式时表示捕捉到上沿
1	CAPIF	扩展定时器捕捉产生信号 1 = 捕捉到指定的沿 0 = 未捕捉到指定的沿
0	OVIF	扩展定时器3溢出信号，当计数器的值由0xFFFF再增加时将置位 1 = 产生计数溢出 0 = 未产生溢出

## 15.4 可编程计数阵列 PCA

### 15.4.1 概述

PCA由一个16位定时/计数器和5个16位比较/捕捉模块组成。定时/计数器被用作通用时基/事件计数器，供比较/捕捉模块使用。比较/捕捉模块的工作模式决定了PCA实现的功能，每个模块可以单独编程以实现输入捕捉、输出比较或脉宽调制（PWM）。

### 15.4.2 结构框图



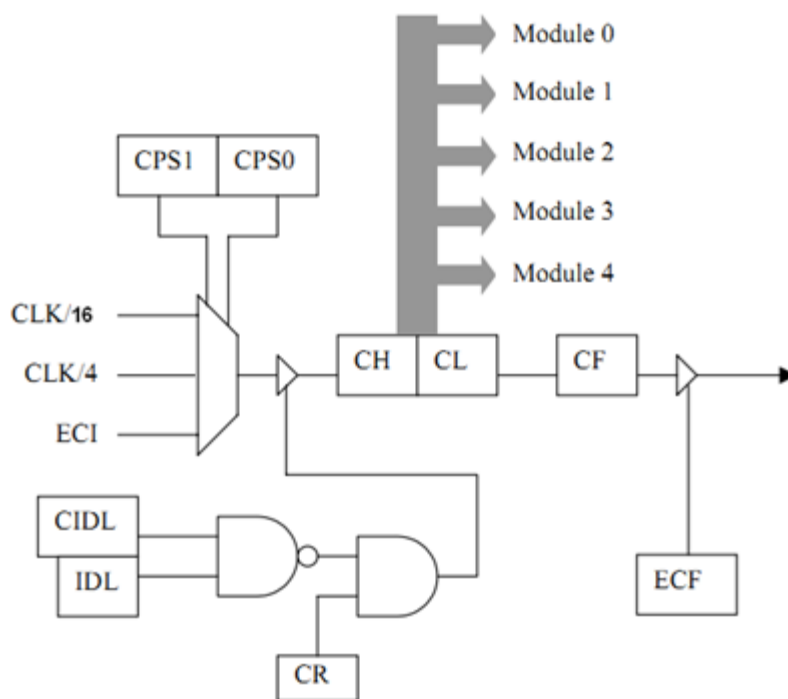
### 15.4.3 功能说明

#### 15.4.3.1 PCA 定时器或计数器

CH/CL用于PCA的16位定时/计数，CL溢出CH立即递增，CH溢出则置位PCA溢出标志（CCON\_REG.CF），若CMOD\_REG.ECF有效则产生一个PCA中断请求。

CMOD\_REG的CPS1和CPS0位用于选择计数源，00-11分别对应CLK/16、CLK/4、定时器溢出和ECI，其中ECI为扩展定时器输出eci\_pca占用，CPU可以选择每4个clock采样一次ECI，也可以选择每个clock采样一次ECI，采样到ECI下降沿则递增CL。

CCON\_REG.CR使能PCA定时/计数器，若CMOD\_REG.CIDL和PCON.IDL均为1，即MCU为空闲模式，且PCA定时/计数空闲模式停止位有效，则定时/计数器停止工作。Cpu可随时读取CH/CL寄存器值，但是，在其计数时（CCON\_REG.CR置位）禁止写入。



### 15.4.3.2 PCA 比较/捕捉模块

每个比较/捕捉模块由一对比较/捕捉寄存器  $CCAPxH\_REG/CCAPxL\_REG$ 、一个16位比较器、一些逻辑门和选择器构成。每当有外部事件发生（捕捉模式）或匹配事件发生（比较模式），寄存器更新定时或计数值。在PWM模式，这两组寄存器控制输出波周期。

每个模块可配置为以下模式（由比较/捕捉模式寄存器  $CCAPMx\_REG$  控制）：

- 1、16位捕捉模式（可配置为上升沿、下降沿或双沿捕捉）；
- 2、比较模式：16位软件定时器、16位高速输出、16位脉宽调制模式；
- 3、无操作模式；

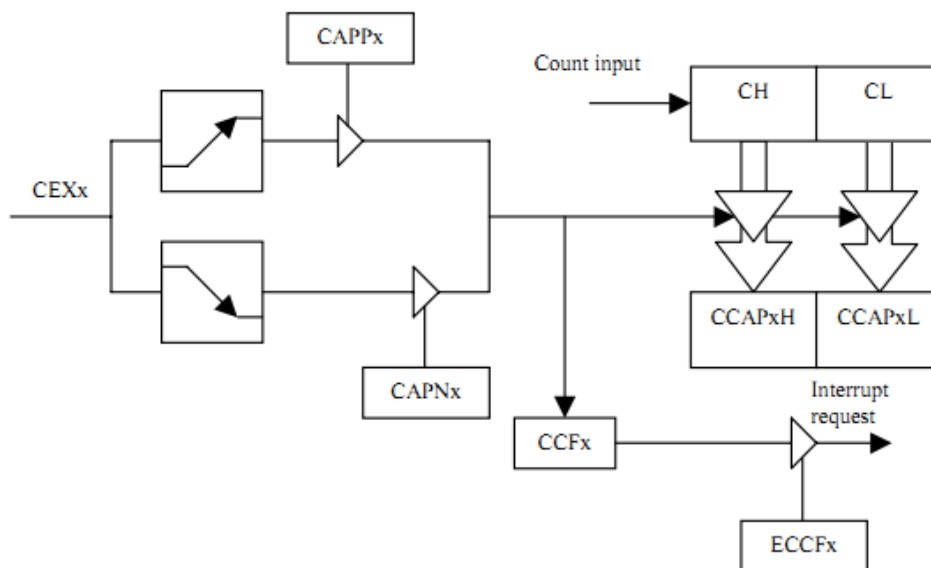
比较/捕捉模块工作基于其基本时基—PCA定时/计数器（由  $CCON\_REG.CR$  使能），要关闭某种模式，编程使其为无操作模式即可。若  $CCAPMx\_REG$  寄存器的相应位使能，发生捕捉、软件定时器或高速输出比较匹配时模块置位比较/捕捉标志  $CCON\_REG.CCFx$ 。

Cpu可随时读取  $CCAPxH\_REG/CCAPxL\_REG$  寄存器值。

### 15.4.3.3 16-bit 捕捉模式

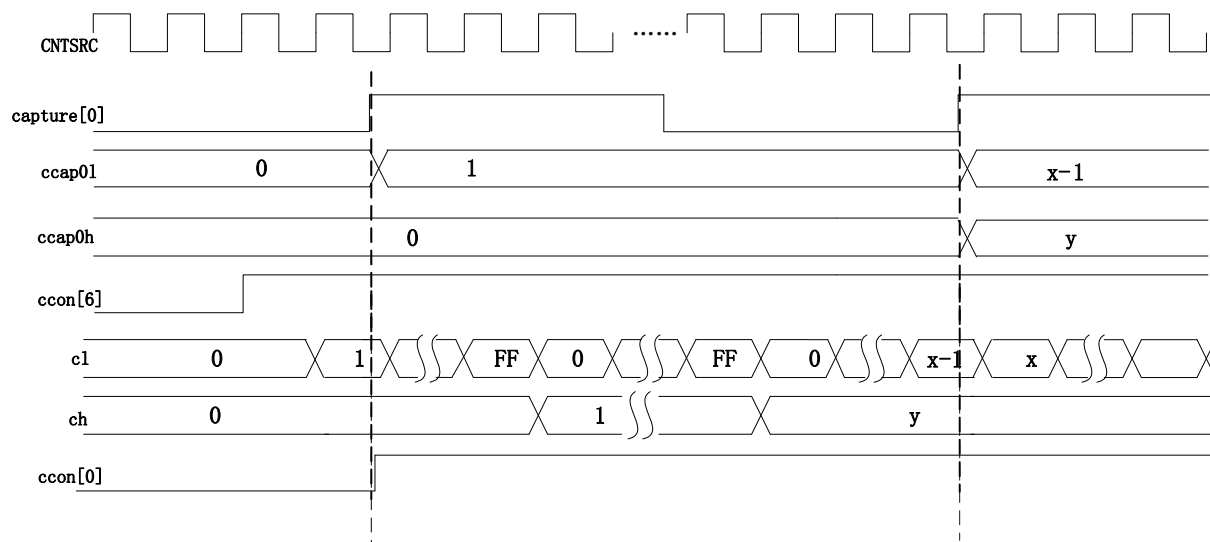
捕捉模式可用于测量至多5组输入信号的周期、脉宽和相位差等。每当使能的模块捕捉到设定的信号沿，捕捉当前PCA定时/计数器值。

捕捉信号沿可通过PCA比较/捕捉模式寄存器  $CCAPMx\_REG$  的  $CAPPx$  和  $CAPNx$  位设置。捕捉模式下的各模块捕捉到有效沿后硬件自动将当前PCA定时/计数器值装载到比较/捕捉寄存器  $CCAPxH\_REG/CCAPxL\_REG$ ，并置位模块比较/捕捉标志  $CCON\_REG.CCFx$ ，若对应的中断使能  $CCAPMx\_REG.ECCFx$  有效，则产生PCA中断。



因为硬件不能自动清除中断标志，必需软件清除，下一次同一模块的捕捉将覆盖已有的捕捉值，可在中断服务程序中进行处理，在下次捕捉产生前将本次捕捉值放到RAM中处理。

以CCAPM0为例波形见下图：capture[0]为捕捉源；CCAP0L\_REG和CCAP0H\_REG为捕捉寄存器；CCON\_REG.CR(即ccon[6]，ccon[0]则为CCON\_REG.CCF0)为计数器使能；CL\_REG和CH\_REG为计数器；CCAPMx\_REG.ECCFx为捕捉中断标志位。



#### 15.4.3.4 比较模式

比较功能可实现定时、事件计数及脉宽调制。比较功能有三种模式：16位软件定时器模式、高速输出模式和PWM模式。这三种模式下，都是比较/捕捉模块连续比较16位PCA定时/计数器值和16位预加载值CCAPxH\_REG/CCAPxL\_REG。

设置CCAPMx\_REG.ECOMx选择相应模块的比较功能，比较模式操作顺序如下：

- 1、选择要操作的模块和工作模式；
- 2、选择PCA定时/计数器的输入信号；
- 3、将比较值写入模块的比较/捕捉寄存器；
- 4、使能PCA定时/计数器；
- 5、一次比较匹配中断产生后，清除模块比较/捕捉标志；



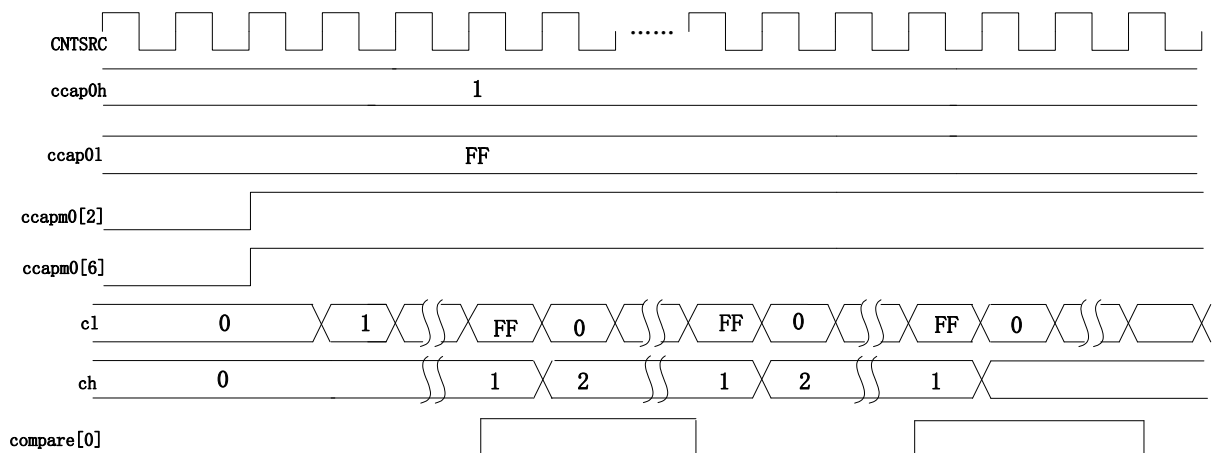
pcacomp<sub>x</sub>信号输出，通过软件中设置PCACOMP<sub>x</sub>值，用户可以选择信号是从高到低翻转还是从低到高翻转。

若对应的中断使能位CCAP<sub>m</sub>\_REG.ECCF<sub>x</sub>有效，则产生中断，因为硬件不会自动清除中断标志，用户需要软件清除。

若用户没有在中断程序中修改比较/捕捉寄存器值，下一次翻转发生在PCA定时/计数器值计完一轮重新匹配比较值时。在中断程序中可对比较/捕捉寄存器写入新值。

注意：为了防止计数器更新的无效匹配，用户在软件中应先写CCAP<sub>x</sub>L\_REG再写CCAP<sub>x</sub>H\_REG，对CCAP<sub>x</sub>L\_REG的写动作会清除ECOM<sub>x</sub>位并禁止比较功能，对CCAP<sub>x</sub>H\_REG的写动作置位ECOM<sub>x</sub>并再次使能比较功能。

以CCAPM0为例，见以下波形：CCAP0H\_REG和CCAP0L\_REG为比较值寄存器；CCAPM0\_REG.TOG0(即ccapm0[2])为TOGGLE输出模式使能；CCAPM0\_REG.ECOM0(即ccapm0[6])为比较功能使能；CCAPM<sub>x</sub>.ECCF<sub>x</sub>为TOGGLE输出信号。



### 15.4.3.7 脉宽调制模式 (PWM)

5个PCA比较/捕捉模块可独立设置为PWM模式，模块输出脉宽分辨率为8位，可选择从哪路PCACOMP<sub>x</sub>输出。

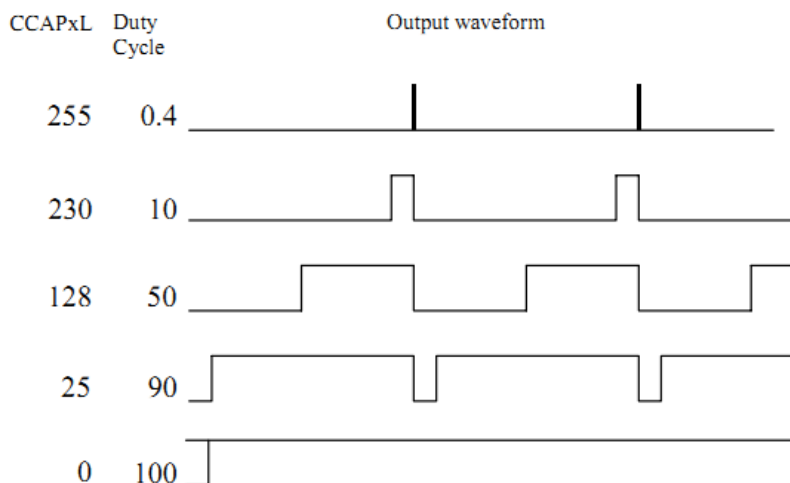
该模式下PCA定时/计数器寄存器低位CL连续与比较/捕捉寄存器低位CCAP<sub>x</sub>L\_REG比较，当CL < CCAP<sub>x</sub>L\_REG时，输出波形为低，当匹配发生时 (CL = CCAP<sub>x</sub>L\_REG)，输出波形为高，并保持直到CL计数从FFH翻转为00H，即一个计数周期结束。翻转后波形输出为低，CCAP<sub>x</sub>H\_REG值加载到CCAP<sub>x</sub>L\_REG，新一轮周期开始。

软件可以通过改变预置数寄存器PWMPREL\_REG的值改变输出周期或频率：

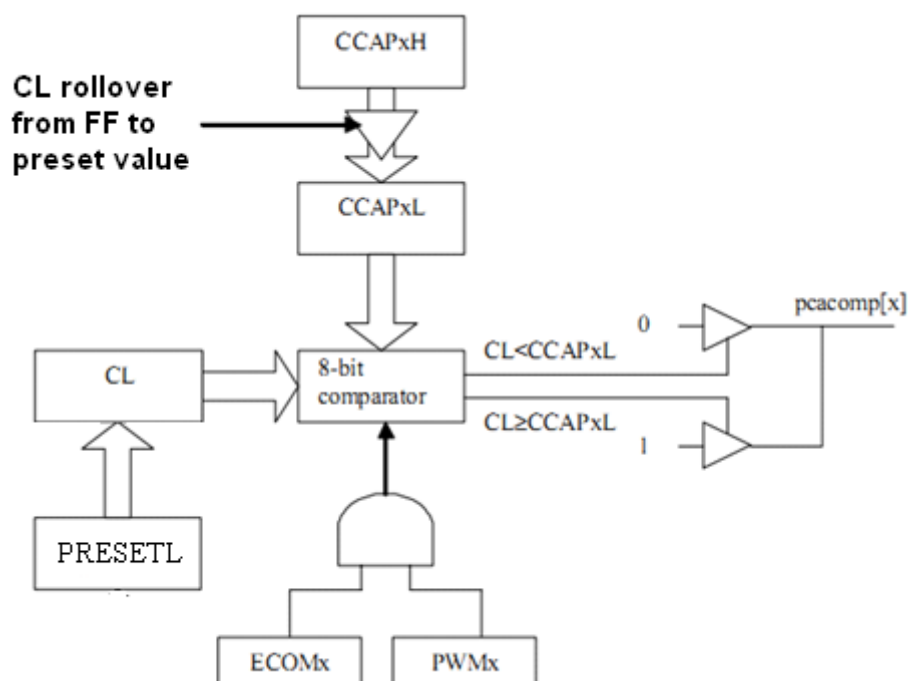
$$\text{PWM频率} = \text{PCA的时钟输入源频率} / (256 - \text{PWMPREL})$$

而CCAP<sub>x</sub>L\_REG值决定当前周期占空比，CCAP<sub>x</sub>H\_REG值决定下一周期占空比，改变CCAP<sub>x</sub>L\_REG值调节脉宽。当预置数寄存器设置为0时，如下图所示，CCAP<sub>x</sub>L\_REG为8位，可设置0 (100%占空比) 至255 (0.4%占空比)。写新值到CCAP<sub>x</sub>H\_REG可无差错更新CCAP<sub>x</sub>L\_REG，更新在CL由FFH翻转为00H时由硬件完成。

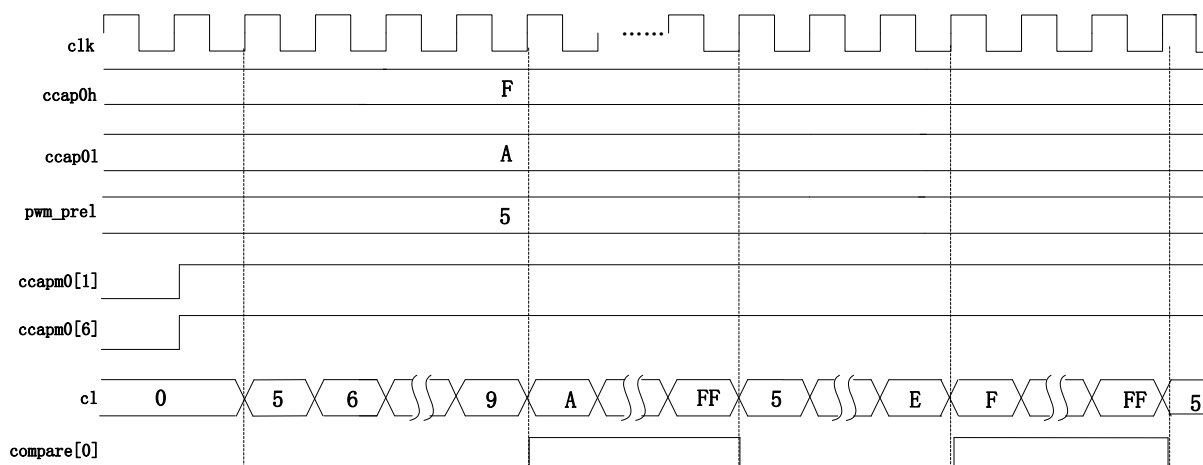




软件流程：设置CMOD\_REG.CPS0和CMOD\_REG.CPS0选择想要的PCA定时/计数器输入，写入8位值到CCAPxL\_REG设置第一个PWM输出周期的占空比，写入8位值到CCAPxH\_REG设置下一个PWM输出周期的占空比，配置PWMPREL\_REG的值定义输出周期，设置CCAPMx\_REG.ECOMx和CCAPM4\_REG.PWMx配置比较/捕捉模块为PWM模式。设置CCON\_REG.CR启动PCA定时/计数器。



以CCAMP0为例，波形如下：CCAP0H\_REG和CCAP0L\_REG为比较值寄存器pwm\_prel为计数初始值；ccapm0[1]为PWM输出模式使能；ccapm0[6]为比较功能使能；compare[0]为PWM输出信号。



## 15.4.4 寄存器

地址	名称	符号	Stop 模式
01:0340	PCA 控制寄存前	CCON_REG	复位
01:0341	PCA 模式寄存器	CMOD_REG	
01:0342	PCA 计数器高位寄存器	CH_REG	
01:0343	PCA 计数器低位寄存器	CL_REG	
01:0344	PCA 比较/捕捉模块 0 高位寄存器	CCAP0H_REG	
01:0345	PCA 比较/捕捉模块 1 高位寄存器	CCAP1H_REG	
01:0346	PCA 比较/捕捉模块 2 高位寄存器	CCAP2H_REG	
01:0347	PCA 比较/捕捉模块 3 高位寄存器	CCAP3H_REG	
01:0348	PCA 比较/捕捉模块 4 高位寄存器	CCAP4H_REG	
01:0349	PCA 比较/捕捉模块 0 低位寄存器	CCAP0L_REG	
01:034A	PCA 比较/捕捉模块 1 低位寄存器	CCAP1L_REG	
01:034B	PCA 比较/捕捉模块 2 低位寄存器	CCAP2L_REG	
01:034C	PCA 比较/捕捉模块 3 低位寄存器	CCAP3L_REG	
01:034D	PCA 比较/捕捉模块 4 低位寄存器	CCAP4L_REG	
01:034E	PCA 比较/捕捉模块 0 模式寄存器	CCAPM0_REG	
01:034F	PCA 比较/捕捉模块 1 模式寄存器	CCAPM1_REG	
01:0350	PCA 比较/捕捉模块 2 模式寄存器	CCAPM2_REG	
01:0351	PCA 比较/捕捉模块 3 模式寄存器	CCAPM3_REG	
01:0352	PCA 比较/捕捉模块 4 模式寄存器	CCAPM4_REG	
01:0353	PCA 输出寄存器	CCAPO_REG	
01:0354	PCA 脉冲宽度调制初值寄存器	PWMPREL_REG	
01:0355	PCA 外部输入采样选择寄存器	ECISAMPLE_REG	

### 15.4.4.1 PCA 控制寄存器

名称	CCON_REG							
地址	01:0340H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CF	CR	RFU	CCF4	CCF3	CCF2	CCF1	CCF0
位权限	R/W-0	R/W-0		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	CF	PCA定时/计数器溢出标志 当16-bit定时/计数器溢出时硬件置位。此位可以被硬件或软件置位，但只能被软件清零。
6	CR	PCA定时/计数器运行控制位 0 = 关闭PCA timer/counter运行功能 1 = 开启PCA timer/counter运行功能
5	RFU	
4	CCF4	PCAx模块比较/捕捉标志位 当比较匹配或捕捉行为发生的时候硬件置位，必须由软件清零。
3	CCF3	
2	CCF2	
1	CCF1	
0	CCF0	

#### 15.4.4.2 PCA 模式寄存器

名称	CMOD_REG								
地址	01:0341H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	CIDL	RFU				CPS1	CPS0	ECF	
位权限	R/W-0					R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	CIDL	PCA定时/计数器空闲运行控制位 1 = PCA在CPU IDLE模式下停止工作 0 = PCA在CPU IDLE模式下继续工作
6-3	RFU	
2-1	CPS[1:0]	PCA定时/计数器输入选择位 00 = 选择系统时钟16分频 01 = 选择系统时钟4分频 10 = 选择定时器溢出信号 11 = 选择 ECI
0	ECF	PCA定时/计数器溢出中断使能 0 = 禁止溢出中断请求 1 = 使能溢出中断请求

#### 15.4.4.3 PCA 定时/计数器高字节寄存器

名称	CH_REG							
地址	01:0342H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CH							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	CH	PCA定时/计数器高字节

## 15.4.4.4 PCA 定时/计数器低字节寄存器

名称	CL_REG							
地址	01:0343H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	CL	PCA定时/计数器低字节						

## 15.4.4.5 PCA 比较/捕捉模块 x 高字节寄存器 (x=0~4)

名称	CCAPxH_REG							
地址	01:0344~0348H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCAPxH							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	CCAPxH	PCA比较/捕捉值高字节						

## 15.4.4.6 PCA 比较/捕捉模块 x 低字节寄存器 (x=0~4)

名称	CCAPxL_REG							
地址	01:0349~034DH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	CCAPxL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7-0	CCAPxL	PCA比较/捕捉值低字节						

## 15.4.4.7 PCA 比较/捕捉模块 x 模式寄存器 (x=0~4)

名称	CCAPMx_REG							
地址	01:034E~0352H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	ECOMx	CAPPx	CAPNx	MATx	TOGx	PWMx	ECCFx
位权限		R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0
位号	位名	说明						
7	RFU							
6	ECOMx	比较模式使能 0 = 禁止比较功能 1 = 使能比较功能						
5	CAPPx	捕捉模式使能 (上升沿) 0 = 禁止上升沿捕捉功能 1 = 使能上升沿捕捉功能						

位号	位名	说明
4	CAPNx	捕捉模式使能 (下降沿) 0 = 禁止下降沿捕捉功能 1 = 使能下降沿捕捉功能
B3	MATx	匹配中断请求使能 0 = 禁止产生中断请求 1 = 当PCA定时/计数器比较匹配时产生中断请求 (ECCFx也必须置位)
2	TOGx	翻转模式使能 0 = 禁止翻转功能 1 = 当PCA timer/counter比较匹配时使输出信号翻转
1	PWMx	PWM模式使能 0 = 禁止PWM模式 1 = 使能PWM功能
0	ECCFx	CCFx中断使能 0 = 禁止CCFx中断 1 = 使能CCON_REG.CCFx标志产生中断请求

#### 15.4.4.8 PCA 输出寄存器

名称	CCAPO_REG							
地址	01:0353H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			CCAPO4	CCAPO3	CCAPO2	CCAPO1	CCAPO0
位权限				R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-5	RFU	
4-0	CCAPO[4:0]	比较/捕捉模块x输出值 此寄存器可以被硬件或者软件写入, 当软硬件同时写入时, 仅软件写被执行

#### 15.4.4.9 PCA PWM 初值寄存器

名称	PWMPREL_REG							
地址	01:0354H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PWMPREL							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	PWMPREL	PWM初值寄存器

#### 15.4.4.10 PCA ECI 采样选择寄存器

名称	ECISAMPLE_REG							
地址	01:0355H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							ECISEL
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	ECISEL	ECI采样频率选择位 0 = 每个CPU时钟采样一次 1 = 每4个CPU时钟采样一次

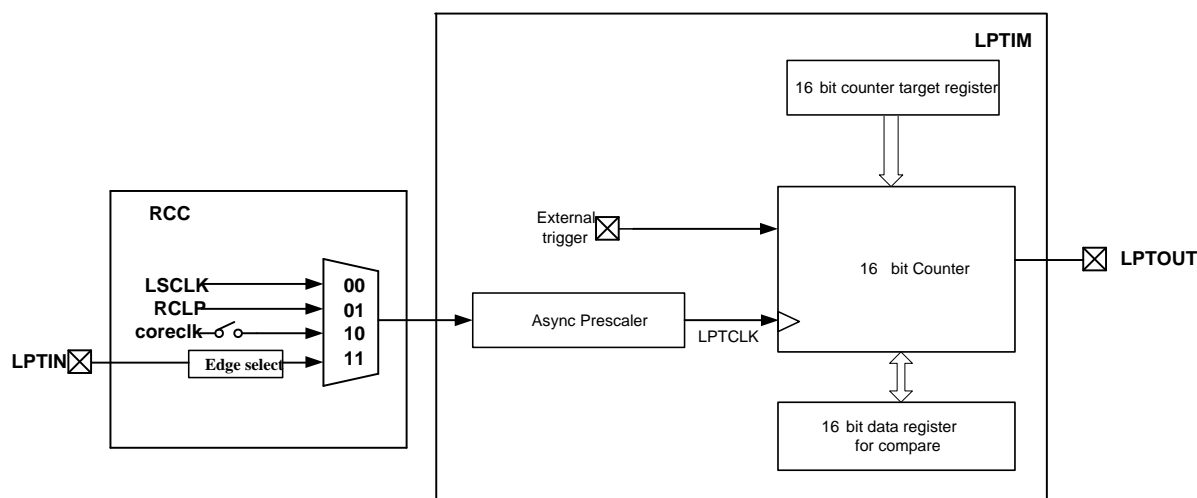
# 16 低功耗定时器 (LPTIMER)

## 16.1 概述

LPTIM 是运行在 Always-On 电源域下的 16bits 低功耗定时/计数器模块。通过选择合适的工作时钟，LPTIM 在各种低功耗模式下保持运行，并且只消耗很低的功耗。LPTIM 甚至可以在没有内部时钟的条件下工作，因此可实现休眠模式下的外部脉冲计数功能。此外，与外部输入的触发信号结合，可以实现低功耗超时唤醒功能。LPTIM 的主要特性有：

- 16bit upcounter
- 3bit 异步时钟预分频器，8 种分频系数（1、2、4、8、16、32、64、128）
- 可选工作时钟：
  - 内部时钟源：LSCLK、RCLP、系统时钟
  - 外部时钟源：LPTIN（带有模拟滤波）
- 16bit 比较寄存器
- 16bit 目标值寄存器
- 软件/硬件触发
- 外部触发源(LPTRG)
- 输入极性选择
- 无时钟外部脉冲计数
- 外部触发的休眠超时唤醒

## 16.2 结构框图



## 16.3 工作模式

### 16.3.1 带波形输出的普通定时器

- 使用内部时钟或外部时钟输入工作
- 使能后有两个计数时钟的同步过程
- 使能后即开始工作，不需要 trigger 触发

### 16.3.2 Trigger 脉冲触发计数

- 使用内部时钟工作
- 内部时钟采样外部输入的异步 trigger 信号
- 可以对 trigger 的上升、下降、双边沿计数
- 使能后有两个计数时钟的同步过程

### 16.3.3 外部异步脉冲计数

- 直接使用外部输入脉冲作为计数工作时钟
- 输入极性可配置，实现上升沿计数或下降沿计数
- 不需要 trigger 触发
- 使能后无同步过程

### 16.3.4 Timeout 模式

- 使用内部时钟或外部输入时钟工作
- 采样外部输入的异步 trigger 信号
- 首次 trigger 启动计数器，启动后采样到 trigger 则清零并重启计数器
- 计数器溢出前没有出现新的 trigger，则产生溢出中断并停止计数，清除使能
- 使能后有两个计数时钟的同步过程

### 16.3.5 计数模式

LPTIM有两种计数模式。

连续计数模式：计数器被触发后保持运行，直到被关闭为止。计数器达到目标值后回到0重新开始计数，并产生溢出中断。

单次计数模式：计数器被触发后计数到目标值后回到0，并自动停止，产生溢出中断。

单次计数模式自动停止并关闭使能信号的波形如下，由于溢出信号和lpten使能信号位于不同的时钟域，关闭使能信号采用异步复位同步释放的方式实现。

### 16.3.6 无时钟外部脉冲计数

Pulse Counter功能使用外部引脚输入LPTIN直接作为时钟驱动计数器，LPTIN输入极性可设置，因此LPTIM可以用LPTIN的上升或者下降沿计数。Pulse Counter无需内部时钟即可工作，所以在芯片最低功耗模式下（关闭所有振荡器）仍可运行，通过计数器与比较寄存器预设值的对比，可以实现累计一定数量的外部脉冲输入后唤醒系统的功能。

LPTIN引脚输入带有几十ns的模拟RC滤波，可以在一定程度上避免误触发。

### 16.3.7 外部触发的超时唤醒

LPTIM可以由外部输入的trigger信号触发使能，也可以由软件触发使能。在Timeout模式下，第一个外部触发输入的有效沿将启动计数器，而后续触发信号将清零计数器。如果在计数器达到比较值之前没有有效触发信号到来，则产生超时中断，唤醒MCU。

外部输入trigger信号的有效沿可以由寄存器配置，外部trigger信号被认为是一个异步输入，因此有效沿的采样和判决有至少2个计数时钟的latency。



## 16.4 软件工作流程

- 1: 选择时钟源, 设置分频值, 设置工作模式和计数模式。
- 2: 设置高低位比较寄存器的值。
- 3: 设置高低位目标寄存器的值
- 4: 打开中断标志使能。
- 5: 打开LPTEN使能位, 启动计数器。

## 16.5 寄存器

地址	名称	符号	Stop 模式
01:0080	LPTIM 配置寄存器 0	LPTCFG0	工作
01:0081	LPTIM 配置寄存器 1	LPTCFG1	
01:0082	LPTIM 计数寄存器低位	LPTCNTL	
01:0083	LPTIM 计数寄存器高位	LPTCNTH	
01:0084	LPTIM 比较寄存器低位	LPTCMPL	
01:0085	LPTIM 比较寄存器高位	LPTCMPH	
01:0086	LPTIM 目标值寄存器低位	TARGETL	
01:0087	LPTIM 目标值寄存器高位	TARGETH	
01:0088	LPTIM 中断使能寄存器	LPTIMIE	
01:0089	LPTIM 中断标志寄存器	LPTIMIF	
01:008A	LPTIM 控制寄存器	LPTCTRL	

### 16.5.1 配置寄存器 0

名称	LPTCFG0							
地址	01:0080H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TRIGCFG		EDGES EL	CLKSEL		DIVSEL		
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	TRIGCFG	外部触发边沿选择 00 = 外部输入信号上升沿 trigger 01 = 外部输入信号下降沿 trigger 10/11 = 外部输入信号上升下降沿 trigger
5	EDGESEL	LPTIN输入边沿选择 0 = LPTIN的上升沿计数 1 = LPTIN的下降沿计数
4-3	CLKSEL	LPTIM计数时钟源选择 00 = LSCLK 作为计数时钟 01 = RCLP 作为计数时钟 10 = 系统时钟作为计数时钟 11 = LPTIN 作为计数时钟

位号	位名	说明
2-0	DIVSEL	计数时钟预分频选择 000 = 1 分频 001 = 2 分频 010 = 4 分频 011 = 8 分频 100 = 16 分频 101 = 32 分频 110 = 64 分频 111 = 128 分频

### 16.5.2 配置寄存器 1

名称	LPTCFG1							
地址	01:0081H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			TMODE		MODE	PWM	POL
位权限				R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-5	RFU	
4-3	TMODE	工作模式选择 00 = 带波形输出的普通定时器模式 01 = 脉冲触发计数模式 10 = 外部异步脉冲计数模式 11 = Timeout 模式
2	MODE	计数模式选择 0 = 连续计数模式: 计数器被触发后保持运行, 直到被关闭为止。计数器达到目标值后回到 0 重新开始计数, 并产生溢出中断。 1 = 单次计数模式: 计数器被触发后计数到目标值后回到 0, 并自动停止, 产生溢出中断。
1	PWM	脉宽调制模式 0 = 周期方波输出模式 1 = PWM 输出模式
0	POL	输出波形极性选择 0 = 正极性波形, 即第一次计数值=比较值时产生输出波形上升沿 1 = 负极性波形, 即第一次计数值=比较值时产生输出波形下降沿

### 16.5.3 计数器寄存器低位

名称	LPTCNTL							
地址	01:0082H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LPTCNTL							
位权限	R-00000000							

位号	位名	说明
7-0	LPTCNTL	LPTIM计数器低位计数值

## 16.5.4 计数器寄存器高位

名称	LPTCNTH							
地址	01:0083H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LPTCNTH							
位权限	R-00000000							

位号	位名	说明
7-0	LPTCNTH	LPTIM计数器高位计数值

## 16.5.5 比较寄存器低位

名称	LPTCMPL							
地址	01:0084H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LPTCMPL							
位权限	R/W-00000000							

位号	位名	说明
7-0	LPTCMPL	LPTIM比较值低位

## 16.5.6 比较寄存器高位

名称	LPTCMPH							
地址	01:0085H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LPTCMPH							
位权限	R/W-00000000							

位号	位名	说明
7-0	LPTCMPH	LPTIM比较值高位

## 16.5.7 目标值寄存器低位

名称	TARGETL							
地址	01:0086H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TARGETL							
位权限	R/W-00000000							

位号	位名	说明
7-0	TARGETL	LPTIM计数目标值低位

## 16.5.8 目标值寄存器高位

名称	TARGETH							
地址	01:0087H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TARGETH							
位权限	R/W-00000000							

位号	位名	说明
7-0	TARGETH	LPTIM计数目标值高位

## 16.5.9 中断使能寄存器

名称	LPTIMIE							
地址	01:0088H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					TRIGIE	OVIE	COMPIE
位权限						R/W-0	R/W-0	R/W-0

位号	位名	说明
7-3	RFU	
2	TRIGIE	外部触发到来中断使能位 1 = 外部触发到来中断使能 0 = 外部触发到来中断禁止
1	OVIE	计数器溢出中断使能位 1 = 计数器溢出中断使能 0 = 计数器溢出中断禁止
0	COMPIE	比较匹配中断使能位 1 = 计数器值和比较值匹配中断使能 0 = 计数器值和比较值匹配中断禁止

## 16.5.10 中断标志寄存器

名称	LPTIMIF							
地址	01:0089H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					TRIGIF	OVIF	COMPIF
位权限						R/W0/Dy-000		

位号	位名	说明
7-3	RFU	
2	TRIGIF	外部触发到来中断标志位, 硬件置位软件清零
1	OVIF	计数器溢出中断标志位, 硬件置位软件清零
0	COMPIF	比较匹配中断标志位, 硬件置位软件清零

## 16.5.11 控制寄存器

名称	LPTCTRL							
地址	01:008AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							LPTEN
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	LPTEN	LPTIM 使能寄存器 1 = 使能计数器计数。 0 = 禁止计数器计数。

# 17 实时时钟(RTC)

## 17.1 概述

实时时钟(RTC)模块可长时间维持精确计时，为系统提供实时时钟和日历。该模块功耗极低，最大程度延长电池寿命。

RTC 的主要特点：

- 支持 BCD 时间格式
- 支持数字调校，精度可达 $\pm 0.119\text{ppm}$
- 可输出周期唤醒中断，支持 1Hz、2Hz、4Hz、8Hz、16Hz、64Hz、256Hz、1KHz 定时中断
- BCD 格式支持 1min, 1hour, 1day 中断
- 闹钟功能
- RTC 计时部分寄存器不受系统复位影响
- 最低走时保持电压低至 1.1V

## 17.2 实时时钟工作原理

RTC 上电后不复位，因此正常工作前需要软件置入当前时间。走时时钟使用 32K XTAL 晶体振荡器。由于 XTAL 有可能停振，为了保证可靠性，停振检测电路使能后不断检测 32K 振荡器输出，一旦发现停振，则产生报警信号，可以触发 NMI 中断，同时将 RTC 时钟切换到 RCLP，此时 RTC 走时有一定误差，但是并不会停止。

### 17.2.1 时基计数器 (LTBC)

低功耗时基计数器(LTBC)模块用于产生系统所需的低速工作时钟，功能包括：

- 可通过调整计数周期实现 RTC 时钟的数字调校，调校后理论精度 $\pm 0.1192\text{ppm}$
- 通过使用 PLL 虚拟调校可得到精确秒时标（无法在低功耗模式下使用）
- 可产生 1KHz、256Hz、64Hz、16Hz、4Hz、1Hz 周期中断

数字调校的目的是使 RTC 能够在较长周期内，校准计时偏差，获得平均准确的计时。调校值由 12 位寄存器组成，其中最高位为符号位(ADSIGN)，表示计数值增减，其余 11 位(ADJUST1[2:0]、ADJUST[7:0])表示增减的绝对值。

例如，想在一个调校周期内增加 1 个 32K 时钟周期，应当设定寄存器：

```
ADSIGN = 1'b1
ADJUST1 = 3'b000
ADJUST = 8'b0000_0001
```

若想在在一个调校周期内减少 2047 个 32K 时钟周期，应当设定寄存器：

```
ADSIGN = 1'b0
ADJUST1 = 3'b111
ADJUST = 8'b1111_11111
```

为避免时序冲突，软件应在秒中断后更新调校值并启动虚拟调校(PRLSEN=1'b1)。

使用 PLL 虚拟调校可得到精确秒时标，使用与前述数字调校相同的调校值，其使能方法为：

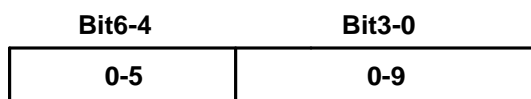
- 1、 使能 PLL，软件等待 PLL 锁定时间
- 2、 置位 PRLSEN 寄存器，使能每秒调校秒时标产生
- 3、 可通过配置 FSEL 寄存器使其选择输出 RTC 精确一秒

## 17.2.2 BCD 时间

RTC也支持BCD时间格式，此格式下仅支持秒、分、时（24小时）、日、月、年的走时记录。

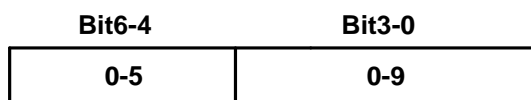
### 秒计时

秒计时仅需7bit，从0计数到59，其中bit[3:0]为1秒单位，计数范围0-9；bit[6:4]为10秒单位，计数范围0-5。当计数满60s后触发秒进位信号使分钟计数器加1。



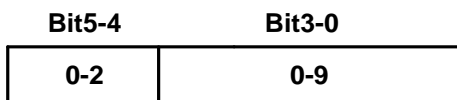
### 分钟计时

分计时也仅需7bit，计数范围与秒相同，因此实现方法也相同。



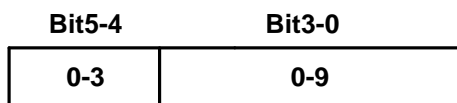
### 小时计时

小时计数范围为 0-24，仅需 6bit：



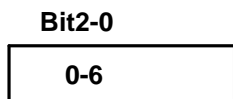
### 天计时

天计数范围为 1-31，仅需 6bit，从 1 开始计数，根据月份以及闰年计数到 28/29/30/31，计满后触发天进位信号使月计数器加 1。



### 星期计时

星期计数范围为 0-6，仅需 3bit，从 0 到 6 循环计数。



### 月计时

月计数范围为 1-12，仅需 5bit，从 1 开始计数到 12，计满后触发月进位信号使年计数器加 1。

Bit4	Bit3-0
0-1	0-9

**年计时**

年计数范围为 0-99，需 8bit，从 0 到 99 循环计数。

Bit7-4	Bit3-0
0-9	0-9

**17.2.3 RTC 使能与停止**

RTC 上电后立即启动，不可关闭，软件应在 32K 晶体振荡器完全起振后再设置当前时间；在晶体振荡器起振之前芯片使用内部环振计时，偏差较大。

**17.2.4 RTC 时间设置**

软件可以在任意时刻直接设置 RTC 时间寄存器；由于设置时间寄存器的操作与 RTC 走时为异步操作关系，因此存在极小概率会出现时间设置错误，建议软件在设置后读取时间寄存器加以校验。

时基计数器与 BCD 时间完全独立，用户可根据需要分别设置。

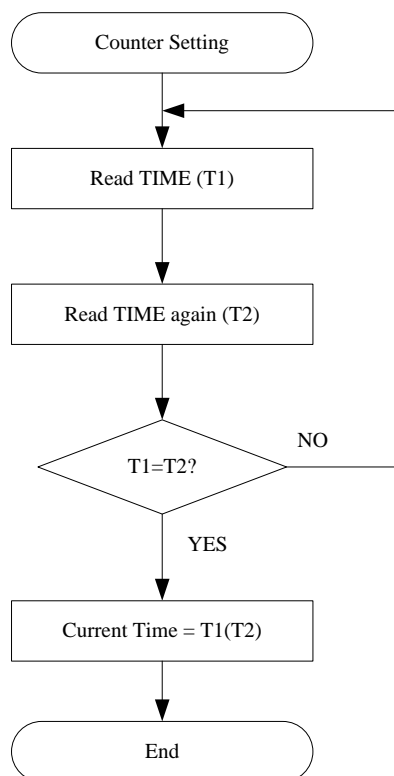
为了提高抗干扰能力，FM3316 提供时间写保护功能，必须先对写保护寄存器写入 0xAC，才能改写时间寄存器，软件可以通过写入任意其他值来禁止时间寄存器的写入，恢复写保护。

**17.2.5 RTC 时间读取**

时间读取方式 1：

- 读当前时间寄存器值
- 再次读当前时间寄存器值
- 如果 2 次读取内容一致，则为正确的当前时间；如果两次读取内容不一致，则重复前两个步骤。





时间读取方式 2:

软件在 1s 中断发生后立即读取时间寄存器，能保证读到正确的当前时间值。

## 17.3 寄存器

地址	名称	符号	Stop 模式
01:00A0	RTC 写使能寄存器	RTCWE	工作
01:00A1	RTC 中断使能寄存器 1	RTCIE1	
01:00A2	RTC 中断标志寄存器 1	RTCIF1	
01:00A3	RTC 中断使能寄存器 2	RTCIE2	
01:00A4	RTC 中断标志寄存器 2	RTCIF2	
01:00A5	BCD 时间寄存器	BCDSEC	
01:00A6		BCDMIN	
01:00A7		BCDHOUR	
01:00A8		BCDDATE	
01:00A9		BCDWEEK	
01:00AA		BCDMONTH	
01:00AB	BCDYEAR		
01:00AC	闹钟设置寄存器	ALARMSEC	
01:00AD		ALARMMIN	
01:00AE		ALARMHOUR	
01:00AF	FOUT 输出选择寄存器	FSEL	
01:00B0	LTBC 计时调校寄存器	ADJUST	
01:00B1		ADJUST1	
01:00B2	LTBC 调校符号寄存器	ADSIGN	
01:00B3	精确秒时标虚拟调校使能	PRLSEN	
01:00B4	RTC 秒内计数值	SECCNT	工作

## 17.3.1 RTC 写使能寄存器 RTCWE

名称	RTCWE							
地址	01:00A0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							RTCWE
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	RTCWE	RTC 写使能寄存器,当 CPU 向 RTCWE 写入 0xAC 时,允许 CPU 向 RTC 的 BCD 时间寄存器写入初值,这时 RTCWE 置 1;当 CPU 向 RTCWE 写入不为 0xAC 的任意值时恢复写保护,这时 RTCWE 清 0。

## 17.3.2 中断使能寄存器 RTCIE1

名称	RTCIE1							
地址	01:00A1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			ADJ128_IE	ALARM_IE	1KHZ_I E	256HZ_I E	64HZ_IE
位权限				R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-5	RFU	
4	ADJ128_IE	128 秒中断使能
3	ALARM_IE	闹钟中断使能
2	1KHZ_IE	1khz 中断使能
1	256HZ_IE	256hz 中断使能
0	64HZ_IE	64hz 中断使能

## 17.3.3 中断标志寄存器 RTCIF1

名称	RTCIF1							
地址	01:00A2							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU			ADJ128_IF	ALARM_IF	1KHZ_IF	256HZ_IF	64HZ_IF
位权限				R/W0/Dy -0	R/W0/Dy -0	R/W0/Dy -0	R/W0/Dy -0	R/W0/Dy -0

位号	位名	说明
7:5	RFU	
4	ADJ128_IF	128 秒中断标志, 硬件置位软件写 0 清零
3	ALARM_IF	闹钟中断标志, 硬件置位软件写 0 清零
2	1KHZ_IF	1khz 中断标志, 硬件置位软件写 0 清零
1	256HZ_IF	256hz 中断标志, 硬件置位软件写 0 清零

位号	位名	说明
0	64HZ_IF	64hz 中断标志, 硬件置位软件写 0 清零

注: 写0清零, 写1无效

### 17.3.4 中断使能寄存器 RTCIE2

名称	RTCIE2							
地址	01:00A3							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DATE_I E	HOUR_I E	MIN_IE	SEC_IE	2HZ_IE	4HZ_IE	8HZ_IE	16HZ_IE
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	DATE_IE	天中断使能
6	HOUR_IE	小时中断使能
5	MIN_IE	分中断使能
4	SEC_IE	秒中断使能
3	2HZ_IE	2hz 中断使能
2	4HZ_IE	4hz 中断使能
1	8HZ_IE	8hz 中断使能
0	16HZ_IE	16hz 中断使能

### 17.3.5 中断标志寄存器 RTCIF2

名称	RTCIF2							
地址	01:00A4							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DATE_I F	HOUR_I F	MIN_IF	SEC_IF	2HZ_IF	4HZ_IF	8HZ_IF	16HZ_IF
位权限	R/W0/Dy- 0	R/W0/D y-0	R/W0/D y-0	R/W0/D y-0	R/W0/D y-0	R/W0/D y-0	R/W0/D y-0	R/W0/Dy -0

位号	位名	说明
7	DATE_IF	天中断标志, 硬件置位软件写 0 清零
6	HOUR_IF	小时中断标志, 硬件置位软件写 0 清零
5	MIN_IF	分中断标志, 硬件置位软件写 0 清零
4	SEC_IF	秒中断标志, 硬件置位软件写 0 清零
3	2HZ_IF	2hz 中断标志, 硬件置位软件写 0 清零
2	4HZ_IF	4hz 中断标志, 硬件置位软件写 0 清零
1	8HZ_IF	8hz 中断标志, 硬件置位软件写 0 清零
0	16HZ_IF	16hz 中断标志, 硬件置位软件写 0 清零

注: 写0清零, 写1无效

### 17.3.6 BCD 秒寄存器 BCDSEC

名称	BCDSEC
----	--------

地址	01:00A5H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	BCDSEC						
位权限		R/W-xxxxxxx						

位号	位名	说明
7	RFU	
6-0	BCDSEC	BCD 格式的秒, 计数范围 00-59, 无复位值

### 17.3.7 BCD 分寄存器 BCDMIN

名称	BCDMIN							
地址	01:00A6H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	BCDMIN						
位权限		R/W-xxxxxxx						

位号	位名	说明
7	RFU	
6-0	BCDMIN	BCD 格式的分钟, 计数范围 00-59, 无复位值

### 17.3.8 BCD 小时寄存器 BCDHOUR

名称	BCDHOUR							
地址	01:00A7H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	BCDHOUR						
位权限		R/W-xxxxxxx						

位号	位名	说明
7-6	RFU	
5-0	BCDHOUR	BCD 格式的小时, 计数范围 00-23, 无复位值

### 17.3.9 BCD 时间天寄存器 BCDDATE

名称	BCDDATE							
地址	01:00A8H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	BCDDATE						
位权限		R/W-xxxxxxx						

位号	位名	说明
7-6	RFU	
5-0	BCDDATE	天数值, 00-31, BCD 编码

## 17.3.10 BCD 时间星期寄存器 BCDWEEK

名称	BCDWEEK							
地址	01:00A9H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					BCDWEEK		
位权限						RW-xxx		

位号	位名	说明
7-3	RFU	
2-0	BCDWEEK	周数值, 00-06, BCD 编码

## 17.3.11 BCD 时间月寄存器 BCDMONTH

名称	BCDMONTH							
地址	01:00AAH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				BCDMONTH			
位权限					R/W-xxxxx			

位号	位名	说明
7-5	RFU	
4-0	BCDMONTH	月数值, 00-12, BCD 编码

## 17.3.12 BCD 时间年寄存器 BCDYEAR

名称	BCDYEAR							
地址	01:00ABH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	BCDYEAR							
位权限	R/W-xxxxxxxx							

位号	位名	说明
7-0	BCDYEAR	年数值, 00-99, BCD 编码

## 17.3.13 闹钟秒寄存器 ALARMSEC

名称	ALARMSEC							
地址	01:00ACH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	ALARMSEC						
位权限		R/W-0000000						

位号	位名	说明
7	RFU	
6-0	ALARMSEC	年数值, 00-59, BCD 编码

## 17.3.14 闹钟分寄存器 ALARMMIN

名称	ALARMMIN							
地址	01:00ADH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	ALARMMIN						
位权限	R/W-0000000							

位号	位名	说明
7	RFU	
6:0	ALARMMIN	年数值, 00-59, BCD 编码

## 17.3.15 闹钟小时寄存器 ALARMHOUR

名称	ALARMHOUR							
地址	01:00AEH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		ALARMHOUR					
位权限	R/W-000000							

位号	位名	说明
7-6	RFU	
5-0	ALARMHOUR	年数值, 00-23, BCD 编码

## 17.3.16 时钟信号输出控制寄存器 FSEL

名称	FSEL							
地址	01:00AFH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				FSEL			
位权限	R/W-0000							

位号	位名	说明
7-4	RFU	
3-0	FSEL	4'b0000: 输出 PLL 分频得到的精确 1 秒方波 4'b0001: 输出 PLL 分频的高电平宽度 80ms 的秒时标 4'b0010: 输出秒计数器进位信号, 高电平宽度 1s 4'b0011: 输出分计数器进位信号, 高电平宽度 1s 4'b0100: 输出小时计数器进位信号, 高电平宽度 1s 4'b0101: 输出天计数器进位信号, 高电平宽度 1s 4'b0110: 输出闹钟匹配信号 4'b0111: 输出 128 秒方波信号 4'b1000: 反向输出 PLL 分频的高电平宽度 80ms 的秒时标 4'b1001: 反向输出秒计数器进位信号 4'b1010: 反向输出分计数器进位信号 4'b1011: 反向输出小时计数器进位信号 4'b1100: 反向输出天计数器进位信号 4'b1101: 反向输出闹钟匹配信号

位号	位名	说明
		4'b1110: 反向输出 PLL 分频的精确 1s 方波信号 4'b1111: 输出 RTC 内部秒时标方波

### 17.3.17 LTBC 数值调整寄存器 ADJUST

名称	ADJUST							
地址	01:00B0H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADJUST							
位权限	R/W-xxxxxxx							

位号	位名	说明
7-0	ADJUST	

### 17.3.18 LTBC 数值调整寄存器 ADJUST1

名称	ADJUST1							
地址	01:00B1H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					ADJUST1		
位权限						R/W-xxx		

位号	位名	说明
7-3	RFU	
2-0	ADJUST1	

### 17.3.19 LTBC 数值调整方向寄存器 ADSIGN

名称	ADSIGN							
地址	01:00B2H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							ADSIGN
位权限								R/W-0

位号	位名	说明
7-1	RFU	
0	ADSIGN	0: 表示增加计数初值 1: 表示减少计数初值

### 17.3.20 LTBC 虚拟调校使能寄存器 PRLSEN

名称	PRLSEN							
地址	01:00B3H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							PRLSEN
位权限								R/W-0

位号	位名	说明
7:1	RFU	
0	PRLSEN	0: 表示使能虚拟调校功能 1: 表示禁止虚拟调校功能

### 17.3.21 秒内计数值只读寄存器 SECCNT

名称	SECCNT							
地址	01:00B4H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		SECCNT					
位权限	R/W-xxxxxx							

位号	位名	说明
7:6	RFU	
5:0	SECCNT	64Hz 时钟秒内计数器计数值



# 18 LCD 显示

## 18.1 概述

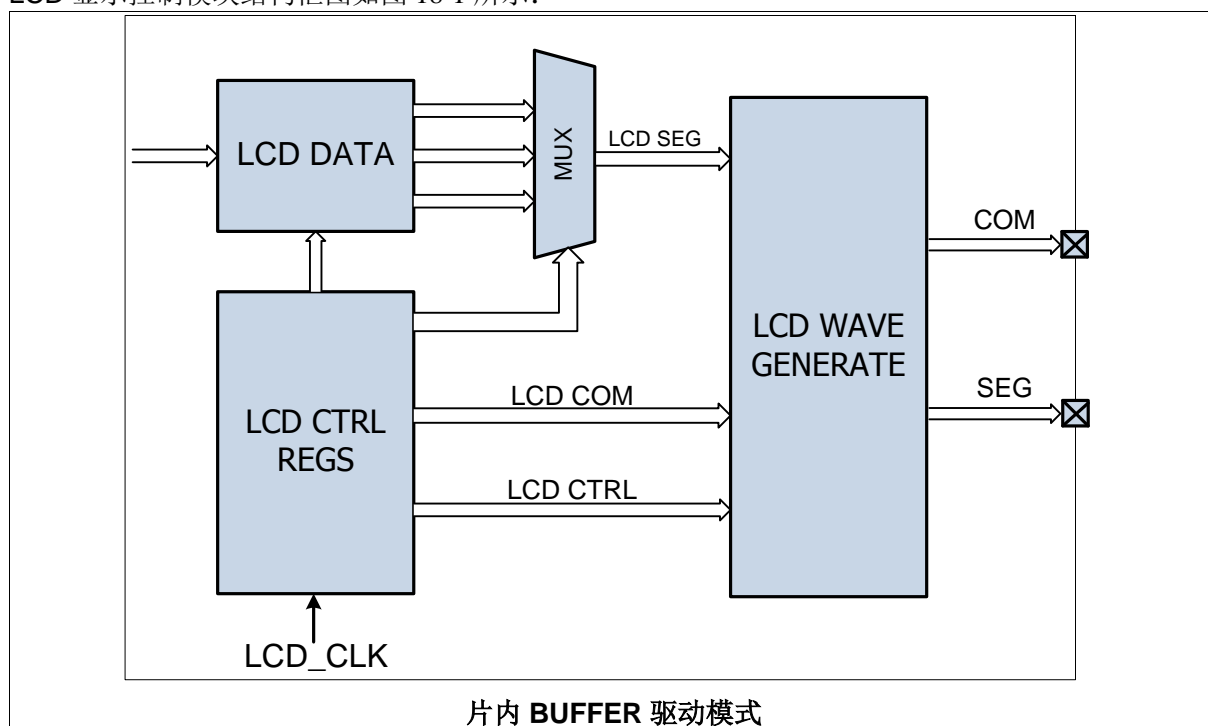
LCD 显示控制模块接收 MCU 送过来的数据，按一定规律储存在显示 RAM 中，并根据显示 RAM 中的数据驱动 LCD 显示屏来实现期望的字符显示功能。

主要特点：

- 最大支持  $4 \times 26$ 、 $6 \times 24$  的 LCD 显示模式
- 支持 1/3 bias
- 支持 TypeA/TypeB 驱动波形
- 支持 16 级灰度调节
- 支持片内 BUFFER 驱动、片外电容型两种模式
- 使用片外电容模式可获得更低功耗，但是需连接外部电容

## 18.2 结构框图

LCD 显示控制模块结构框图如图 18-1 所示：



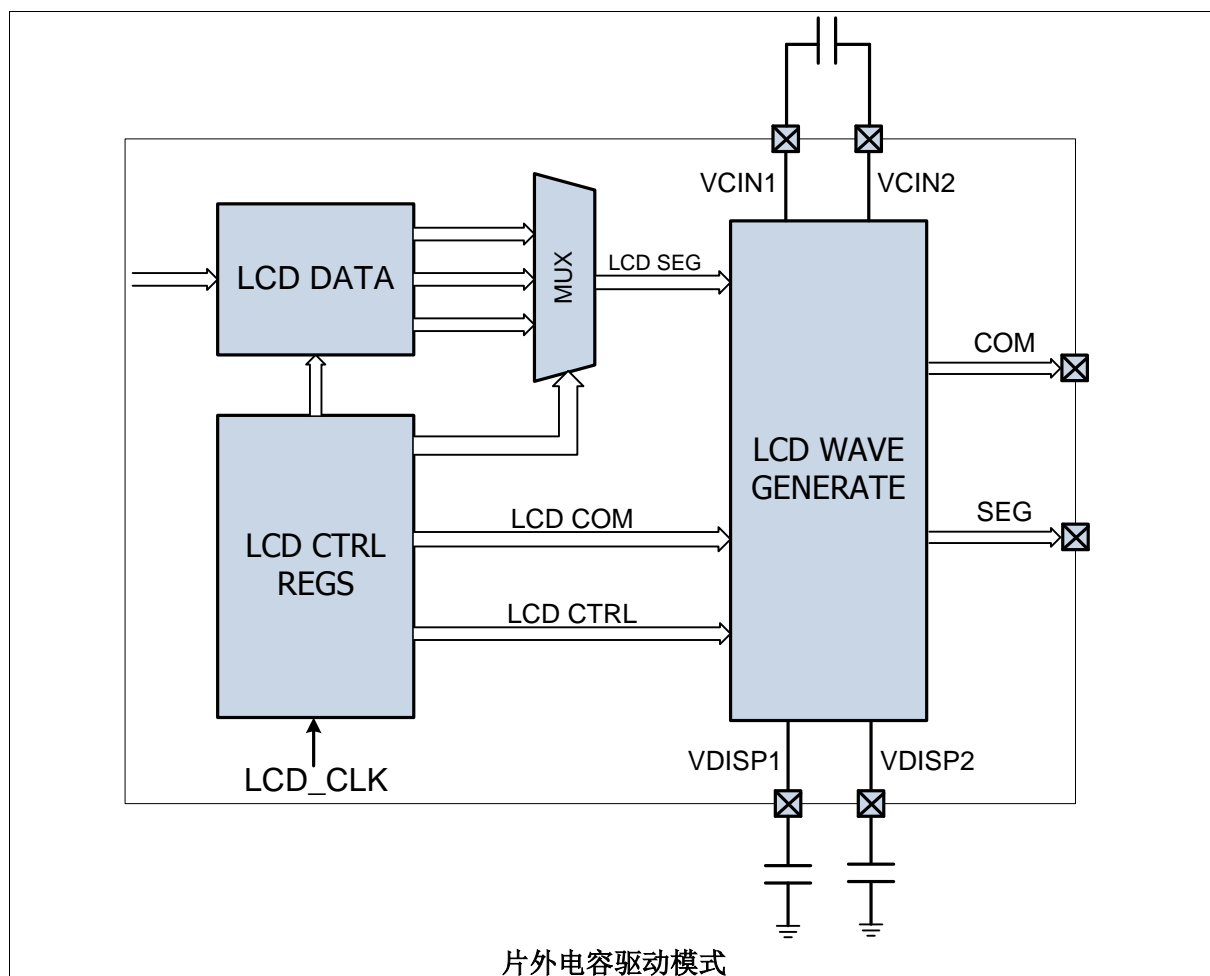


图 18-1 LCD 显示控制模块结构框图

## 18.3 工作原理

### 18.3.1 扫描时钟

LCD 的帧刷新频率为 64Hz LCD 则支持 COM4/6。MCU 通过 LCDDF 寄存器控制扫描时钟电路的分频比：

名称	显示频率控制 LCDDF							
地址	01:0062							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DF7	DF6	DF5	DF4	DF3	DF2	DF1	DF0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

COM 数量	帧频率 Hz	
	A 类波形	B 类波形
4	显示电路工作频率 / ( 4 × DF[7:0] × 2 )	显示电路工作频率 / ( 4 × DF[7:0] × 4 )
6	显示电路工作频率 / ( 6 × DF[7:0] × 2 )	显示电路工作频率 / ( 6 × DF[7:0] × 4 )

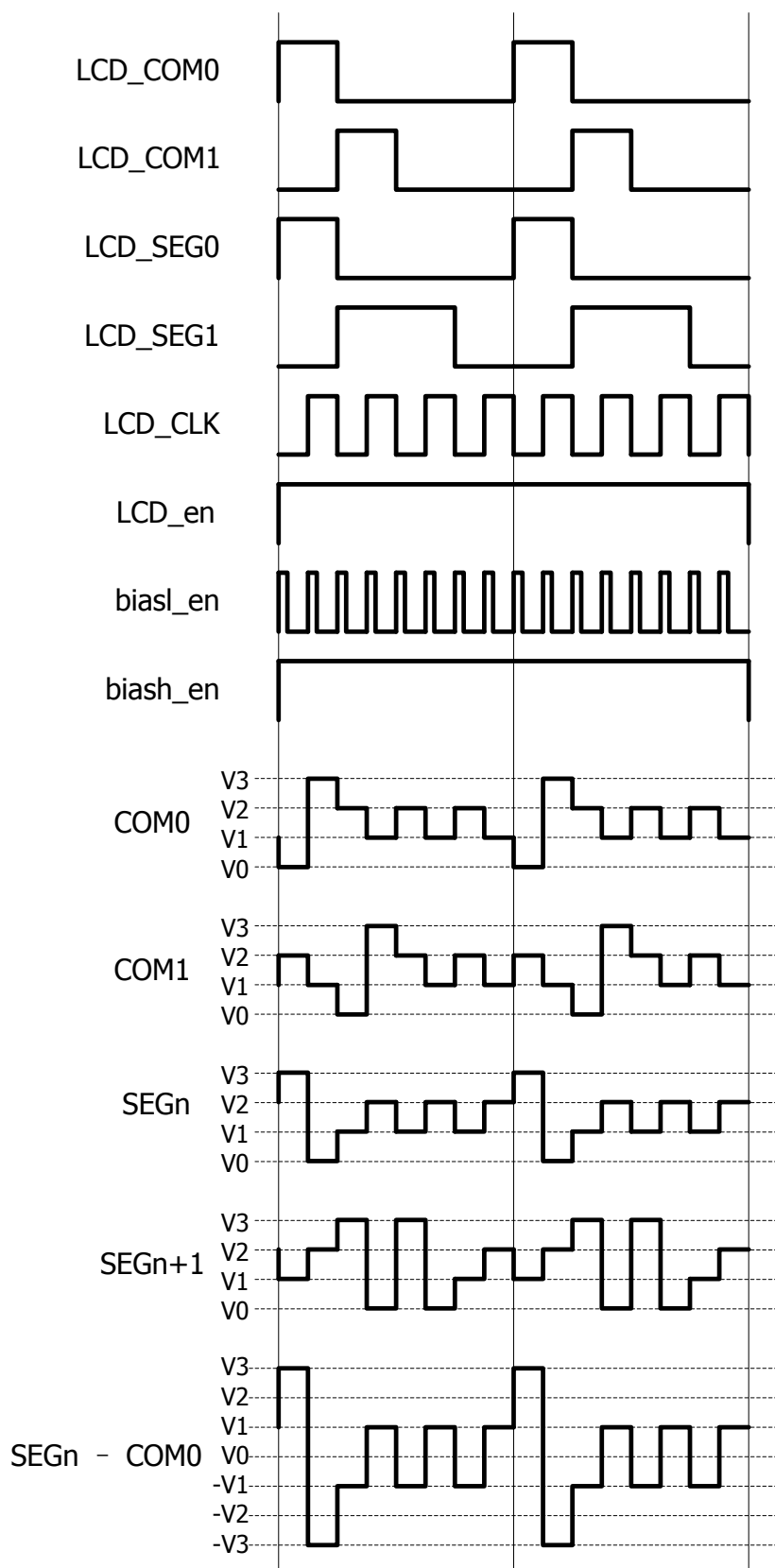
几个典型频率下，显示频率控制寄存器的取值情况：

显示扫描频率 (Hz)	时钟偏移%	工作时钟 (Hz)	4 公共端		6 公共端	
			A 类	B 类	A 类	B 类
50	50%	16384	40	20	27	14
58	50%	16384	36	18	24	12
64	50%	16384	32	16	21	11
70	50%	16384	30	15	20	10
75	50%	16384	28	14	18	9
50	100%	32768	82	41	54	27
58	100%	32768	70	35	47	24
64	100%	32768	64	32	42	21
70	100%	32768	58	29	39	20
75	100%	32768	54	27	36	18
50	200%	65536	164	82	109	54
58	200%	65536	141	71	94	47
64	200%	65536	128	64	85	42
70	200%	65536	120	60	78	39
75	200%	65536	117	58	72	36

输入工作时钟标称频率为 32786Hz，考虑 64Hz+/-50% 的显示频率范围，计算得到各种 LCDDF 取值见上表。

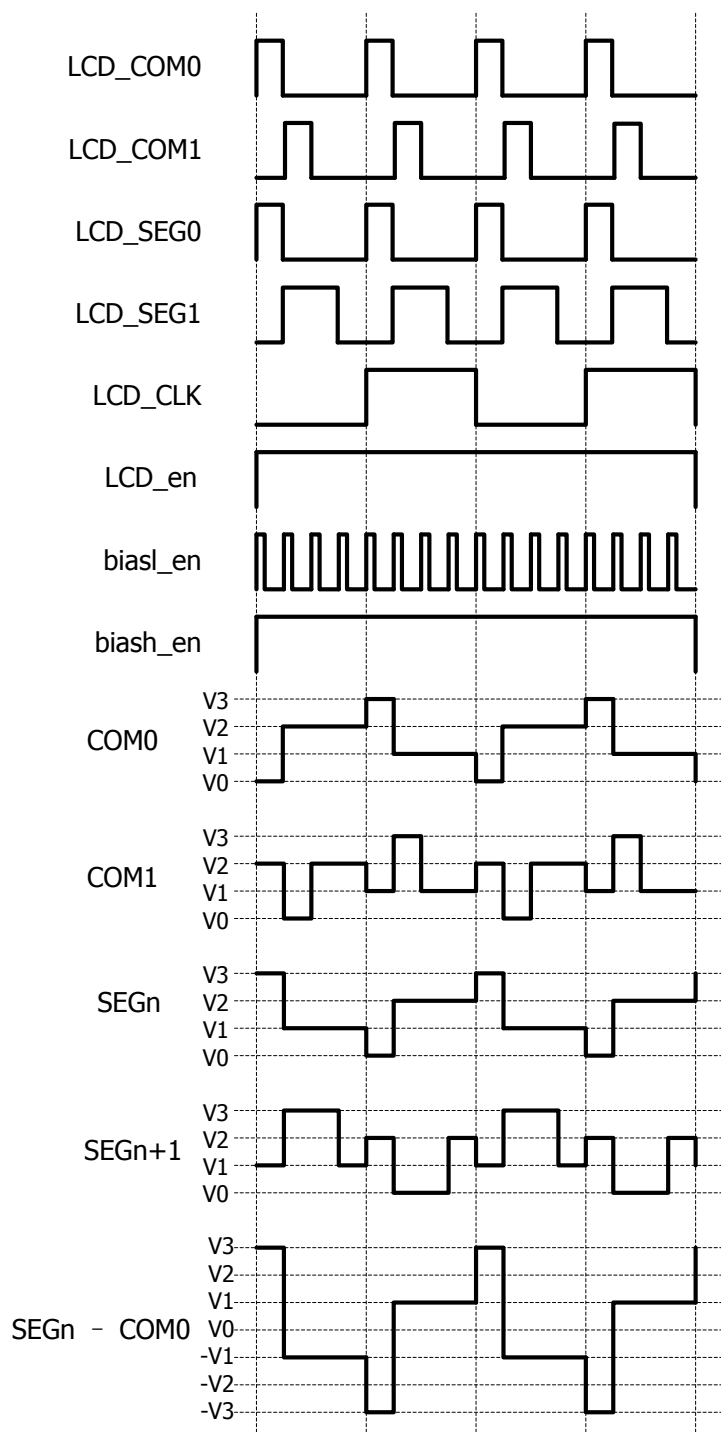
分频计数器在 LCD 使能后才会工作。软件应在显示不使能时写 LCDDF 寄存器，然后打开显示使能。

## 18.3.2 LCD Type A 扫描波形



LCD driver waveform: 1/4 duty, 1/3bias, type A

### 18.3.3 LCD Type B 扫描波形



LCD driver waveform: 1/4 duty, 1/3bias, type B

图 18-2 LCD 驱动波形(1/4 duty, 1/3 bias, type B)

### 18.3.4 片内 buffer 驱动模式

片内buffer驱动模式的驱动电路如图18-3所示，由电源电压通过分压电阻产生等分电压，分压输入到低功耗buffer以增强驱动能力，buffer输出连接至波形产生模块后产生COM和SEG信号，此模式无需片外电路，功耗较低。

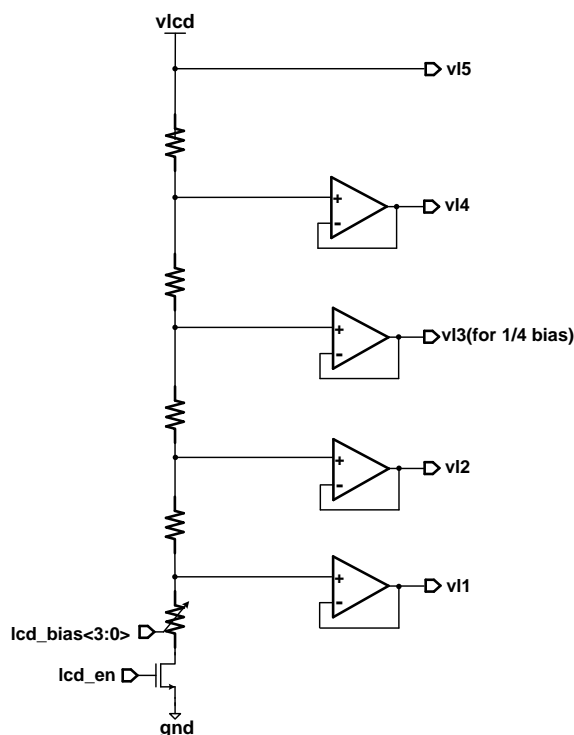


图 18-3LCD 片内电阻 buffer 型驱动电路

驱动Buffer的输出阻抗为5Kohm。

通过配置LCDBIAS寄存器，可以实现对LCD驱动电压的调整，具体参见18.3.7偏置电压调整章节。

### 18.3.5 片外电容驱动模式

片外电容驱动模式的驱动电路如图18-4示，由开关配合电容产生驱动电平，电容由片外器件提供，连接关系如图18-1，在VCIN1和VCIN2引脚之间、VDISP1引脚到地之间、VDISP2引脚到地之间分别接入470nF电容。通过片外电容和片内开关切换实现等分电源电压的输出。片外电容驱动模式具有比buffer驱动模式更低的功耗，缺点是需要片外器件配合使用。

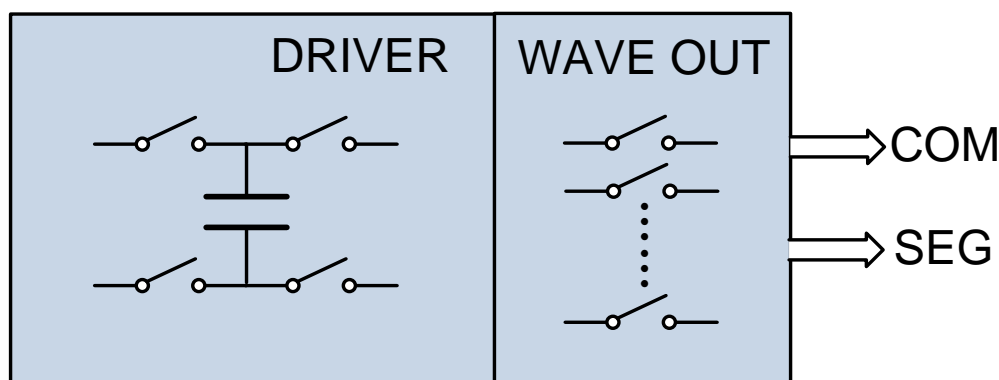


图 18-4 LCD 片外电容驱动电路

通过配置 SCFSEL 寄存器（参见 18.5.9）可以设置开关电容驱动频率，时钟频率越高，则驱动能力越强，显示效果更好，但是功耗增加。

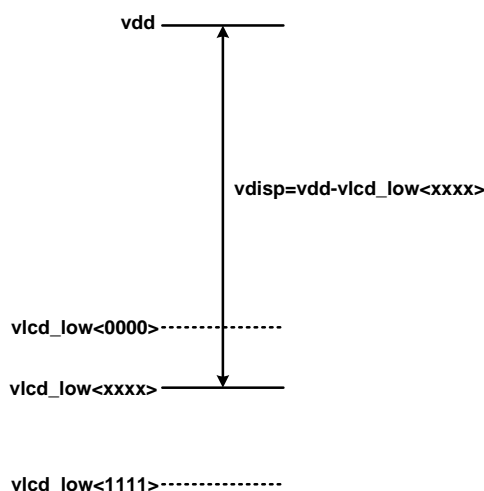
### 18.3.6 显示闪烁功能

MCU 可以设置显示控制寄存器 DISPCTRL.FLICK 为 1，来使能显示闪烁。FLICKER 使能后，根据 TON 和 TOFF 寄存器值确定闪烁频率。MCU 在使能 FLICKER 功能之前应先设置 TON\TOFF 并设置 MD 打开显示，若不设置 TON/TOFF，则其复位值为 0，显示会以 64Hz 闪烁。若不先打开显示，FLICKER 设置无效，不会有显示。

TON/TOFF 最小步长为 0.25 秒，实际 ON/OFF 时间为 TON/TOFF \* 0.25s。显示和熄灭与帧扫描同步，即在一帧扫描完后熄灭，或在一帧开始时点亮，熄灭或点亮后给出相应中断。由于帧结束信号是 64Hz 的，因此 TON/TOFF 的计数值应为寄存器设置值 x16。

### 18.3.7 偏置电压调整

LCD 输出的显示电压范围可以调节以适应不同规格的液晶面板，输出电压范围为  $V_{DISP}=V_{DD}-V_{LCD\_LOW}$ ，其中  $V_{LCD\_LOW}$  可以由 LCDBIAS[3:0]调节，LCDBIAS=0000 对应的  $V_{LCD\_LOW}$  电压最高，输出电压范围  $V_{DISP}=V_{DD}-V_{LCD\_LOW}$  最小；LCDBIAS=1111 对应的  $V_{LCD\_LOW}$  电压最低，输出电压范围  $V_{DISP}=V_{DD}-V_{LCD\_LOW}$  最大，如下图所示：



应用中应根据实际 LCD 面板特性，选择合适的  $V_{DISP}$  电压，可参考 18.5.11 中的表格进行配置。

## 18.4 LCD 显示引脚输出

部分 LCD 显示引脚与 GPIO 复用，详见“19/I/O 端口”章节。

## 18.5 寄存器

地址	名称	符号	Stop 模式
01:0060	显示控制寄存器	DISPCTRL	复位
01:0061	显示测试控制寄存器	LCDTEST	
01:0062	显示频率控制寄存器	LCDDF	
01:0063	闪烁点亮时间寄存器	TON	
01:0064	闪烁熄灭时间寄存器	TOFF	
01:0065	显示中断使能寄存器	DISPIE	
01:0066	显示中断标志寄存器	DISPIF	
01:0067	显示设置寄存器	LCDSET	
01:0068	显示驱动模式寄存器	ENMODE	

地址	名称	符号	Stop 模式
01:0069	显示数据缓存寄存器	DISPDATA0	
01:006A		DISPDATA1	
01:006B		DISPDATA2	
01:006C		DISPDATA3	
01:006D		DISPDATA4	
01:006E		DISPDATA5	
01:006F		DISPDATA6	
01:0070		DISPDATA7	
01:0071		DISPDATA8	
01:0072		DISPDATA9	
01:0073		DISPDATA10	
01:0074		DISPDATA11	
01:0075		DISPDATA12	
01:0076		DISPDATA13	
01:0077		DISPDATA14	
01:0078		DISPDATA15	
01:0079		DISPDATA16	
01:007A	DISPDATA17		
01:007B	显示灰度设置寄存器	LDCBIAS	
01:007C	显示输出使能寄存器	COMSEG_EN1	
01:007D		COMSEG_EN2	
01:007E		COMSEG_EN3	
01:007F		COMSEG_EN4	

### 18.5.1 显示控制寄存器

名称	DISPCTRL							
地址	01:0060H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU	MD	RFU			FLICK	TEST	DISPMOD
位权限		R/W-0				R/W-0	R/W-0	R/W-0

位号	位名	说明
7	RFU	
6	MD	显示模式控制位 1 = 启动 LCD 显示 0 = 显示模块不使能
5-3	RFU	
2	FLICK	闪烁使能控制位 1 = 显示闪烁使能, TON 和 TOFF 寄存器有效, 闪烁频率由 TON, TOFF 寄存器设置决定 0 = 显示闪烁禁止
1	TEST	显示测试控制位, 该位仅在 DISPMOD 为 1, 即测试模式下有效 1 = 显示全亮 (数据线), 显示扫描电路有效, 不改变显示数据寄存器内容 0 = 显示全灭, 显示扫描电路有效, 不改变显示数据寄存器内容



位号	位名	说明
0	DISPMOD	显示测试模式控制位 1 = 显示测试模式，此时 TEST 位有效，显示内容由 TEST 位控制 0 = 显示正常模式，此时 TEST 位无效，显示内容由显示数据寄存器决定该寄存器只允许在测试模式下读写。

### 18.5.2 显示测试控制寄存器

名称		LCDTEST						
地址		01:0061H						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	LCCTRL	RFU						TESTEN
位权限	R/W-0							R/W-0

位号	位名	说明
7	LCCTRL	LCD测试控制位，仅在测试模式下有效 COM、SEG 输出电平由测试模式下的引脚输出数据寄存器决定。不同设置下 SEG 或 COM 输出的结果参见后文表格。
6-1	---	未实现，读为0
0	TESTEN	测试模式使能位 1 = LCD 测试模式使能。在 LCD 测试模式下，LCD 引脚静态输出模拟直流电平，所有与动态扫描时间以及扫描波形相关寄存器设置无效 0 = 正常工作模式，测试模式无效，相关测试寄存器控制无效

测试模式下引脚输出电平：

LCCTRL	DISPDATA	COM 引脚输出电平		SEG 引脚输出电平	
		1/3bias		1/3bias	
0	0	V3		V2	
0	1	V1		V4	
1	0	V2		V3	
1	1	V4		V1	

### 18.5.3 显示频率控制寄存器

名称		LCDDF						
地址		01:0062H						
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	DF[7:0]							
位权限	R/W-0000000							

位号	位名	说明
7-0	DF	显示预分频寄存器

显示扫描频率计算公式：

COM 数量	帧频率 Hz	
	A 类波形	B 类波形
4	显示电路工作频率 / ( 4 × DF[7:0] × 2 )	显示电路工作频率 / ( 4 × DF[7:0] × 4 )
6	显示电路工作频率 / ( 6 × DF[7:0] × 2 )	显示电路工作频率 / ( 6 × DF[7:0] × 4 )

如果显示电路工作频率为32KHz，以TPYE A为例，当LCDDF=0, 1, 2时，扫描频率分别为32K, 16K, 8K。当选择片外电容模式时，如果设置LCD驱动模式控制寄存器的scfsel=000，即SC1~SC3输出频率=扫描频率\*2，由于扫描频率太高，导致SC1~SC3不能正确输出。因此当选择片外电容模式且scfsel=000时，不能设置LCDDF=0, 1, 2。

几个典型频率下，显示频率控制寄存器的取值情况

显示扫描频率 (Hz)	时钟偏移%	工作时钟 (Hz)	4 公共端		6 公共端	
			A 类	B 类	A 类	B 类
50	50%	16384	40	20	27	14
58	50%	16384	36	18	24	12
64	50%	16384	32	16	21	11
70	50%	16384	30	15	20	10
75	50%	16384	28	14	18	9
50	100%	32768	82	41	54	27
58	100%	32768	70	35	47	24
64	100%	32768	64	32	42	21
70	100%	32768	58	29	39	20
75	100%	32768	54	27	36	18
50	200%	65536	164	82	109	54
58	200%	65536	141	71	94	47
64	200%	65536	128	64	85	42
70	200%	65536	120	60	78	39
75	200%	65536	117	58	72	36

#### 18.5.4 闪烁显示点亮时间寄存器

名称	TON							
地址	01:0063H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TON[7:0]							
位权限	R/W-00000000							

位号	位名	说明
7-0	TON	闪烁显示点亮时间寄存器 闪烁显示时的点亮时间=TON×0.25秒，最小步长为0.25秒，最大点亮时间可到64秒

#### 18.5.5 闪烁显示熄灭时间寄存器

名称	TOFF							
地址	01:0064H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	TOFF[7:0]							
位权限	R/W-00000000							

位号	位名	说明
7-0	TOFF	闪烁显示熄灭时间寄存器 闪烁显示时的熄灭时间=TOFF×0.25秒，最小步长为0.25秒，最大点亮时间可到64秒

### 18.5.6 显示中断使能寄存器

名称	DISPIE							
地址	01:0065H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						DONIE	DOFFIE
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	DONIE	显示点亮中断使能位 1 = 显示点亮中断使能 0 = 显示点亮中断禁止
0	DOFFIE	显示熄灭中断使能位 1 = 显示熄灭中断使能 0 = 显示熄灭中断禁止

### 18.5.7 显示中断标志寄存器

名称	DISPIF							
地址	01:0066H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						DONIF	DOFFIF
位权限							R/W0/Dy-00	

位号	位名	说明
7-2	---	未实现，读为0
1	DONIF	显示点亮中断标志 显示由灭变亮时硬件产生中断标志，硬件置位，软件清零
0	DOFFIF	显示熄灭中断标志 显示由亮变灭时硬件产生中断标志，硬件置位，软件清零

### 18.5.8 LCD 显示设置寄存器

名称	LCDSET							
地址	01:0067H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						WFT	LMUX
位权限							R/W-0	R/W-0

位号	位名	说明
7-2	RFU	
1	WFT	波形类型选择 1 = B 类波形 0 = A 类波形
0	LMUX	COM 数量选择 1 = 6COM 0 = 4COM

### 18.5.9 LCD 驱动模式控制寄存器

名称	ENMODE							
地址	01:0068H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SCFSEL[2:0]			SC_CTRL[1:0]		IC_CTRL[1:0]		ENMODE
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-1	R/W-0

位号	位名	说明
7-5	SCFSEL	SC频率选择 000 = 频率为帧频*COM 数 001 = 频率为 disp_clk/8 (若 disp_clk=32KHz, 则为 4KHz) 010 = 频率为 disp_clk/16 (若 disp_clk=32KHz, 则为 2KHz) 011 = 频率为 disp_clk/32 (若 disp_clk=32KHz, 则为 1KHz) 100 = 频率为 disp_clk/64 (若 disp_clk=32KHz, 则为 500Hz) 101 = 频率为 disp_clk/128 (若 disp_clk=32KHz, 则为 250Hz) 110 = 频率为 disp_clk/256 (若 disp_clk=32KHz, 则为 125Hz) 111 = 频率为 disp_clk/512 (若 disp_clk=32KHz, 则为 62.5Hz)
4-3	SC_CTRL	片外电容驱动模式下, 驱动方式控制 00 = 单次驱动 01 = 连续驱动 2 次 10 = 连续驱动 4 次, 当 SC 频率大于等于 4KHz 时, 此选项也为多次驱动 11 = 多次驱动
1-0	IC_CTRL	偏置电路输入电流源大小控制 00 = 电流最大 01 = 电流次大 10 = 电流次小 11 = 电流最小
0	ENMODE	驱动模式选择 0 = 片外电容驱动 1 = 片内电阻 buffer 型驱动

### 18.5.10 显示数据寄存器

LCD显示模块内有18个8 bit的显示数据寄存器。均为可读可写，复位值为0。

在LCD的4/6COM模式，显示数据寄存器的内容定义有所不同。详见以下各节描述。

## 18.5.10.1 4com 显示数据寄存器

名称	4com 显示数据寄存器							
地址	01:0069H ~ 01:0075H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DISPDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0
DISPDATA1	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1
DISPDATA2	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2
DISPDATA3	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3
DISPDATA4	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0
DISPDATA5	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1
DISPDATA6	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2
DISPDATA7	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3
DISPDATA8	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0
DISPDATA9	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1
DISPDATA10	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2
DISPDATA11	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3
DISPDATA12	SEG25 COM3	SEG24 COM3	SEG25 COM2	SEG24 COM2	SEG25 COM1	SEG24 COM1	SEG25 COM0	SEG24 COM0

## 18.5.10.2 6com 显示数据寄存器

名称	6com 显示数据寄存器							
地址	01:0069H ~ 01:007AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DISPDATA0	SEG7 COM0	SEG6 COM0	SEG5 COM0	SEG4 COM0	SEG3 COM0	SEG2 COM0	SEG1 COM0	SEG0 COM0
DISPDATA1	SEG7 COM1	SEG6 COM1	SEG5 COM1	SEG4 COM1	SEG3 COM1	SEG2 COM1	SEG1 COM1	SEG0 COM1
DISPDATA2	SEG7 COM2	SEG6 COM2	SEG5 COM2	SEG4 COM2	SEG3 COM2	SEG2 COM2	SEG1 COM2	SEG0 COM2
DISPDATA3	SEG7 COM3	SEG6 COM3	SEG5 COM3	SEG4 COM3	SEG3 COM3	SEG2 COM3	SEG1 COM3	SEG0 COM3
DISPDATA4	SEG7 COM4	SEG6 COM4	SEG5 COM4	SEG4 COM4	SEG3 COM4	SEG2 COM4	SEG1 COM4	SEG0 COM4
DISPDATA5	SEG7 COM5	SEG6 COM5	SEG5 COM5	SEG4 COM5	SEG3 COM5	SEG2 COM5	SEG1 COM5	SEG0 COM5
DISPDATA6	SEG15 COM0	SEG14 COM0	SEG13 COM0	SEG12 COM0	SEG11 COM0	SEG10 COM0	SEG9 COM0	SEG8 COM0
DISPDATA7	SEG15 COM1	SEG14 COM1	SEG13 COM1	SEG12 COM1	SEG11 COM1	SEG10 COM1	SEG9 COM1	SEG8 COM1
DISPDATA8	SEG15 COM2	SEG14 COM2	SEG13 COM2	SEG12 COM2	SEG11 COM2	SEG10 COM2	SEG9 COM2	SEG8 COM2

名称	6com 显示数据寄存器							
地址	01:0069H ~ 01:007AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
DISPDATA9	SEG15 COM3	SEG14 COM3	SEG13 COM3	SEG12 COM3	SEG11 COM3	SEG10 COM3	SEG9 COM3	SEG8 COM3
DISPDATA10	SEG15 COM4	SEG14 COM4	SEG13 COM4	SEG12 COM4	SEG11 COM4	SEG10 COM4	SEG9 COM4	SEG8 COM4
DISPDATA11	SEG15 COM5	SEG14 COM5	SEG13 COM5	SEG12 COM5	SEG11 COM5	SEG10 COM5	SEG9 COM5	SEG8 COM5
DISPDATA12	SEG23 COM0	SEG22 COM0	SEG21 COM0	SEG20 COM0	SEG19 COM0	SEG18 COM0	SEG17 COM0	SEG16 COM0
DISPDATA13	SEG23 COM1	SEG22 COM1	SEG21 COM1	SEG20 COM1	SEG19 COM1	SEG18 COM1	SEG17 COM1	SEG16 COM1
DISPDATA14	SEG23 COM2	SEG22 COM2	SEG21 COM2	SEG20 COM2	SEG19 COM2	SEG18 COM2	SEG17 COM2	SEG16 COM2
DISPDATA15	SEG23 COM3	SEG22 COM3	SEG21 COM3	SEG20 COM3	SEG19 COM3	SEG18 COM3	SEG17 COM3	SEG16 COM3
DISPDATA16	SEG23 COM4	SEG22 COM4	SEG21 COM4	SEG20 COM4	SEG19 COM4	SEG18 COM4	SEG17 COM4	SEG16 COM4
DISPDATA17	SEG23 COM5	SEG22 COM5	SEG21 COM5	SEG20 COM5	SEG19 COM5	SEG18 COM5	SEG17 COM5	SEG16 COM5

### 18.5.11 LCD 显示灰度设置寄存器

名称	LCDBIAS							
地址	01:007BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				BIAS[3:0]			
位权限					R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-4	RFU	
3-0	BIAS[3:0]	LCD 偏置电平选择位，灰度控制；VLCDEN 有效时，该控制无效

BIAS[3:0]	不同 VDD 下内部偏置电压 V			
	5	4.5	3.6	3.1
0000	2.74	2.47	1.97	1.64
0001	2.83	2.54	2.03	1.69
0010	2.92	2.62	2.10	1.75
0011	3.01	2.71	2.17	1.81
0100	3.12	2.80	2.24	1.87
0101	3.23	2.90	2.32	1.94
0110	3.35	3.01	2.41	2.01
0111	3.47	3.13	2.50	2.08
1000	3.61	3.25	2.60	2.17
1001	3.76	3.39	2.71	2.26
1010	3.93	3.53	2.83	2.35
1011	4.10	3.69	2.95	2.46
1100	4.30	3.87	3.09	2.58

BIAS[3:0]	不同 VDD 下内部偏置电压 V			
	5	4.5	3.6	3.1
1101	4.51	4.06	3.25	2.71
1110	4.75	4.27	3.42	2.85
1111	5.00	4.50	3.60	3.00

应用举例：假设在 5V 电压供电的情况下，需要输出电压范围为 3V，则把 LCDBIAS[3:0] 设置为 0011。

### 18.5.12 LCD 输出使能控制寄存器 1

名称	COMSEG_EN1							
地址	01:007CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SEGEN3	SEGEN2	SEGEN1	SEGEN0	COMEN3	COMEN2	COMEN1	COMEN0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	SEGEN3	LCD SEG 输出使能控制，1 有效
6	SEGEN2	LCD SEG 输出使能控制，1 有效
5	SEGEN1	LCD SEG 输出使能控制，1 有效
4	SEGEN0	LCD SEG 输出使能控制，1 有效
3	COMEN3	LCD COM 输出使能控制，1 有效
2	COMEN2	LCD COM 输出使能控制，1 有效
1	COMEN1	LCDCOM 输出使能控制，1 有效
0	COMEN0	LCDCOM 输出使能控制，1 有效

### 18.5.13 LCD 输出使能控制寄存器 2

名称	COMSEG_EN2							
地址	01:007DH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SEGEN11	SEGEN10	SEGEN9	SEGEN8	SEGEN7	SEGEN6	SEGEN5	SEGEN4
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	SEGEN11	LCD SEG 输出使能控制，1 有效
6	SEGEN10	LCD SEG 输出使能控制，1 有效
5	SEGEN9	LCD SEG 输出使能控制，1 有效
4	SEGEN8	LCD SEG 输出使能控制，1 有效
3	SEGEN7	LCD SEG 输出使能控制，1 有效
2	SEGEN6	LCD SEG 输出使能控制，1 有效
1	SEGEN5	LCD SEG 输出使能控制，1 有效
0	SEGEN4	LCD SEG 输出使能控制，1 有效

## 18.5.14 LCD 输出使能控制寄存器 3

名称	COMSEG_EN3							
地址	01:007EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	SEGEN19	SEGEN18	SEGEN17	SEGEN16	SEGEN15	SEGEN14	SEGEN13	SEGEN12
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	SEGEN19	LCD SEG输出使能控制, 1有效
6	SEGEN18	LCD SEG输出使能控制, 1有效
5	SEGEN17	LCD SEG输出使能控制, 1有效
4	SEGEN16	LCD SEG输出使能控制, 1有效
3	SEGEN15	LCD SEG输出使能控制, 1有效
2	SEGEN14	LCD SEG输出使能控制, 1有效
1	SEGEN13	LCD SEG输出使能控制, 1有效
0	SEGEN12	LCD SEG输出使能控制, 1有效

## 18.5.15 LCD 输出使能控制寄存器 4

名称	COMSEG_EN4							
地址	01:007FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		SEGEN25	SEGEN24	SEGEN23	SEGEN22	SEGEN21	SEGEN20
位权限			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	RFU	
5	SEGEN25	LCD SEG输出使能控制, 1有效
4	SEGEN24	LCD SEG输出使能控制, 1有效
3	SEGEN23	LCD SEG输出使能控制, 1有效
2	SEGEN22	LCD SEG输出使能控制, 1有效
1	SEGEN21	LCD SEG输出使能控制, 1有效
0	SEGEN20	LCD SEG输出使能控制, 1有效



# 19 ADC 与温度传感器

## 19.1 概述

FM3316/3313/3312 带有 1 阶 sigma-delta ADC，可实现温度、电池电压或其他直流信号的测量功能。主要特点为：

- 工作电压 2.2~5.5V
- 分辨率 11bits
- 低功耗
- 电池电压测量功能
- 温度传感器
- 6 个外部输入通道
- 转换时间 256us~2ms

## 19.2 工作时序

软件置位ADC\_EN寄存器后ADC开始工作，单次转换需要256~2048个时钟周期（工作时钟512KHz或1MHz，参见时钟与振荡器章节），转换结束后输出转换完成中断，输出数据稳定并保持，直到软件清除ADC\_EN寄存器。如果ADC\_EN一直保持为1，ADC将周期进行连续转换。连续转换时，前一次转换的结果保持在转换结果寄存器中，CPU在收到转换完成中断后需要尽快读取转换结果，下次转换完成后结果会更新。

下图是ADC的工作时序。

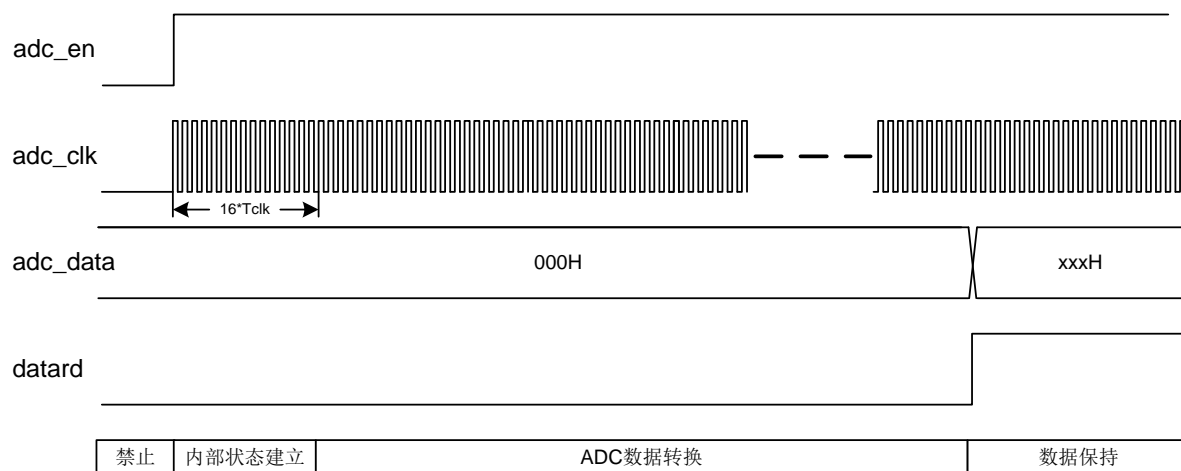


图 19-1ADC 转换时序

## 19.3 测量电源电压

用户可以使用 ADC 测量电源电压，操作方法如下：

- 1、配置模拟测试 Buffer 通道选择寄存器 BUF4TST\_SEL 为 4'b1110
- 2、将 BUF4TST\_BYPASS 寄存器置 1
- 3、将 ADC\_VANA\_EN 寄存器置 1
- 4、启动 ADC 采样 VDD
- 5、等待 ADC 转换完成中断
- 6、读取 ADC 转换值输出

## 19.4 测量外部通道输入

用户使用 ADC 测量外部引脚输入信号 (AN0~5)，需按如下方法操作：

- 1、关闭对应引脚的数字通道控制寄存器（关闭输入使能、输出使能、上拉使能）
- 2、将 BUF4TST\_SEL 配置为 4'b1011/1100/1101
- 3、启动 ADC
- 4、等待 ADC 转换完成中断
- 5、读取 ADC 转换值输出

## 19.5 温度传感器

芯片内置高精度温度传感器，可精确测量芯片工作时的环境温度。可利用温度传感器测量的温度值，对 RTC 的走时进行补偿。

温度传感器特性：

- 温度测量范围：-40°C~85°C
- 温度测量精度/分辨率：±0.5°C
- 典型条件下全温区线性度不低于±1.5°C
- 与芯片内的 1 阶 sigma-delta ADC 配合，实现温度到数字输出的转换

温度传感器的输出为随温度而变化的电压量。可以使用 ADC 来测量温度传感器的输出，需要先将 ADC 的输入通道选择为温度传感器输入 (ADC\_VANA\_EN=0)。

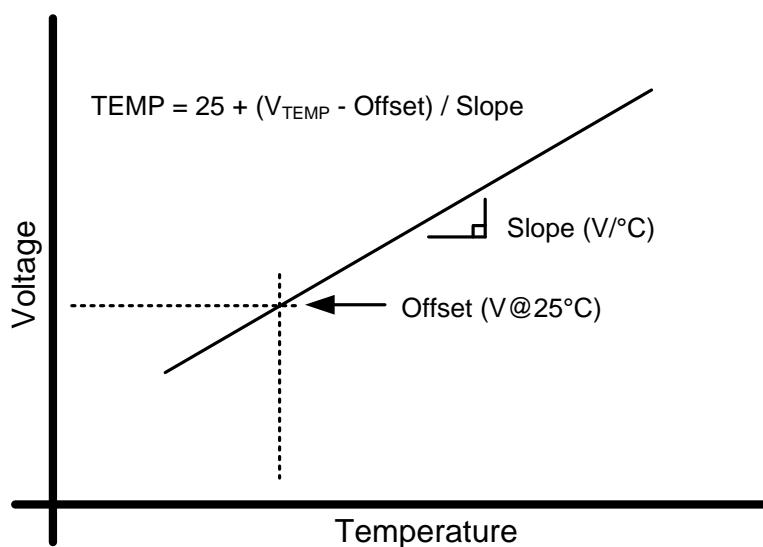


图 19-2 温度传感器转换曲线

### 19.5.1 温度调校

温度传感器输出电压随温度的变化关系是线性的，在未经校准的情况下可以用来测量相对温度的变化。如果需要测量绝对温度，需要进行 offset 调校和/或 slope 调校。

FM3316 芯片出厂前进行单温度点 offset 调校，调校的环境温度为 25°C ± 5°C，转换结果存储在 Flash 的 NVR 区。

## 19.6 寄存器

地址	名称	符号	Stop 模式
01:036E	ADC 控制寄存器	ADCCTL	复位
01:036F	ADC 调校寄存器高位	ADCTRIMH	复位
01:0370	ADC 调校寄存器低位	ADCTRIML	复位
01:0371	ADC 输出寄存器高位	ADCDATAH	复位
01:0372	ADC 输出寄存器低位	ADCDATAH	复位
01:0373	ADC 中断标志寄存器	ADCIF	复位
01:0374	ADC 通道控制寄存器	ANATESTSEL	复位

### 19.6.1 ADC 控制寄存器

名称	ADCCTRL								
地址	01:036EH								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	ADC_IE	RFU					ADC_VA NA_EN	ADC_EN	
位权限	R/W-0						R/W-0	R/W-0	

位号	位名	说明
7	ADC_IE	ADC 中断使能位 0 = 禁止 ADC 产生中断 1 = 允许 ADC 产生中断
6-2	RFU	
1	ADC_VANA_EN	外部测量通道使能 0 = ADC 用作温度传感器 1 = ADC 用于测量外部电压
0	ADC_EN	ADC 使能位 1 = 启动 ADC 转换 0 = 关闭 ADC

### 19.6.2 ADC 计数值修调寄存器高位

名称	ADCTRIMH							
地址	01:036FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					ADC_TRIM[10:8]		
位权限						R/W-0	R/W-0	R/W-0

位号	位名	说明
7-3	RFU	
2-0	ADC_TRIM[10:8]	ADC 计数值修调高 3 位

## 19.6.3 ADC 计数值修调寄存器低位

名称	ADCTRIML							
地址	01:0370H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	ADC_TRIM[7:0]							
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-0	ADC_TRIM[7:0]	ADC 计数值修调值低 8 位

注：ADC 计数值修调寄存器（ADC\_TRIM[10:8]+ADC\_TRIM[7:0]）用来调整 ADC 计数周期，修调 ADC 转换的片间差异。用户在使用 ADC 前，需要先设定 ADC\_TRIM 寄存器的值，其缺省值为 0x000H，建议设为 0x7FFH。

## 19.6.4 ADC 转换结果寄存器高位

名称	ADCDATAH							
地址	01:0371H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					D[10:8]		
位权限						R-xxx		

位号	位名	说明
7-3	RFU	
2-0	D[10:8]	ADC 转换数据高 3 位

## 19.6.5 ADC 转换结果寄存器低位

名称	ADC 转换结果低位寄存器 ADCDATL							
地址	01:0372H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	D[7:0]							
位权限	R-xxxxxxx							

位号	位名	说明
7-0	D[7:0]	ADC 转换数据低字节

## 19.6.6 ADC 中断标志寄存器

名称	ADC 中断标志寄存器 ADCIF							
地址	01:0373H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							ADC_IF
位权限								R/W0-0

位号	位名	说明
7-1	RFU	
0	ADC_IF	ADC 转换完成标志，硬件置位，软件写 0 清零

### 19.6.7 ADC 通道控制寄存器

名称	ANATESTSEL							
地址	01:0374H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU		BUF4TST_EN	BUF4TST_BYPASS	BUF4TST_SEL			
位权限			R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7-6	RFU	
5	BUF4TST_EN	模拟通道 Buffer 使能
4	BUF4TST_BYPASS	模拟通道 Buffer 旁路，使用 ADC 测量电源电压时必须将此 bit 置 1
3-0	BUF4TST_SEL[3:0]	模拟通道选择 0110: AN3 (PD3) 1010: AN4 (PD2) 1011: AN0 (PC1) 1100: AN1 (PF7) 1101: AN2 (PF5) 1110: VDD 1111: AN5 (PE0) 其他: Reserved for test purpose

## 20 I/O 端口

### 20.1 概述

I/O 端口的主要功能特性：

- GPIO 引脚最高耐 5.5V 电压
- GPIO 数字输入具有施密特特性
- 部分端口输入带有模拟滤波
- 部分端口可配置为上拉、开漏输出
- 低功耗模式下保持状态

### 20.2 模块框图

I/O 端口典型框图如下。

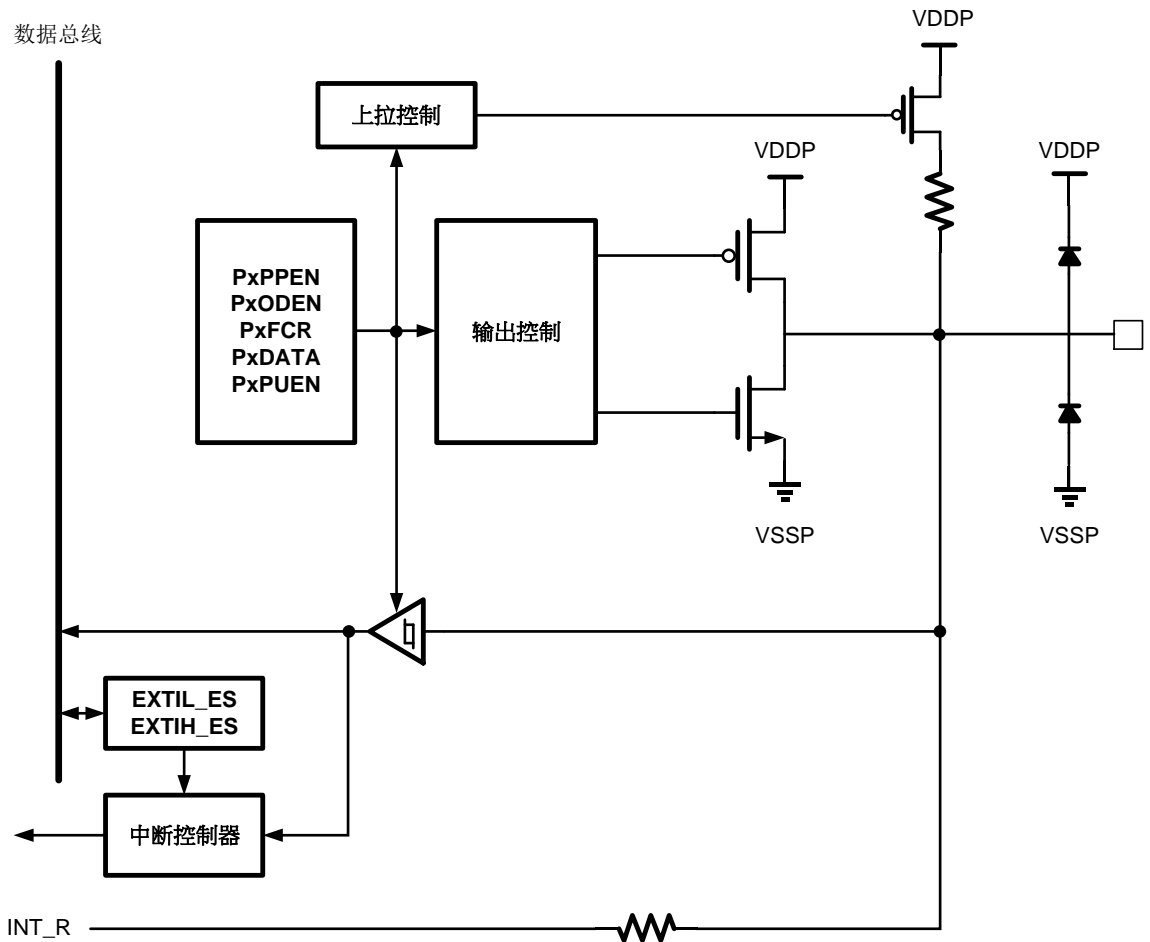


图 20-1 I/O 端口原理图

### 20.3 IO 端口功能定义

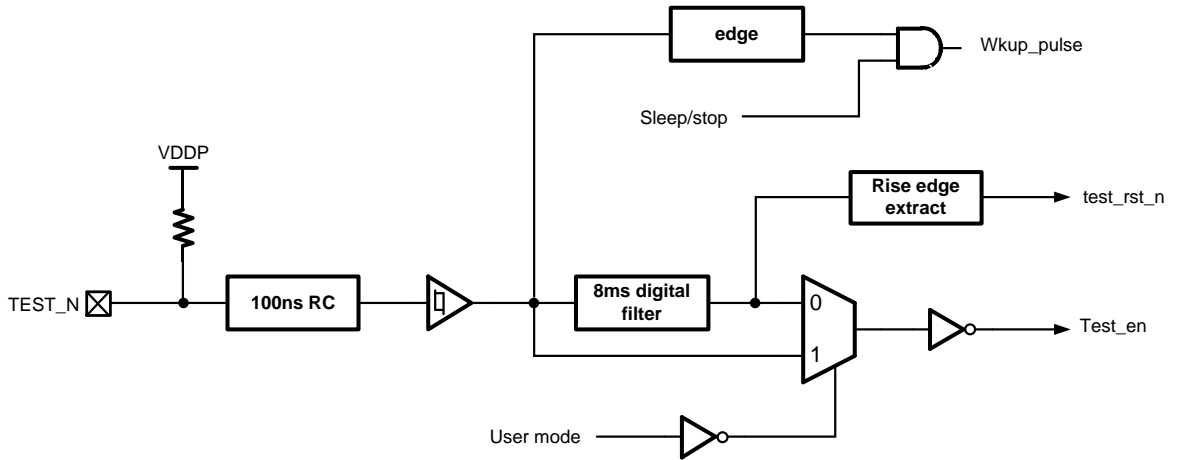
芯片大部分引脚为数模混合 IO，每个通用 GPIO 都有 4bit 控制寄存器：FCR[1:0]、PUEN、ODEN，其中 FCR 用于选择 IO 引脚功能，定义如下：

FCR: Function Control Register	PADfunction
00	GPIO input
01	GPIO output
10	Alternate function (AF)
11	Analog

## 20.4 测试引脚

测试模式引脚 TEST\_N 有大约 8ms 的低电平数字滤波，以及很短的高电平数字滤波。TEST\_N 脚兼有休眠唤醒功能（类似于 NWKUPx 的效果），这样即使芯片处于休眠状态，只要编程器拉低 TEST\_N，就能使芯片从低功耗中唤醒，后续可以正常进行在线仿真或编程。

在所有模式下，当 TEST\_N 经过滤波有效后拉高，将触发全芯片复位。



## 20.5 NWKUPx 引脚功能说明

FM3316 的 NWKUP1/2/3 引脚输入下降沿能够将芯片从 Sleep/Stop 模式下唤醒。为了使能此功能，需将 GPIOB7/D1/F6 配置为 AF2 功能，此配置下上述引脚成为数字输入且上拉电阻使能。为了避免误触发，建议先使能引脚上拉电阻，再配置 FCR 寄存器。

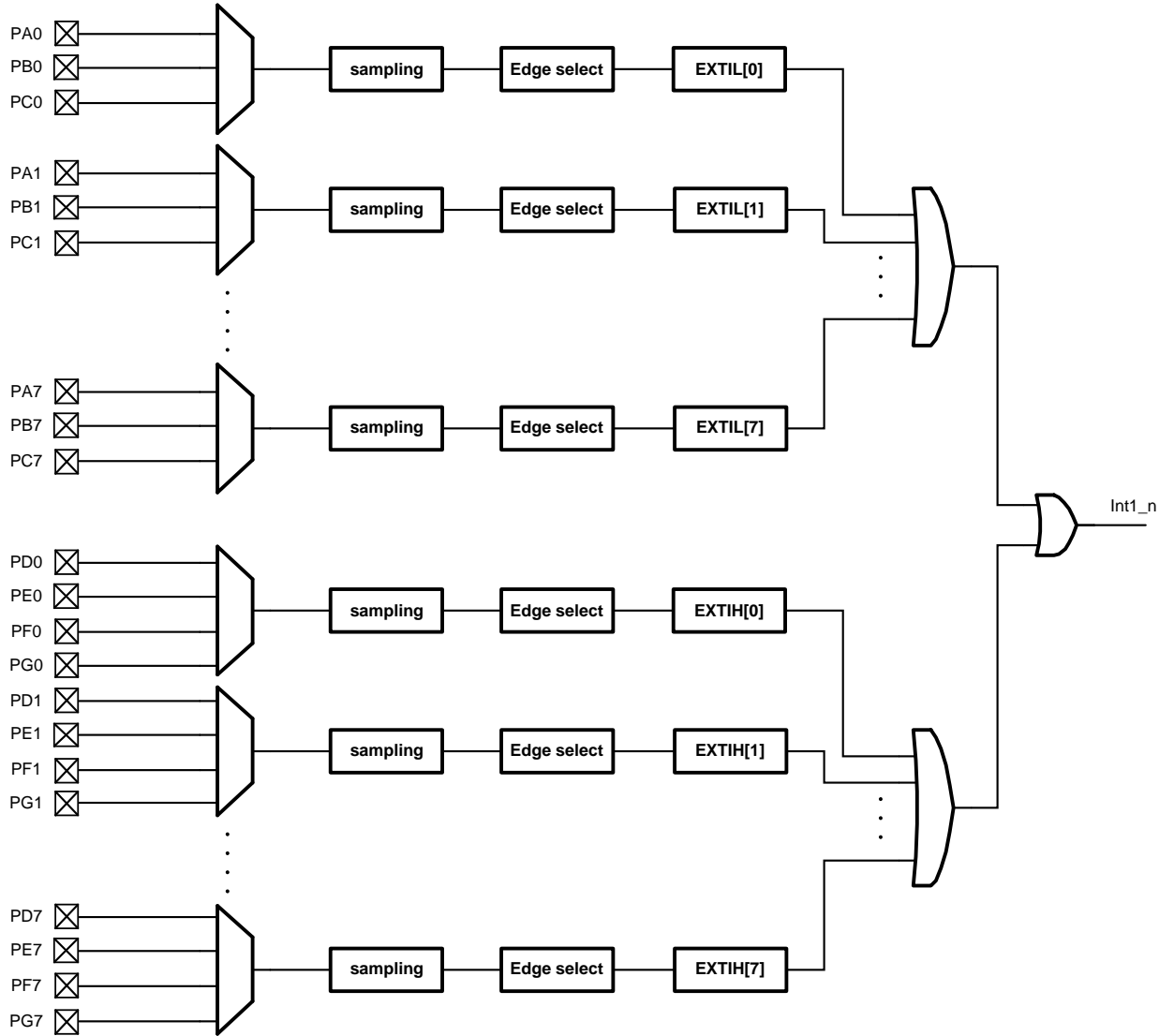
Sleep/Stop 模式下，使能了的 NWKUPx 引脚上任何大于 100ns 的负脉冲都会触发芯片唤醒。

## 20.6 引脚中断说明

FM3316 的 7 组 GPIO (A~G) 最多可以产生 16 个外部引脚中断。7 组 GPIO 被分为 2 部分，分别为 GPIOA/B/C 和 GPIOD/E/F/G，每部分分别可以选择 8 个引脚产生独立的外部中断，由 4 组控制寄存器 GPIO\_EXTI\_SELx(x=0~3) 进行配置，具体参见寄存器说明。其中 GPIOA/B/C 选出的 8bit 用于产生 EXTIL[7:0]，GPIOD/E/F/G 选出的 8bit 用于产生 EXTIH[7:0]，最终汇总后接入 CPU 的 int1\_n 中断输入。软件可以查询 INTC 模块的 EXTIL 和 EXTIH 寄存器来确认产生中断的具体引脚。

举例来说，软件要配置引脚 PA4、PA5、PA6 和 PF0 作为外部中断输入，则需将 GPIO\_EXTI\_SELO 配置为 0xFC，GPIO\_EXTI\_SEL1 配置为 0xF0，GPIO\_EXTI\_SEL3 配置为 0xEF。

使用引脚中断前必须将对应引脚的功能设为 GPIO (PrimaryFunction)，并将引脚方向设为输入。各路中断使能与 edge select 整合在一起，edge select 可以选择上升沿、下降沿、双沿触发中断，或禁止中断触发。当 edge select 寄存器配置为禁止中断时，输入采样寄存器时钟将自动关闭以节省功耗。



对输入信号的采样使用系统时钟进行，当系统运行频率变化时，采样频率也会变化。当芯片进入 Sleep 模式后，系统时钟关闭，PADC 改用 LSCLK 进行采样，如果此时寄存器配置为不使能外部中断，则特定的采样寄存器时钟被自动门控。当芯片进入 STOP 模式后，IO 控制模块掉电，不再对 GPIO 进行采样，此时只有 WKUPx 引脚上的信号变化能够触发中断唤醒系统。

GPIO	外部引脚中断编号	中断源选择寄存器
PA0	EXTIL[0]	GPIO_EXTI_SEL3[1:0]
PB0		
PC0		
PA1	EXTIL[1]	GPIO_EXTI_SEL3[3:2]
PB1		
PC1		
PA2	EXTIL[2]	GPIO_EXTI_SEL2[1:0]
PB2		
PC2		
PA3	EXTIL[3]	GPIO_EXTI_SEL2[3:2]
PB3		
PC3		



GPIO	外部引脚中断编号	中断源选择寄存器
PA4	EXTIL[4]	GPIO_EXTI_SEL1[1:0]
PB4		
PC4		
PA5	EXTIL[5]	GPIO_EXTI_SEL1[3:2]
PB5		
PC5		
PA6	EXTIL[6]	GPIO_EXTI_SEL0[1:0]
PB6		
PC6		
PA7	EXTIL[7]	GPIO_EXTI_SEL0[3:2]
PB7		
PC7		
PD0	EXTIH[0]	GPIO_EXTI_SEL3[5:4]
PE0		
PF0		
PG0	EXTIH[1]	GPIO_EXTI_SEL3[7:6]
PD1		
PE1		
PF1	EXTIH[2]	GPIO_EXTI_SEL2[5:4]
PG1		
PD2		
PE2	EXTIH[3]	GPIO_EXTI_SEL2[7:6]
PF2		
PG2		
PD3	EXTIH[4]	GPIO_EXTI_SEL1[5:4]
PE3		
PF3		
PG3	EXTIH[5]	GPIO_EXTI_SEL1[7:6]
PD4		
PE4		
PF4	EXTIH[6]	GPIO_EXTI_SEL0[5:4]
PG4		
PD5		
PE5	EXTIH[7]	GPIO_EXTI_SEL0[7:6]
PF5		
PG5		
PD6	EXTIH[6]	GPIO_EXTI_SEL0[5:4]
PE6		
PF6		
PG6	EXTIH[7]	GPIO_EXTI_SEL0[7:6]
PD7		
PE7		
PF7		
PG7		

## 20.7 快速 IO（80251 P 口）

FM3316 支持 fast GPIO 功能，部分 GPIO 可以映射到 80251 内核的 P 口，以 SFR 总线访问操作，每三个时钟周期可以操作一次 P 口，效率较 MOVX 指令提高很多。

支持 P 口映射的 GPIO 列表参见芯片引脚分配。

## 20.8 寄存器

地址	名称	符号	Stop 模式
01:0100	GPIOx 输出驱动使能寄存器	PAPPEN	
01:0101		PBPPEN	
01:0102		PCPPEN	
01:0103		PDPPEN	
01:0104		PEPPEN	
01:0105		PFPPEN	
01:0106		PGPPEN	
01:0107		PHOPPEN	
01:0108	GPIOx 上拉使能寄存器	PAPUEN	
01:0109		PBPUEN	
01:010A		PCPUEN	
01:010B		PDPUEN	
01:010C		PEPUEN	
01:010D		PFPUEN	
01:010E		PGPUEN	
01:010F		PH0PUEN	
01:0110	GPIO 开漏使能寄存器	PBODEN	
01:0111		PEODEN	
01:0112	GPIOx 功能控制寄存器	PAFCR1	
01:0113		PBFCR1	
01:0114		PCFCR1	
01:0115		PDFCR1	
01:0116		PEFCR1	
01:0117		PFFCR1	
01:0118		PGFCR1	
01:0119		PHFCR1	
01:011A		PAFCR2	
01:011B		PBFCR2	
01:011C		PCFCR2	
01:011D		PDFCR2	
01:011E		PEFCR2	
01:011F		PFFCR2	
01:0120		PGFCR2	
01:0121		PHFCR2	
01:0122	GPIOx 输出数据寄存器	PADATA	
01:0123		PBDATA	
01:0124		PCDATA	
01:0125		PDDATA	

地址	名称	符号	Stop 模式	
01:0126		PEDATA		
01:0127		PFDATA		
01:0128		PGDATA		
01:0129		PH0DATA		
01:012A	GPIOx 输入数据寄存器	PADIN		
01:012B		PBDIN		
01:012C		PCDIN		
01:012D		PDDIN		
01:012E		PEDIN		
01:012F		PFDIN		
01:0130		PGDIN		
01:0131		PH0DIN		
01:0132		GPIOx 替换功能选择寄存器	AFSELA	
01:0133			AFSELB	
01:0134	AFSELC			
01:0135	AFSELD			
01:0136	AFSELE			
01:0137	AFSELF			
01:0138	AFSELG			
01:0139	GPIOx 中断选择寄存器	GPIO_EXTI_SEL0		
01:013A		GPIO_EXTI_SEL1		
01:013B		GPIO_EXTI_SEL2		
01:013C		GPIO_EXTI_SEL3		
01:013D	GPIO 中断边沿选择寄存器	GPIO_EXTIL_ES0		
01:013E		GPIO_EXTIL_ES1		
01:013F		GPIO_EXTIH_ES0		
01:0140		GPIO_EXTIH_ES1		
01:0141	GPIO 中断标志寄存器	EXTILIF		
01:0142		EXTIHIF		
01:0143	FOUT0 输出选择寄存器	FOUT0_SEL		
01:0144	FOUT1 输出选择寄存器	FOUT1_SEL		
01:0145	GPIOx 输出状态寄存器	PAOS		
01:0146		PBOS		
01:0147		PCOS		
01:0148		PDOS		
01:0149		PEOS		
01:014A		PFOS		
01:014B		PGOS		
01:014C		PH0OS		

### 20.8.1 PortX Push-Pull enable

名称	PxPPEN (x=A~H)							
地址	01:0100~0107H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	GPIOxx PPEN							
位权限	R/W-00000000							

位号	位名	说明
7-0	GPIOxx PPEN	GPIO 输出使能 0:关闭 GPIO 输出驱动 1:使能 GPIO 输出驱动

### 20.8.2 PortX Pull-up Config

名称	PxPUEN (x=A~H)							
地址	01:0108~010FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	GPIOxx PUEN							
位权限	R/W-00000000							

位号	位名	说明
7-0	IOxx PUEN	GPIO 上拉使能 0: 关闭上拉电阻 1: 使能拉上电阻

### 20.8.3 PortX Open-drain config

名称	PBODEN							
地址	01:0110H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PB7~PB4 ODEN				RFU			
位权限	R/W-0000							

位号	位名	说明
7-4	PB7~PB4 ODEN	PB7~PB4 开漏使能控制寄存器 0: 关闭 OD 1: 使能 OD
3-0	RFU	

名称	PEODEN							
地址	01:0111H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU				PE2/PE1 ODEN		RFU	
位权限					R/W-00			

位号	位名	说明
7-3	RFU	
2-1	PE2/PE1 ODEN	PE2/PE1 开漏使能 0: 关闭 OD 1: 使能 OD
0	RFU	

### 20.8.4 PortX functional config1/2

名称	PxFCR1 (x=A~H)							
地址	01:0112~0119H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Pxx FCR1							
位权限	R/W-11111111							

位号	位名	说明
7:0	Pxx FCR1	GPIO 功能控制寄存器 1

名称	PxFCR2 (x=A~H)							
地址	01:011A~0121H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Pxx FCR2							
位权限	R/W-00000000							

位号	位名	说明
7:0	Pxx FCR2	GPIO 功能控制寄存器 2

Pxx FCR1和FCR2每2bit组成一个PAD的功能选项，其中FCR2为高位：

- 00: general purpose input
- 01: general purpose output
- 10: alternate function (2 functions selected by AFSEL registers)
- 11: analog

每个引脚的功能分配参见§1.4.2

### 20.8.5 Alternate Function Select A

名称	AFSELA							
地址	01:0132H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELA 7	AFSELA 6	RFU		AFSELA 3	AFSELA 2	AFSELA 1	AFSELA 0
位权限	R/W-0	R/W-0			R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	AFSELA7	0: P0.7 1: T12IN0
6	AFSELA6	0: P0.6 1: PCACAPT0
5-4	RFU	
3	AFSELA3	0: SSN 1: PCACOMP1
2	AFSELA2	0: SCK 1: PCACOMP0
1	AFSELA1	0: MISO 1: TXD1
0	AFSELA0	0: MOSI 1: RXD1

## 20.8.6 Alternate Function Select B

名称	AFSELB							
地址	01:0133H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELB7	AFSELB6	AFSELB5	AFSELB4	AFSELB3	AFSELB2	AFSELB1	AFSELB0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	AFSELB7	0: SDA 1: WKUP1
6	AFSELB6	0: SCL 1: LPTRG
5	AFSELB5	0: P0.5 1: LPTOUT
4	AFSELB4	0: P0.4 1: LPTI
3	AFSELB3	0: P0.3 1: 7816IO0
2	AFSELB2	0: P0.2 1: 7816CLK
1	AFSELB1	0: P0.1 1: TXD0
0	AFSELB0	0: P0.0 1: RXD0

## 20.8.7 Alternate Function Select C

名称	AFSELC							
地址	01:0134H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELC7	AFSELC6	AFSELC5	AFSELC4	AFSELC3	AFSELC2	AFSELC1	AFSELC0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	AFSELC7	0: P1.7 1: T3IN0
6	AFSELC6	0: P1.6 1: T3IN1
5	AFSELC5	0: P1.5 1: T4IN0
4	AFSELC4	0: P1.4 1: T4IN1
3	AFSELC3	0: P1.3 1: FOUT1
2	AFSELC2	0: P1.2 1: PCACOMP0
1	RFU	
0	AFSELC0	0: P1.0 1: T12IN1

## 20.8.8 Alternate Function Select D

名称	AFSELD							
地址	01:0135H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELD7	AFSELD6	AFSELD5	AFSELD4	AFSELD3	AFSELD2	AFSELD1	RFU
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	AFSELD7	0: SSN 1: T3IN0
6	AFSELD6	0: SCK 1: T3IN1
5	AFSELD5	0: MISO 1: T4IN0
4	AFSELD4	0: MOSI 1: T4IN1
3	AFSELD3	0: TXD2 1: PCACOMP3
2	AFSELD2	0: RXD2 1: PCACOMP2
1	AFSELD1	0: PCACAPT3 1: WKUP2
0	RFU	

## 20.8.9 Alternate Function Select E

名称	AFSELE							
地址	01:0136H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELE7	AFSELE6	AFSELE5	AFSELE4	AFSELE3	AFSELE2	AFSELE1	AFSELE0
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	AFSELE7	0: P2.7 1: T1OUT
6	AFSELE6	0: P2.6 1: SDA
5	AFSELE5	0: P2.5 1: SCL
4	AFSELE4	0: P2.4 1: T12IN1
3	AFSELE3	0: P2.3 1: T12IN0
2	AFSELE32	0: P2.2 1: 7816IO1
1	AFSELE31	0: P2.1 1: 7816IO0
0	AFSELE30	0: P2.0 1: 7816CLK

## 20.8.10 Alternate Function Select F

名称	AFSELF							
地址	01:0137H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELF 7	RFU		AFSELF 4	AFSELF 3	AFSELF 2	AFSELF 1	RFU
位权限	R/W-0			R/W-0	R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	RFU	
6	AFSELF6	0: RTCCalib 1: NWKUP3
5	AFSELF5	0: FOUT0 1: PCAECI
4	AFSELF4	0: TXD0 1: IT2CKOUT
3	AFSELF3	0: RXD0 1: IT2IN
2	AFSELF2	0: TXD1 1: IT1IN
1	AFSELF1	0: RXD1 1: IT0IN
0	RFU	

## 20.8.11 Alternate Function Select G

名称	AFSELG							
地址	01:0138H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	AFSELG 7	AFSELG 6	AFSELG 5	AFSELG 3	RFU			
位权限	R/W-0	R/W-0	R/W-0	R/W-0				

位号	位名	说明
7	RFU	
6	AFSELG6	0: TXD3 1: PCACAPT2
5	AFSELG5	0: RXD3 1: PCACAPT1
4	AFSELG4	0: FOUT0 1: PCACAPT0
3-0	RFU	

## 20.8.12 PortX Output Data Register

名称	PxDATA (x=A~H)							
地址	01:0122~0129H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	GPIO output data register							
位权限	R/W-00000000							



位号	位名	说明
7-0	GPIO output data register	GPIO 输出数据寄存器

### 20.8.13 PortX Input Data Register

名称	PxDIN (x=A~H)							
地址	01:012A~0131H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	GPIO input data register							
位权限	R-00000000							

位号	位名	说明
7-0	GPIO input data register	此寄存器仅占用地址空间，无物理实现。软件读此寄存器直接返回引脚输入信号，芯片并不对引脚输入进行锁存

### 20.8.14 GPIO EXTI Select 0

名称	GPIO_EXTI_SELO							
地址	01:0139H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PD/E/F/G bit7 selected as EXTI		PD/E/F/G bit6 selected as EXTI		PA/B/C bit7 selected as EXTI		PA/B/C bit6 selected as EXTI	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

位号	位名	说明
7:6	PD/E/F/G bit7 selected as EXTI	00: PD7 01: PE7 10: PF7 11: PG7
5:4	PD/E/F/G bit6 selected as EXTI	00: PD6 01: PE6 10: PF6 11: PG6
3:2	PA/B/C bit7 selected as EXTI	00: PA7 01: PB7 10: PC7 11: RFU
1:0	PA/B/C bit6 selected as EXTI	00: PA6 01: PB6 10: PC6 11: RFU

### 20.8.15 GPIO EXTI Select 1

名称	GPIO_EXTI_SEL1							
地址	01:013AH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PD/E/F/G bit5 selected as EXTI		PD/E/F/G bit4 selected as EXTI		PA/B/C bit5 selected as EXTI		PA/B/C bit4 selected as EXTI	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

位号	位名	说明
7-6	PD/E/F/G bit5 selected as EXTI	00: PD5 01: PE5 10: PF5 11: PG5
5-4	PD/E/F/G bit4 selected as EXTI	00: PD4 01: PE4 10: PF4 11: PG4
3-2	PA/B/C bit5 selected as EXTI	00: PA5 01: PB5 10: PC5 11: RFU
1-0	PA/B/C bit4 selected as EXTI	00: PA4 01: PB4 10: PC4 11: RFU

### 20.8.16 GPIO EXTI Select 2

名称	GPIO_EXTI_SEL2							
地址	01:013BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PD/E/F/G bit3 selected as EXTI		PD/E/F/G bit2 selected as EXTI		PA/B/C bit3 selected as EXTI		PD IDL	
位权限	R/W-00		R/W-00		R/W-00		R/W-00	

位号	位名	说明
7-6	PD/E/F/G bit3 selected as EXTI	00: PD3 01: PE3 10: PF3 11: PG3
5-4	PD/E/F/G bit2 selected as EXTI	00: PD2 01: PE2 10: PF2 11: PG2
3-2	PA/B/C bit3 selected as EXTI	00: PA3 01: PB3 10: PC3 11: RFU
1-0	PA/B/C bit2 selected as EXTI	00: PA2 01: PB2 10: PC2 11: RFU

### 20.8.17 PIO EXTI Select 3

名称	GPIO_EXTI_SEL3							
地址	01:013CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	PD/E/F/G bit1 selected as EXTI		PD/E/F/G bit0 selected as EXTI		PA/B/C bit1 selected as EXTI		PA/B/C bit0 selected as EXTI	

名称	GPIO_EXTI_SEL3							
地址	01:013CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位权限	R/W-00		R/W-00		R/W-00		R/W-00	
位号	位名		说明					
7-6	PD/E/F/G bit1 selected as EXTI		00: PD1 01: PE1 10: PF1 11: PG1					
5-4	PD/E/F/G bit0 selected as EXTI		00: PD0 01: PE0 10: PF0 11: PG0					
3-2	PA/B/C bit1 selected as EXTI		00: PA1 01: PB1 10: PC1 11: RFU					
1-0	PA/B/C bit0 selected as EXTI		00: PA0 01: PB0 10: PC0 11: RFU					

### 20.8.18 GPIO EXTIL Edge Select 0

名称	GPIO_EXTIL_ES0							
地址	01:013DH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTIL[3]中断触发 边沿选择		EXTIL[2]中断触发 边沿选择		EXTIL[1]中断触发 边沿选择		EXTIL[0]中断触发 边沿选择	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	
位号	位名		说明					
7-6	EXTIL[3]中断触发 边沿选择		00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭					
5-4	EXTIL[2]中断触发 边沿选择		00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭					
3-2	EXTIL[1]中断触发 边沿选择		00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭					
1-0	EXTIL[0]中断触发 边沿选择		00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭					

## 20.8.19 GPIO EXTIL Edge Select 1

名称	GPIO_EXTIL_ES1							
地址	01:013EH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTIL[7]中断触发边沿选择		EXTIL[6]中断触发边沿选择		EXTIL[5]中断触发边沿选择		EXTIL[4]中断触发边沿选择	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	

位号	位名	说明
7-6	EXTIL[7]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
5-4	EXTIL[6]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
3-2	EXTIL[5]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
1-0	EXTIL[4]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭

## 20.8.20 GPIO EXTIH Edge Select 0

名称	GPIO_EXTIH_ES0							
地址	01:013FH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTIH[3]中断触发边沿选择		EXTIH[2]中断触发边沿选择		EXTIH[1]中断触发边沿选择		EXTIH[0]中断触发边沿选择	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	

位号	位名	说明
7-6	EXTIH[3]中断触发边沿选	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
5-4	EXTIH[2]中断触发边沿选	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
3-2	EXTIH[1]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
1-0	EXTIH[0]中断触发边沿选择	00:选择上升沿 01:选择下降沿

位号	位名	说明
		10:选择上升及下降沿 11:关闭

### 20.8.21 GPIO EXTIH Edge Select 1

名称	GPIO_EXTIH_ES1							
地址	01:0140H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTIH[7]中断触发边沿选择		EXTIH[6]中断触发边沿选择		EXTIH[5]中断触发边沿选择		EXTIH[4]中断触发边沿选择	
位权限	R/W-11		R/W-11		R/W-11		R/W-11	

位号	位名	说明
7-6	EXTIH[7]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
5-4	EXTIH[6]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
3-2	EXTIH[5]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭
1-0	EXTIH[4]中断触发边沿选择	00:选择上升沿 01:选择下降沿 10:选择上升及下降沿 11:关闭

### 20.8.22 GPIO EXTILIF

名称	EXTILIF								
地址	01:0141H								
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	
位名	EXTIL[7]中断标志	EXTIL[6]中断标志	EXTIL[5]中断标志	EXTIL[4]中断标志	EXTIL[3]中断标志	EXTIL[2]中断标志	EXTIL[1]中断标志	EXTIL[0]中断标志	
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	

位号	位名	说明
7	EXTIL[7]中断标志	0: 无中断事件 1: 中断标志置位
6	EXTIL[6] 中断标志	0: 无中断事件 1: 中断标志置位
5	EXTIL[5] 中断标志	0: 无中断事件 1: 中断标志置位
4	EXTIL[4] 中断标志	0: 无中断事件

位号	位名	说明
		1: 中断标志置位
3	EXTIL[3] 中断标志	0: 无中断事件 1: 中断标志置位
2	EXTIL[2] 中断标志	0: 无中断事件 1: 中断标志置位
1	EXTIL[1] 中断标志	0: 无中断事件 1: 中断标志置位
0	EXTIL[0] 中断标志	0: 无中断事件 1: 中断标志置位

### 20.8.23 GPIO EXTIHIF

名称	EXTIHIF							
地址	01:0142H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	EXTIH[7] ] 中断标志	EXTIH[6] ] 中断标志	EXTIH[5] ] 中断标志	EXTIH[4] ] 中断标志	EXTIH[3] ] 中断标志	EXTIH[2] ] 中断标志	EXTIH[1] ] 中断标志	EXTIH[0] ] 中断标志
位权限	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0

位号	位名	说明
7	EXTIH[7] 中断标志	0: 无中断事件 1: 中断标志置位
6	EXTIH[6] 中断标志	0: 无中断事件 1: 中断标志置位
5	EXTIH[5] 中断标志	0: 无中断事件 1: 中断标志置位
4	EXTIH[4] 中断标志	0: 无中断事件 1: 中断标志置位
3	EXTIH[3] 中断标志	0: 无中断事件 1: 中断标志置位
2	EXTIH[2] 中断标志	0: 无中断事件 1: 中断标志置位
1	EXTIH[1] 中断标志	0: 无中断事件 1: 中断标志置位
0	EXTIH[0] 中断标志	0: 无中断事件 1: 中断标志置位

### 20.8.24 FOUT0 select

名称	FOUT0_SEL							
地址	01:0143H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU					FOUT0_SEL		
位权限						R/W-000		

位号	位名	说明
7-3	RFU	

位号	位名	说明
2-0	FOUT0_SEL	000: XTLP 001: RCLP 010: RCHF/64 011: LSCLK 100: CORECLK/64 101: RTCTM 110: PLLO/64 111: RTCCLK64Hz 为了便于测试编程, 当 TEST_N 有效时, FOUT0 (PG4) 自动输出 RCHF/64, 用于 RCHF 频率校正 为了节省功耗, 在不需要频率输出的情况下, 软件应将 PG4 和 PF5 设为其他功能, 如 GPIO

### 20.8.25 FOUT1 select

名称	FOUT1_SEL							
地址	01:0144H							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU						FOUT1_SEL	
位权限							R/W-00	

位号	位名	说明
7-2	RFU	RFU
1-0	FOUT1_SEL	FOUT1_SEL 00: LSCLK 01: PLLO 10: PLLO/4 11: RCHF 为了节省功耗, 在不需要频率输出的情况下, 软件应将 PC3 设为 GPIO

### 20.8.26 PortX Output Status Register

名称	PxOS (x=A~G)							
地址	01:0145H~014BH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	Portx output status register							
位权限	R/W-00000000							

位号	位名	说明
7-0	Portx output status register	此寄存器仅占用地址空间, 无物理实现。软件读此寄存器直接返回引脚输出信号, 芯片并不对引脚输出进行锁存

### 20.8.27 PortH0 Output Status Register

名称	PH0OS							
地址	01:014CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位名	RFU							PortH0 output status register

名称	PH0OS							
地址	01:014CH							
位	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
位权限								R-0

位号	位名	说明
7-1	RFU	
0	PortH0 output status register	此寄存器仅占用地址空间，无物理实现。软件读此寄存器直接返回引脚输出信号，芯片并不对引脚输出进行锁存



## 21 专用编程接口

### 21.1 概述

FM3316芯片可使用复旦微电子所提供的专用编程器，或者通过Bootloader下载用户程序。编程器通过专用编程接口(JTAG)与芯片通信，完成程序下载，并可对Flash全空间内容进行Checksum校验。

JTAG接口可以由用户通过改写UOB禁止。

### 21.2 编程器使用

编程器的使用方法请参考应用手册，或联系复旦微电子公司。

## 22 封装规格

### 22.1 LQFP64 (10\*10)

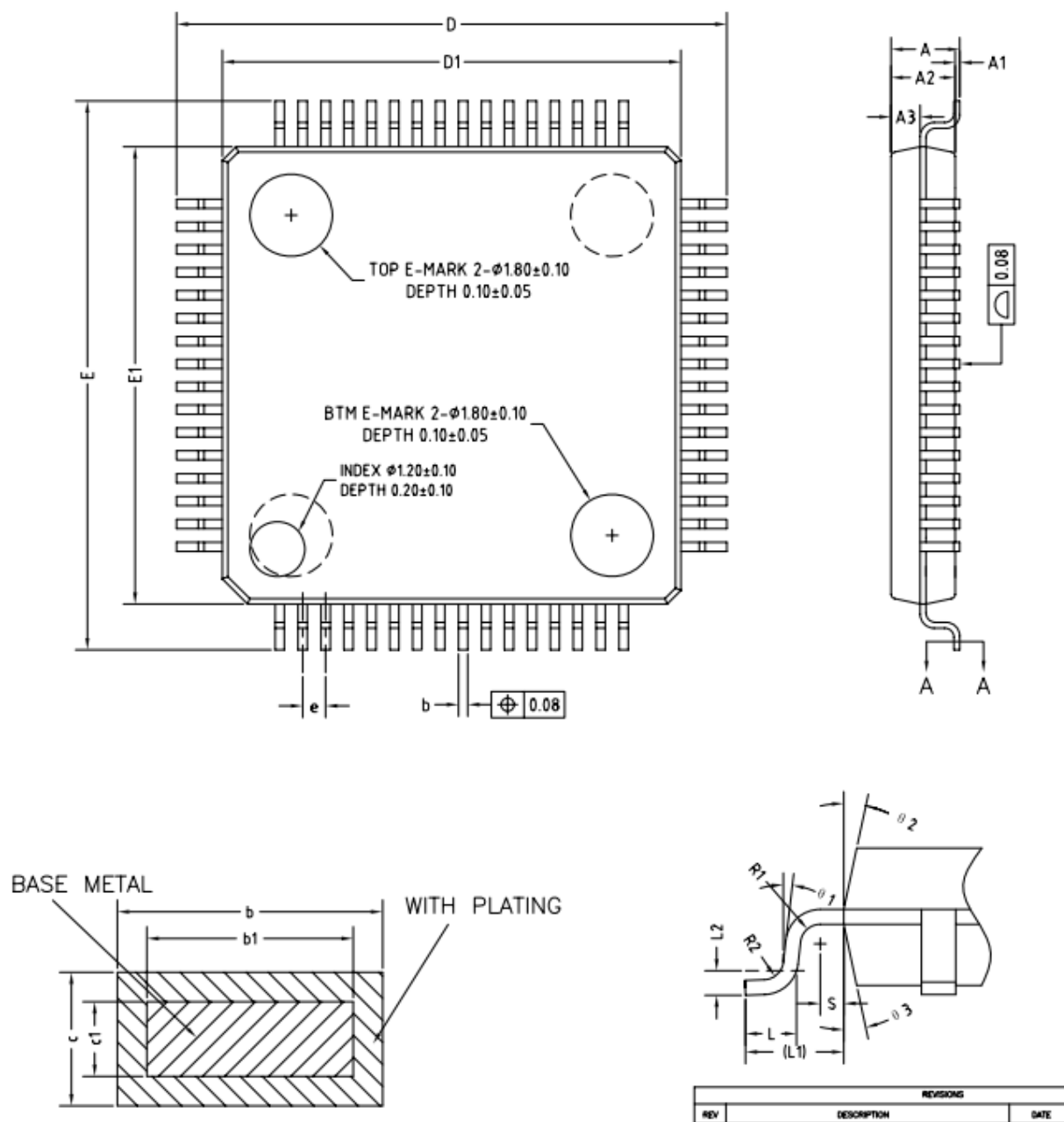


图 22-1LQFP64 封装尺寸图

Symbol	MIN	NOM	MAX
A	–	–	1.60
A1	0.05	–	0.15
A2	1.35	1.40	1.45
A3	0.59	0.64	0.69
b	0.18	–	0.27
b1	0.17	0.20	0.23
c	0.13	–	0.18
c1	0.12	0.127	0.134
D	11.80	12.00	12.20
D1	9.90	10.00	10.10
E	11.80	12.00	12.20
E1	9.90	10.00	10.10
e	0.50BSC		
L	0.45	0.60	0.75
L1	1.00REF		
L2	0.25BSC		
R1	0.08	–	–
R2	0.08	–	0.20
S	0.20	–	–
$\theta$	0°	3.5°	7°
$\theta 1$	0°	–	–
$\theta 2$	11°	12°	13°
$\theta 3$	11°	12°	13°

表 22-1 LQFP64 封装尺寸

## 22.2 QFN32 (5\*5)

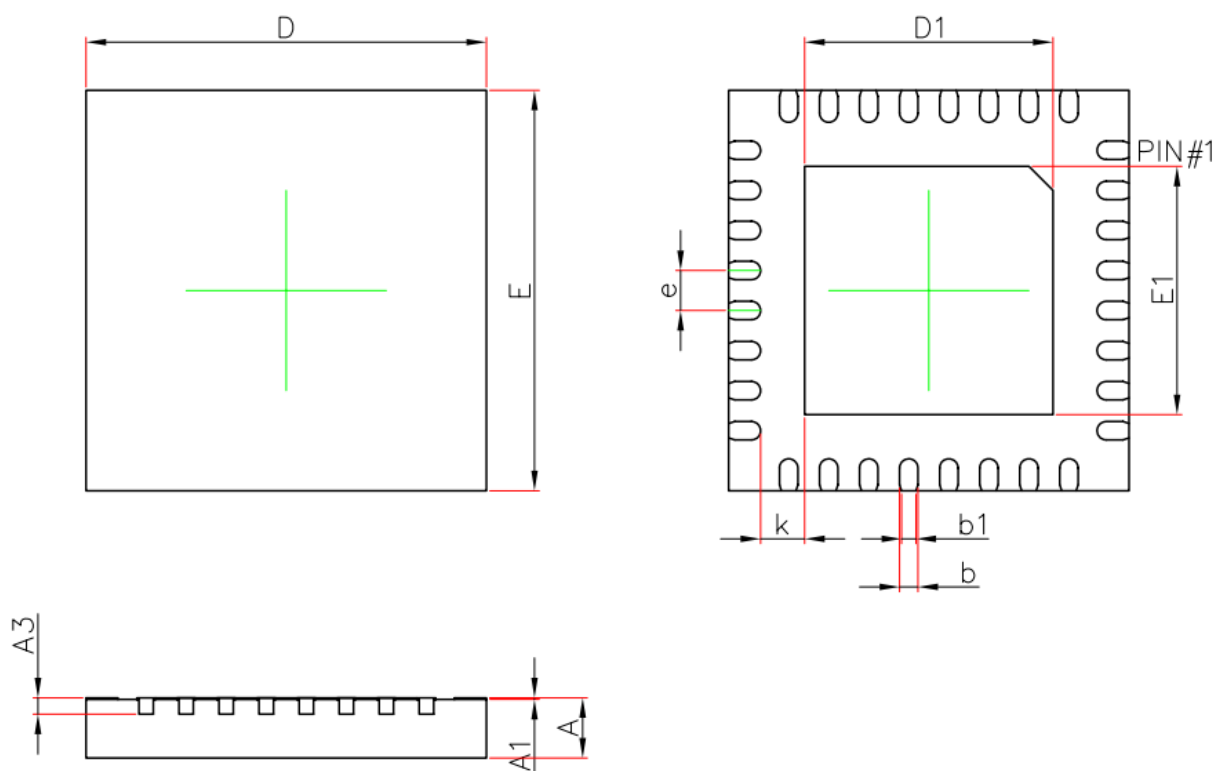


图 22-2 QFN32 封装尺寸图

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min.	Max.	Min.	Max.
A	0.700	0.800	0.028	0.031
A1	0.000	0.050	0.000	0.002
A3	0.203 REF.		0.008 REF.	
b	0.180	0.300	0.007	0.012
b1	0.130	0.230	0.005	0.009
D	4.900	5.100	0.193	0.201
D1	3.000	3.200	0.118	0.126
E	4.900	5.100	0.193	0.201
E1	3.000	3.200	0.118	0.126
e	0.500 BSC.		0.020 BSC.	
k	0.550 REF.		0.022 REF.	
L	0.324	0.476	0.013	0.019

NOTE: ALL DIMENSIONS REFER TO JEDEC STANDARD MO-220WMMMD-4.

表 22-2 QFN32 封装尺寸

## 22.3 SOP16

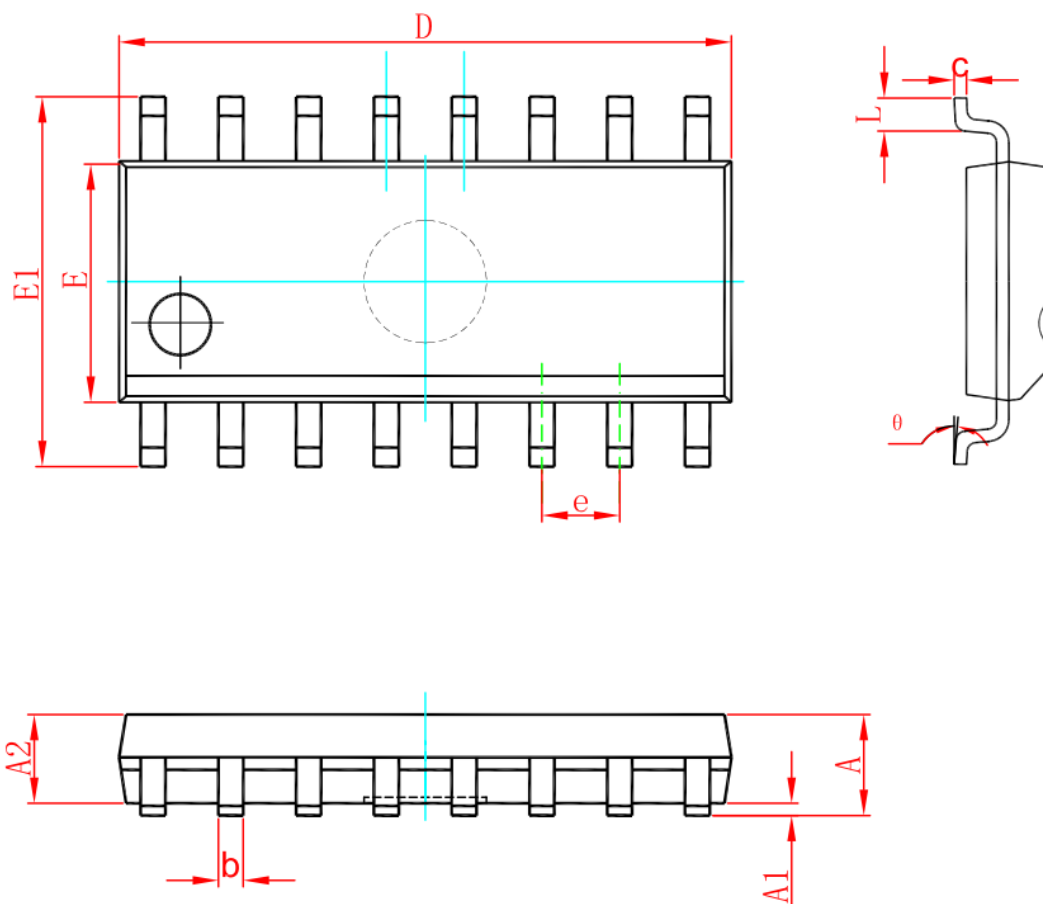


图 22-3SOP16 封装尺寸图

Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°

表 22-3SOP16 封装尺寸

## 版本列表

版本号	发布日期	页数	章节或图表	更改说明
1.0	2017.09	248		首次发布
2.0	2017.09	248	1.4	删除 LQFP48 信息，增加 QFN32 和 SOP16
			1.3.2.4	更新 I/O 弱上拉电阻参数
			1.3.2.5	更新 Flash 参数
			19.1	ADC 改为 6 个外部通道
2.1	2017.10	249	20.8.5 1.4.2.2 1.4.1 4.1 2.3.9.9, 2.3.9.10	修订笔误
2.2	2018.01	250	18.3.4 18.5.11 1.3.1 1.3.2.4 1.4.2 8.2 1.3.2.3	补充 buffer 驱动模式说明 修改 LCDBIAS 寄存器偏置电压表格 极限参数中增加电源、地最大电流 增加 GPIO 典型输入阻抗 增加一些引脚的功能和应用说明 修改 SVD 框图 完善 SVD 档位阈值表格
2.3	2018.06	253	1.3.2.4 20.8 10.5	修正 $V_{TL}/V_{TH}$ 测试条件 修正 FOUT0、GPIO EXTIL 描述错误 移除 UART 冗余寄存器描述
2.4	2018.10	254	-	全部章节，修正寄存器描述

# 上海复旦微电子集团股份有限公司销售及服务网点

## 上海复旦微电子集团股份有限公司

地址：上海市国泰路 127 号 4 号楼

邮编：200433

电话：(86-021) 6565 5050

传真：(86-021) 6565 9115

## 上海复旦微电子（香港）股份有限公司

地址：香港九龙尖沙咀东嘉连威老道 98 号东海商业中心 5 楼 506 室

电话：(852) 2116 3288 2116 3338

传真：(852) 2116 0882

## 北京办事处

地址：北京市东城区东直门北小街青龙胡同 1 号歌华大厦 B 座 423 室

邮编：100007

电话：(86-10) 8418 6608

传真：(86-10) 8418 6211

## 深圳办事处

地址：深圳市华强北路 4002 号圣廷苑酒店世纪楼 1301 室

邮编：518028

电话：(86-0755) 8335 0911 8335 1011 83352011 83350611

传真：(86-0755) 8335 9011

## 台湾办事处

地址：台北市 114 内湖区内湖路一段 252 号 12 楼 1225 室

电话：(886-2) 7721 1889

传真：(886-2) 7722 3888

## 新加坡办事处

地址：237, Alexandra Road, #07-01, The Alexcier, Singapore 159929

电话：(65) 6472 3688

传真：(65) 6472 3669

## 北美办事处

地址：2490 W. Ray Road Suite#2 Chandler, AZ 85224 USA

电话：(480) 857-6500 ext 18

公司网址：<http://www.fmsh.com/>